



SF32LB56-MOD

技术规格书

V0.2

文档编号: DS5602-SF32LB56-MOD

思澈科技（南京）有限公司
<http://www.sifli.com>
版权 ©2025

目录

1	模组描述	1	9.3.1 回流焊温度曲线	38
1.1	特性	1	9.4 超声波振动	39
1.2	描述	3	相关资源	40
1.3	应用场景	3		
2	功能框图	4		
3	管脚定义	5		
3.1	管脚布局	5		
3.2	管脚定义	6		
3.3	实物管脚描述	8		
4	外设	9		
4.1	外设概述	9		
4.2	外设描述	9		
4.2.1	通信接口	9		
4.2.2	模拟信号处理	12		
5	电气特性	14		
5.1	绝对最大额定值	14		
5.2	建议工作条件	14		
5.3	基本电气特性	15		
5.4	功耗特性	16		
5.4.1	BT 和 BLE 功耗	16		
5.4.2	处理器功耗	16		
5.5	双模蓝牙射频	17		
5.5.1	低功耗蓝牙射频	17		
5.5.2	经典蓝牙	19		
6	模组原理图	22		
7	外围设计指南	26		
7.1	模组供电	26		
7.2	模组对应的开发板参考原理图	26		
7.3	原理图设计 Checklist	32		
8	模组尺寸和 PCB 封装图形	33		
8.1	模组尺寸	33		
8.2	推荐 PCB 封装图	34		
8.3	外部天线连接器尺寸	35		
8.4	PCB 设计中的模组位置摆放	35		
9	产品处理	38		
9.1	储存条件	38		
9.2	静电放电 (ESD)	38		
9.3	炉温曲线	38		

插图

2-1	SF32LB56-MOD 功能框图	4
3-1	管脚布局图（顶视图）	5
3-2	管脚实物图	8
6-1	SF32LB56-MOD 原理图（第一部分） . .	23
6-2	SF32LB56-MOD 原理图（第二部分） . .	24
6-3	SF32LB56-MOD 原理图（第三部分） . .	25
7-1	SF32LB56-MOD 模组供电示意图	26
7-2	SF32LB56-MOD 开发板原理图（第一部 分）	27
7-3	SF32LB56-MOD 开发板原理图（第二部 分）	28
7-4	SF32LB56-MOD 开发板原理图（第三部 分）	29
7-5	SF32LB56-MOD 开发板原理图（第四部 分）	30
7-6	模组 SF32LB56-MOD 对应开发板的推荐 管脚分配图	31
8-1	SF32LB56-MOD 模组尺寸图	33
8-2	推荐 PCB 封装图	34
8-3	外部天线连接器尺寸图	35
8-4	模组推荐摆放示意图	36
8-5	模组天线区域净空示意图	37
9-1	回流焊温度曲线图	38

表格

1-1 SF32LB56-MOD 系列型号	3	5-7 BLE 发射机性能—1Mbps 模式	17
3-1 管脚定义	6	5-8 BLE 发射机性能—2Mbps 模式	18
5-1 绝对最大额定值	14	5-9 BLE 接收机性能—1Mbps 模式	18
5-2 建议工作条件	14	5-10 BLE 接收机性能—2Mbps 模式	19
5-3 直流电气特性 (3.3V, 25°C)	15	5-11 发射机性能—Basic Data Rate	19
5-4 BT 和 BLE 功耗	16	5-12 发射机性能—Enhanced Data Rate	20
5-5 处理器功耗	16	5-13 接收机性能—Basic Data Rate	20
5-6 蓝牙频率	17	5-14 接收机性能—Enhanced Data Rate- $\pi/4$ DQPSK	21
		5-15 接收机性能—Enhanced Data Rate-8DPSK	21
		7-1 原理图设计 Checklist	32

1 模组描述

1.1 特性

CPU 与内存

- 性能处理器/大核（HCPU）
 - 处理器：Arm Cortex-M33 STAR-MC1
 - 主频：最高 240MHz，可调节
 - 最高 370DMIPS，984EEMBC CoreMark
 - I/D-Cache：32KB(2-way)+16KB(4-way)
 - SRAM：800KB（其中 128KB 为 Retention SRAM）
 - CoreMark 功耗效率：<34uA/MHz @3.3V
 - 单精度浮点运算单元（FPU）
 - 内存保护单元（MPU）
- 超低功耗处理器/小核（LCPU）
 - 处理器：Arm Cortex-M33 STAR-MC1
 - 主频：最高 96MHz，可调节
 - 最高 148DMIPS，394 EEMBC CoreMark
 - I/D-Cache：16KB(2-way)+8KB(4-way)
 - SRAM：160KB（全部为 Retention SRAM）
 - CoreMark 功耗效率：<13.5uA/MHz @3.3V
 - 单精度浮点运算单元（FPU）
 - 内存保护单元（MPU）

无线连接

- 双模蓝牙 5.3，支持 BLE Audio
- 灵敏度：-100dBm（BLE/1Mbps），-96.3dBm（BR），-95.5dBm（EDR2），-88.5dBm（EDR3）
- 最大发射功率：13dBm（EDR2/3），19dBm（BR/BLE）
- 接收机峰值功耗（BR）：2.2mA@3.3V

图形显示

- 2D/2.5D 图形引擎—ePicasso™2.0
 - 支持四图层 alpha 混叠，外加纯色背景图层
 - 支持硬件加速的旋转、缩放和镜像
 - 最大解析度 1024×1024
 - 支持 aRGB8565，aRGB8888，L8，A8/4，YUV，

支持 alpha 混叠

- 无损解压缩加速器—eZip™2.0
 - 硬件无损图形解压缩，支持无损动画 eZip-A
 - 支持 aRGB8565，aRGB8888，L8，A8/4 格式
 - 支持与 ePicasso™2.0 联动，无须中间缓存
- LCD 控制器
 - 支持 8080，SPI，Dual-SPI，Quad-SPI，DPI/RGB，JDI 接口
 - 支持两图层 alpha 混叠，外加纯色背景图层
 - TurboPixel™ 帧缓存压缩与解压缩

音频

- 1× 高保真 24-bit 音频 DAC
 - 采样率：8k /16k /11.025k /22.05k /24k /32k /44.1k /48kHz
 - SNR(with 10kOhm load and A-Weighted): 109dB
 - THD+N: -99dB, Dynamic Range: 109dB
 - Noise Floor: 3.3 μ Vrms
- 1× 高保真 24-bit 音频 Sigma-Delta ADC
 - 采样率：8k / 11.025k /12k /16k /22.05k /24k /32k /44.1k /48kHz
 - SNR(A-Weighted): 99dB
 - THD+N: -80dB, Dynamic Range: 99dB
- 2×PDM 数字麦克风输入
- 1×I²S
- 音频采样率转换加速器
- 音频 EQ 均衡加速器

神经网络矩阵加速器

- 面向 TinyML 场景，高效率完成矩阵卷积运算
- 最高处理能力达到 1.92GOPS
- 功耗效率高于 10TOPS/W

数字信号处理加速器

- 大核中有一个 FFT 加速器
- 大核中有一个 FIR 滤波器加速器
- 每个处理器各配备一个 CORDIC 三角函数协处理器

振荡器

- 48MHz 晶体振荡器
- 低功耗 RC 振荡器：1MHz，48MHz
- 超低功耗 RC 振荡器：10KHz
- 超低功耗 32.768KHz 晶体振荡器，可选配

安全

- AES 加速器
- HASH 加速器
- CRC 加速器
- 真随机数发生器（TRNG）
- 支持安全启动（Secure Boot）
- 内置 1024-bit eFuse，可存储信任根（Root of Trust）和唯一 ID（UID）
- PSA Certified Level 1 认证

外设接口

- GPIO、SPI、LCD、MPI、UART、I2C、PWM、SDIO、USB2.0 FS、I2S、模拟音频输入和输出

模拟集成元件

- 48MHz 晶体
- 32.768KHz 晶体（根据型号选配）
- 最大 128Mb OPI pSRAM（根据型号选配）
- LCPU 8Mb Nor Flash
- HCPU 最大 256Mb QSPI Nor Flash（根据型号选配）

天线选型

- 板载 PCB 天线（根据型号选配）
- 通过 IPEX 连接器连接外部天线（根据型号选配）

工作条件

- VDD_3V3，电压范围：2.97-3.6V
- VDD_1V8，电压范围：1.7-1.95V
- VDDIO，电压范围：1.7-3.6V
- 工作温度：-40 到 85°C

认证

- RF 认证：见证书
- 环保认证：RoHS/REACH

测试

- HTOL/HTSL/Uhast/TCT/ESD

1.2 描述

SF32LB56-MOD 是一款通用型低功耗蓝牙 MCU 模组, 采用 SiFLI 的 SF32LB56xV 系列芯片, 搭载 Arm Cortex-M33 STAR-MC1 双核处理器, 工作频率高达 240MHz。模组具有丰富的外设接口, 包括: GPIO、SPI、LCD、MPI、UART、I2C、PWM、SDIO、USB2.0 FS、I2S、模拟音频输入和输出。

模组还拥有强大的神经网络运算能力和信号处理能力, 适用于 AioT 领域的多种应用场景, 例如语音命令识别、智能家居, 智能钥匙, 智能控制面板等。

SF32LB56-MOD 支持 PCB 板载天线, 也支持通过 IPEX 连接器连接外部天线, 工作温度-40 到 85°C。模组有多种型号可供选择, 具体见表1-1所示。

表 1-1: SF32LB56-MOD 系列型号

模组代码	可变 Flash 容量	PSRAM 容量	常备 Flash	环境温度	模组尺寸 (mm)
SF32LB56-MOD-N16R12N1	16MB QSPI-NOR	4+8MB OPI-PSRAM	1MB QSPI-NOR	-40~85°C	18.0×32.9×3.1
SF32LB56-MOD-A128R12N1	128MB QSPI-NAND	4+8MB OPI-PSRAM	1MB QSPI-NOR	-40~85°C	18.0×32.9×3.1
SF32LB56-MOD-D128R12N1	128MB SD-NAND	4+8MB OPI-PSRAM	1MB QSPI-NOR	-40~85°C	18.0×32.9×3.1

1.3 应用场景

智能穿戴

- 高端智能手表
- 智能手环
- 可穿戴医疗器材
- 健身器材

工业

- 高性价比显示方案
- 图形化人机交互设备
- 工业传感器控制中心
- 工业设备监测
- 工业仪器仪表

车载

- 电动车中控设备
- 汽车钥匙
- 穿戴式汽车遥控设备

家庭自动化

- 中小型智能家电
- 智能门锁

通用

- 低功耗传感器中心
- 蓝牙 mesh

2 功能框图

SF32LB56-MOD 模块功能框图如图2-1所示

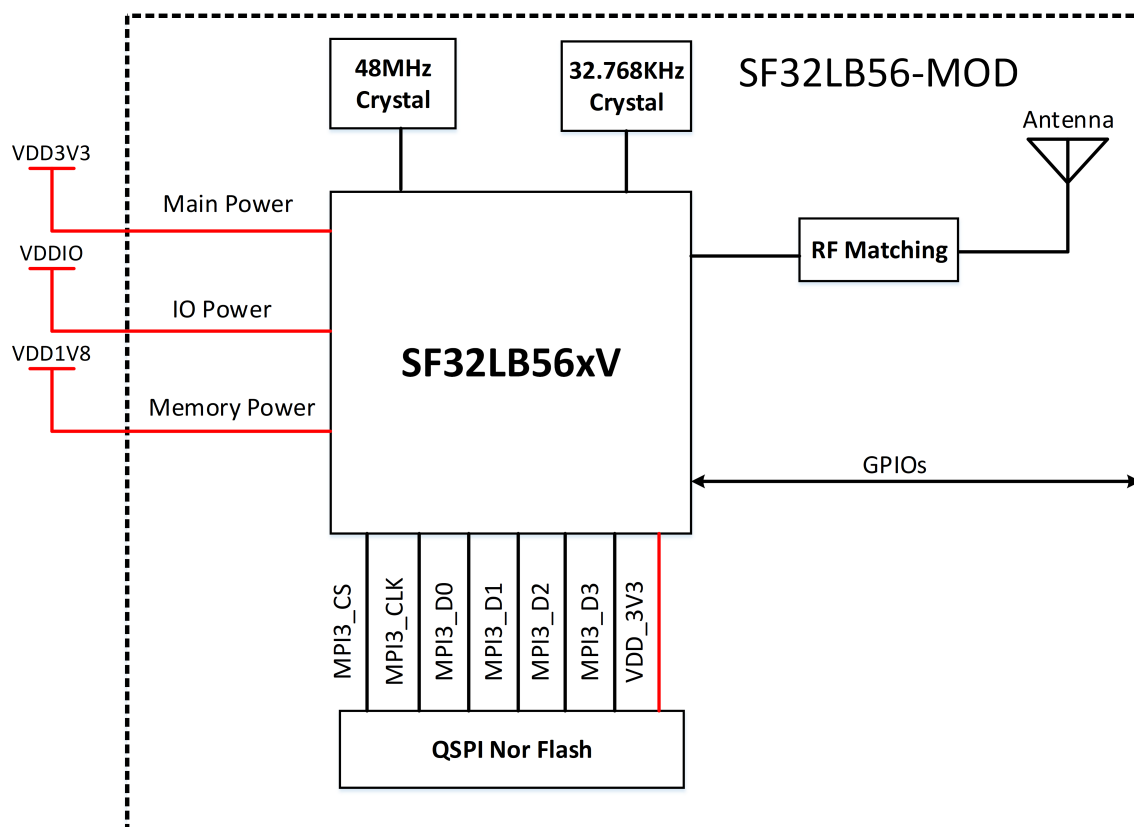


图 2-1: SF32LB56-MOD 功能框图

3 管脚定义

3.1 管脚布局

图3-1为管脚布局图，管脚定义请参见表3-1，模组详细尺寸参考图8-1。

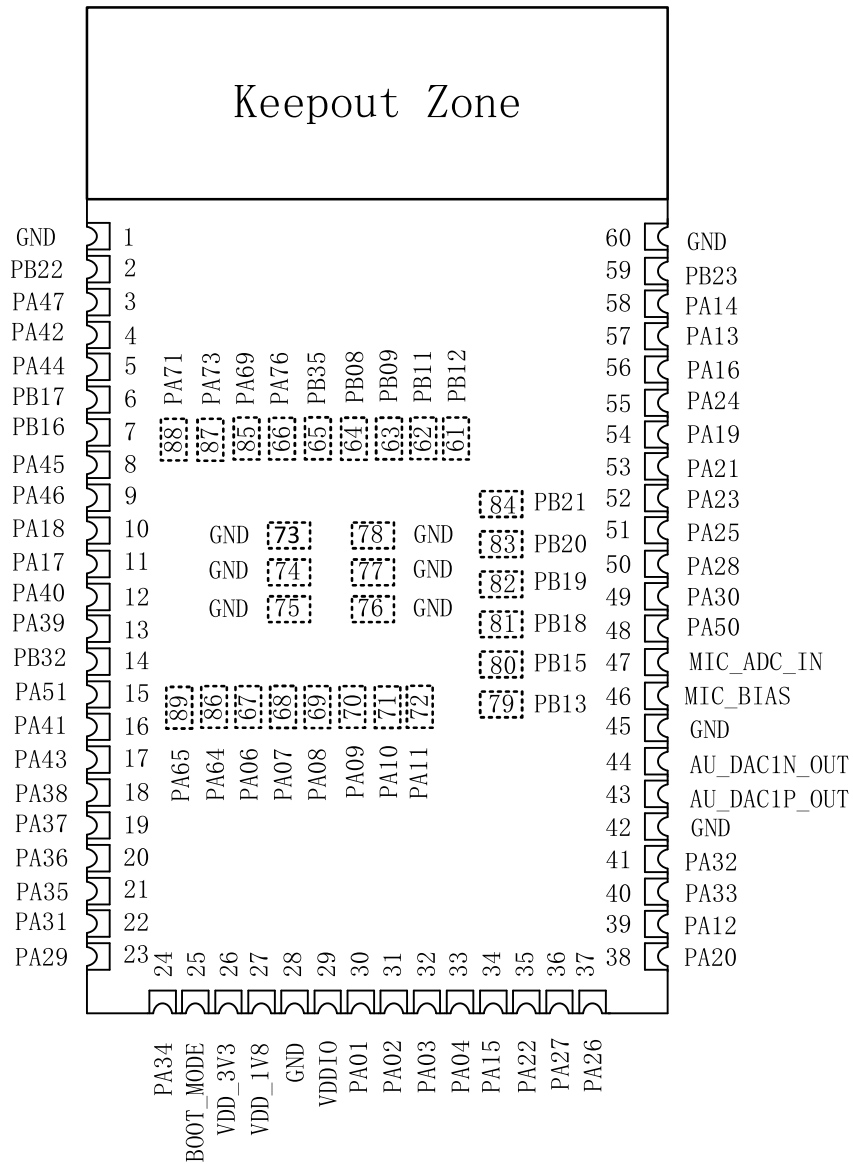


图 3-1: 管脚布局图 (顶视图)

3.2 管脚定义

模组共有 89 个管脚，具体描述参见表3-1管脚定义。

表 3-1: 管脚定义

名称	序号	类型	默认 MUX	默认类型	功能
GND	1	P	接地	P	接地
PB22	2	I/O/T	GPIO_B22	O	GPIO_B22,PB22_I2C_UART,PB22_TIM,TWL_CLK,#GPADC_CH0
PA47	3	I/O/T	GPIO_A47	O	GPIO_A47,PA47_I2C_UART,PA47_TIM,LCDC1_DPI_DE
PA42	4	I/O/T	GPIO_A47	O	GPIO_A47,PA42_I2C_UART,PA42_TIM,LCDC1_DPI_VSYNC
PA44	5	I/O/T	GPIO_A44	O	GPIO_A44,PA44_I2C_UART,PA44_TIM,LCDC1_DPI_HSYNC
PB17	6	I/O/T	UART4_TXD	O	GPIO_B17,PB17_I2C_UART,PB17_TIM,UART4_TXD
PB16	7	I/O/T	UART4_RXD	I	GPIO_B16,PB16_I2C_UART,PB16_TIM,UART4_RXD
PA45	8	I/O/T	GPIO_A45	O	GPIO_A45,PA45_I2C_UART,PA45_TIM,LCDC1_DPI_CLK
PA46	9	I/O/T	GPIO_A46	O	GPIO_A46,PA46_I2C_UART,PA46_TIM,LCDC1_DPI_B7
PA18	10	I/O/T	GPIO_A18	I/O	GPIO_A18,PA18_I2C_UART,PA18_TIM,USB11_DM
PA17	11	I/O/T	GPIO_A17	I/O	GPIO_A17,PA17_I2C_UART,PA17_TIM,USB11_DP
PA40	12	I/O/T	GPIO_A40	O	GPIO_A40,PA40_I2C_UART,PA40_TIM,LCDC1_DPI_B6, LCDC1_SPL_DIO2,LCDC1_8080_DIO0, LCDC1_JDI_VST
PA39	13	I/O/T	GPIO_A39	O	GPIO_A39,PA39_I2C_UART,PA39_TIM,LCDC1_DPI_B5, LCDC1_SPL_DIO1, LCDC1_8080_DC, LCDC1_JDI_XRST
PB32	14	I/O/T	GPIO_B32	I	GPIO_B32,PWR_KEY,WKUP_PIN0,GPADC_CH7
PA51	15	I/O/T	GPIO_A51	I	GPIO_A51,PA51_I2C_UART,PA51_TIM,LCDC1_DPI_CM,WKUP_PIN6
PA41	16	I/O/T	GPIO_A41	O	GPIO_A41,PA41_I2C_UART,PA41_TIM,LCDC1_DPI_B4, LCDC1_SPL_DIO3,LCDC1_8080_DIO1,LCDC1_JDI_VCK
PA43	17	I/O/T	GPIO_A43	O	GPIO_A43,PA43_I2C_UART,PA43_TIM,LCDC1_DPI_B3, LCDC1_SPL_RSTB,LCDC1_8080_RSTB,LCDC1_JDI_ENB
PA38	18	I/O/T	GPIO_A38	O	GPIO_A38,PA38_I2C_UART,PA38_TIM,LCDC1_DPI_B2, LCDC1_SPL_DIO0,LCDC1_8080_RD,LCDC1_JDI_HST,I2S1_SDI
PA37	19	I/O/T	GPIO_A37	O	GPIO_A37,PA37_I2C_UART,PA37_TIM,LCDC1_DPI_B1, LCDC1_SPL_CLK,LCDC1_8080_WR,I2S1_MCLK
PA36	20	I/O/T	GPIO_A36	O	GPIO_A36,PA36_I2C_UART,PA36_TIM,LCDC1_DPI_B0, LCDC1_SPL_CS,LCDC1_8080_CS,LCDC1_JDI_HCK
PA35	21	I/O/T	GPIO_A35	O	GPIO_A35,PA35_I2C_UART,PA35_TIM,LCDC1_DPI_G7, BL_PWM
PA31	22	I/O/T	GPIO_A31	O	GPIO_A31,PA31_I2C_UART,PA31_TIM,LCDC1_DPI_G6, LCDC1_8080_DIO5,LCDC1_JDI_R2,SWCLK
PA29	23	I/O/T	GPIO_A29	O	GPIO_A29,PA29_I2C_UART,PA29_TIM,LCDC1_DPI_G5, LCDC1_8080_DIO3,LCDC1_JDI_R1,SPI2_DI
PA34	24	I/O/T	GPIO_A34	O	GPIO_A34,PA34_I2C_UART,PA34_TIM,LCDC1_DPI_G4, LCDC1_8080_DIO7,LCDC1_JDI_G1,SPI2_DO,SPI2_DIO
BOOT_MODE	25	I	I	I	1: download mode; 0: user mode
VDD_3V3	26	P	3.3V 电源输入	P	3.3V 电源输入
VDD_1V8	27	P	1.8V 电源输入	P	1.8V 电源输入
GND	28	P	接地	P	接地
VDDIO	29	P	1.8V/3.3V	P	IO 电源输入
PA01	30	I/O/T	GPIO_A01	O	GPIO_A01,PA01_I2C_UART,PA01_TIM,SPI1_DI
PA02	31	I/O/T	GPIO_A02	I/O	GPIO_A02,PA02_I2C_UART,PA02_TIM,SPI1_CS
PA03	32	I/O/T	GPIO_A03	O	GPIO_A03,PA03_I2C_UART,PA03_TIM,SPI1_DO,SPI1_DIO,CAN1_TXD
PA04	33	I/O/T	GPIO_A04	I	GPIO_A04,PA04_I2C_UART,PA04_TIM,SPI1_CLK,CAN1_RXD
PA15	34	I/O/T	GPIO_A15	I/O	GPIO_A15,PA15_I2C_UART,PA15_TIM,SD1_DIO1,MPI3_DIO3

续表下页...

表 3-1: 管脚定义 (续)

名称	序号	类型	默认 MUX	默认类型	功能
PA22	35	I/O/T	GPIO_A22	I/O	GPIO_A22,PA22_I2C_UART,PA22_TIM,SD1_DIO0,MPI3_CLK
PA27	36	I/O/T	GPIO_A27	O	GPIO_A27,PA27_I2C_UART,PA27_TIM,SD1_CMD,MPI3_DIO0
PA26	37	I/O/T	GPIO_A26	O	GPIO_A26,PA26_I2C_UART,PA26_TIM,SD1_CLK,MPI3_DIO2,SPI1_DO,I2S1_SDO,PDM2_CLK
PA20	38	I/O/T	GPIO_A20	I/O	GPIO_A20,PA20_I2C_UART,PA20_TIM,SD1_DIO3,MPI3_DIO1,I2S1_LRCK,PDM1_DATA
PA12	39	I/O/T	GPIO_A12	I/O	GPIO_A12,PA12_I2C_UART,PA12_TIM,SD1_DIO2,MPI3_CS
PA33	40	I/O/T	GPIO_A33	O	GPIO_A33,PA33_I2C_UART,PA33_TIM,LCDC1_DPI_G3,LCDC1_SPI_TE,LCDC1_8080_TE
PA32	41	I/O/T	GPIO_A32	O	GPIO_A32,PA32_I2C_UART,PA32_TIM,LCDC1_DPI_G2,LCDC1_8080_DIO6,LCDC1_JDI_G2
GND	42	P	接地	P	接地
AU_DACP	43	AO	AU_DAC 1P_OUT	AO	音频 DAC 差分输出正极
AU_DACN	44	AO	AU_DAC 1N_OUT	AO	音频 DAC 差分输出负极
GND	45	P	接地	P	接地
MIC_BIAS	46	P	MIC_BIAS	P	MIC 偏置电压
MIC_ADC_IN	47	AI	MIC_ADC_IN	AI	模拟音频输入
PA50	48	I/O/T	GPIO_A50	O	GPIO_A50,PA50_I2C_UART,PA50_TIM,LCDC1_DPI_SD,WKUP_PIN5
PA30	49	I/O/T	GPIO_A30	O	GPIO_A30,PA30_I2C_UART,PA30_TIM,LCDC1_DPI_G1,LCDC1_8080_DIO4,LCDC1_JDI_B1,SPI2_CLK
PA28	50	I/O/T	GPIO_A28	O	GPIO_A28,PA28_I2C_UART,PA28_TIM,LCDC1_DPI_G0,LCDC1_8080_DIO2,LCDC1_JDI_B2,SPI2_CS,SWDIO
PA25	51	I/O/T	GPIO_A25	O	GPIO_A25,PA25_I2C_UART,PA25_TIM,LCDC1_DPI_R7,SD1_CLKIN,SPI1_DI,I2S1_BCK,PDM2_DATA
PA23	52	I/O/T	GPIO_A23	O	GPIO_A23,PA23_I2C_UART,PA23_TIM,LCDC1_DPI_R6
PA21	53	I/O/T	GPIO_A21	O	GPIO_A21,PA21_I2C_UART,PA21_TIM,LCDC1_DPI_R5,SD1_DIO4
PA19	54	I/O/T	GPIO_A19	O	GPIO_A19,PA19_I2C_UART,PA19_TIM,LCDC1_DPI_R4,SD1_DIO5
PA24	55	I/O/T	GPIO_A24	O	GPIO_A24,PA24_I2C_UART,PA24_TIM,LCDC1_DPI_R3,SPI1_CS,I2S1_SDI,PDM1_CLK
PA16	56	I/O/T	GPIO_A16	O	GPIO_A16,PA16_I2C_UART,PA16_TIM,LCDC1_DPI_R2
PA13	57	I/O/T	GPIO_A13	O	GPIO_A13,PA13_I2C_UART,PA13_TIM,LCDC1_DPI_R1,SD1_DIO6
PA14	58	I/O/T	GPIO_A14	O	GPIO_A14,PA14_I2C_UART,PA14_TIM,LCDC1_DPI_R0,SD1_DIO7
PB23	59	I/O/T	GPIO_B23	O	GPIO_B23,PB23_I2C_UART,PB23_TIM,I2C5_SDA,TWI_DIO,GPADC_CH1
GND	60	P	接地	P	接地
PB12	61	I/O/T	GPIO_B12	O	GPIO_B12,PB12_I2C_UART,PB12_TIM,SPI4_DO,SPI4_DIO
PB11	62	I/O/T	GPIO_B11	I	GPIO_B11,PB11_I2C_UART,PB11_TIM,SPI4_DI
PB09	63	I/O/T	GPIO_B09	O	GPIO_B09,PB09_I2C_UART,PB09_TIM,SPI4_CLK
PB08	64	I/O/T	GPIO_B08	O	GPIO_B08,PB08_I2C_UART,PB08_TIM,SPI4_CS
PB35	65	I/O/T	GPIO_B35	O	GPIO_B35,WKUP_PIN3
PA76	66	I/O/T	GPIO_A76	I	GPIO_A76,PA76_I2C_UART,PA76_TIM,I2C2_SDA
PA06*	67	I/O/T	GPIO_A06	O	MPI3_CS,SD2_DIO2,I2S1_MCLK 模组内部默认接 flash, 外部不可用
PA07*	68	I/O/T	GPIO_A07	I/O	MPI3_DIO1,SD2_DIO3,I2S1_SDI 模组内部默认接 flash, 外部不可用
PA08*	69	I/O/T	GPIO_A08	I/O	MPI3_DIO2,SD2_CLK,I2S1_SDO 模组内部默认接 flash, 外部不可用
PA09*	70	I/O/T	GPIO_A09	I/O	MPI3_DIO0,SD2_CMD,I2S1_BCK 模组内部默认接 flash, 外部不可用
PA10*	71	I/O/T	GPIO_A10	I/O	MPI3_CLK,SD2_DIO0,I2S1_LRCLK 模组内部默认接 flash, 外部不可用
PA11*	72	I/O/T	GPIO_A11	I/O	MPI3_DIO3,SD2_DIO1 模组内部默认接 flash, 外部不可用

续表下页...

表 3-1: 管脚定义 (续)

名称	序号	类型	默认 MUX	默认类型	功能
GND	73	P	接地	P	接地
GND	74	P	接地	P	接地
GND	75	P	接地	P	接地
GND	76	P	接地	P	接地
GND	77	P	接地	P	接地
GND	78	P	接地	P	接地
PB13	79	I/O/T	SWDIO	I/O	GPIO_B13, PB13_I2C_UART, PB13_TIM, SWDIO
PB15	80	I/O/T	SWCLK	O	GPIO_B15, PB15_I2C_UART, PB15_TIM, SWCLK
PB18	81	I/O/T	GPIO_B18	O	GPIO_B18, PB18_I2C_UART, PB18_TIM, SPI3_CS, I2C6_SDA
PB19	82	I/O/T	GPIO_B19	O	GPIO_B19, PB19_I2C_UART, PB19_TIM, SPI3_CLK, I2C6_SCL
PB20	83	I/O/T	GPIO_B20	I	GPIO_B20, PB20_I2C_UART, PB20_TIM, SPI3_DI
PB21	84	I/O/T	GPIO_B21	O	GPIO_B21, PB21_I2C_UART, PB21_TIM, SPI3_DO
PA69	85	I/O/T	GPIO_A69	I	GPIO_A69, I2S1_SDI, PDM1_CLK, PA69_I2C_UART, PA69_TIM, SPI2_DI
PA64	86	I/O/T	GPIO_A64	O	GPIO_A64, I2S1_SDO, PDM1_DATA, PA64_I2C_UART, PA64_TIM, SPI2_DO, SPI2_DIO
PA73	87	I/O/T	GPIO_A73	O	GPIO_A73, I2S1_BCK, PDM2_CLK, PA73_I2C_UART, PA73_TIM, SPI2_CLK
PA71	88	I/O/T	GPIO_A71	O	GPIO_A71, I2S1_LRCK, PDM2_DATA, PA71_I2C_UART, PA71_TIM, SPI2_CS
PA65	89	I/O/T	GPIO_A65	O	GPIO_A65, I2S1_MCLK, PA65_I2C_UART, PA65_TIM

1 P: 电源; I: 输入; O: 输出; T: 可设置为高阻; AO: 音频输出; AI: 音频输入。

2 VDD_3V3, VDD_1V8 和 VDDIO 要求同时上电。

3 * PA00~PA11 的接口电平和 VDDIO 无关, 固定为 3.3V。

4 PIN6 (UART4_TXD), PIN7 (UART4_RXD) 是默认打印串口, 支持程序下载和调试。

5 PIN79 (SWDIO), PIN80 (SWCLK) 是 SWD 调试口, 支持下载。

3.3 实物管脚描述

如图3-2所示为 SF32LB56-MOD 的模组管脚描述信息。

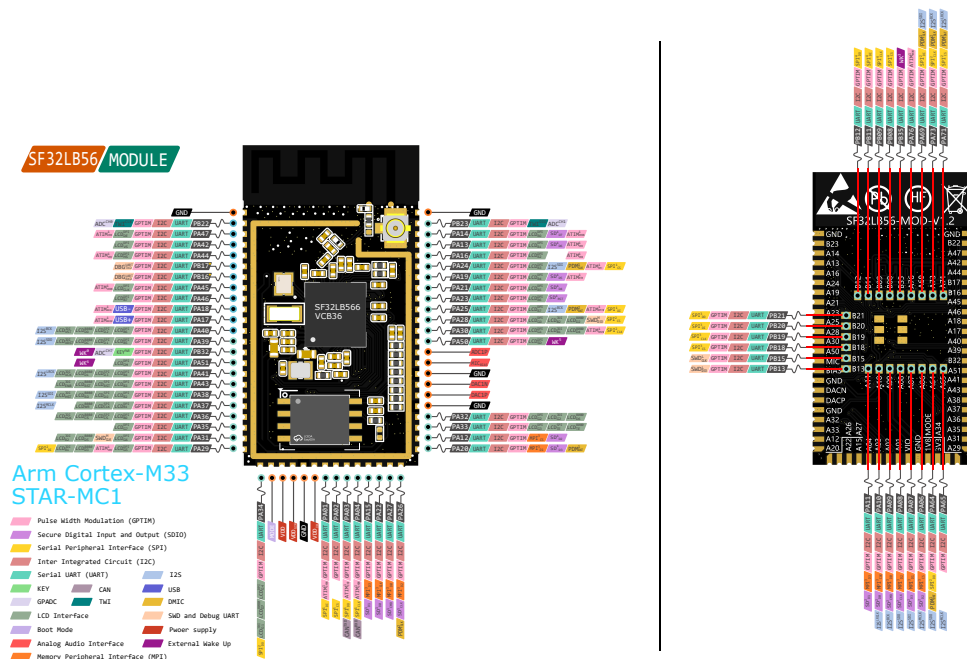


图 3-2: 管脚实物图

4 外设

4.1 外设概述

SF32LB56-MOD 集成了丰富的外设接口：包括 UART、I2C、SPI、USB、MPI、SD/SDIO/eMMC、I2S、LCD 和模拟接口等。

4.2 外设描述

本章节介绍了模组的外设接口，包括扩展芯片功能的通信接口和模拟信号处理。

4.2.1 通信接口

本章节介绍了芯片与外部设备和网络进行通信和交互的接口，其中表 3-1 中功能描述列有 PAxx_I2C_UART 或 PBxx_I2C_UART，均可配置为 I2C 或 UART 接口，芯片支持最多可以配置 7 个 I2C，6 个 UART。

1. UART

UART 支持全双工模式，提供高达 6Mbps 的波特率和多种可配置的数据格式，为与外部标准化设备通信提供了灵活而有效的数据交互手段。同时它还支持 DMA，实现多包收发。

UART1, UART2 和 UART3 位于 HPSYS, UART4, UART5 和 UART6 位于 LPSYS。

UART 主要特性：

- 全双工异步通信
- 可配置 16 倍过采样或 8 倍过采样，选择频率优先或者时钟容忍度优先
- 灵活波特率配置，当输入时钟为 48MHz 且过采样率为 16 时，波特率为 3Mbps
- 可配置包长度（7/8/9 bits）
- 可配置停止位（1/2 bits）
- 硬件流控（CTS/RTS）
- DMA 多包发送和接收
- 接收奇偶校验和发送奇偶生成
- 接收和发送中断，以及其他错误中断

2. I2C

I2C（Inter-Integrated Circuit）接口同时支持 Master 与 Slave 角色，可作为 Master 与 I2C Slave 外设通信，也可以作为 Slave 响应外部的 I2C Master。I2C 内置 8 字节 FIFO，可以进行单笔读写，也可以通过 DMA 进行批量数据读写。I2C 支持标准模式（standard-mode）、快速模式（fast-mode）、快速模式 +（fast-mode plus）以及高速模式（high-speed-mode），最高速率可达到 3.4Mbps。

I2C1, I2C2, I2C3 和 I2C4 位于 HPSYS, I2C5, I2C6 和 I2C7 位于 LPSYS。

I2C 主要特性：

- 可同时作为 Master 与 Slave
- 支持总线多 Master
- 支持标准模式（最高 100kbps）

- 支持快速模式（最高 400kbps）
- 支持快速模式 +（最高 1Mbps）
- 支持高速模式（最高 3.4Mbps）
- 作为 Master 支持访问 7 比特或者 10 比特寻址
- 作为 Slave 支持 7 比特寻址
- 可配置的总线时序
- 支持时钟延展（clock stretching）
- 8 字节 FIFO，支持 DMA
- 可配置的数字防抖动电路
- 独立的功能时钟，支持系统时钟动态调节

3. SPI

SPI 支持 3 种通信格式：SSP/SPI/Microwire。SSP/SPI 为全双工通信协议，控制器可以配置为 Master 或 Slave 模式。Microwire 为半双工通信协议，控制器仅可配置为 Master 模式。SPI 控制器内置发送/接收 FIFO。发送 FIFO 和接收 FIFO 共享同一个地址，该读该地址时访问接收 FIFO，写该地址时访问发送 FIFO。

SPI1, SPI2 位于 HPSYS, SPI3, SPI4 位于 LPSYS。

SPI 特性如下：

- 支持 4 到 32Bit 的数据宽度
- SPI 格式下时钟极性和相位可通过寄存器 SPO 和 SPH 设置
- 片选信号极性可配
- FIFO 深度为 32Bits X 16Entry
- 接收发送都支持 DMA 模式
- HPSYS 中的 SPI 最大时钟频率为 48MHz，LPSYS 中的 SPI 最大时钟频率为 24MHz。

4. USB2.0 FS

模块有一路全速（FS）USB2.0 Host/Device 接口，符合 USB2.0 的协议规范，具有如下功能：

- 软件可配置的端点设置，支持挂起/恢复
- 支持动态 FIFO 大小
- 支持会话请求协议和主机协商协议
- 支持全速以及慢速模式
- 片内集成 USB2.0 FS PHY

5. MPI 接口

MPI（Memory Peripheral Interface）控制器是一个专用的 memory 通信接口，支持多种片外存储颗粒，包括：

- SPI NOR Flash，支持 1 线/2 线/4 线，支持 DTR 模式
- SPI NAND Flash，支持 1 线/2 线/4 线

MPI 控制器支持两种操作模式：（1）寄存器模式和（2）地址映射模式。两种模式的切换由硬件自动完成，可动态穿插执行。且无论哪种模式，都支持高度可定制的接口时序，以兼容各种存储颗粒。

模组上 MPI3 接口可以接 SPI NOR Flash 或 SPI NAND Flash，MPI3 也引出到模组接口，支持外部接 SPI NOR Flash 或 SPI NAND Flash。

6. SD/SDIO/eMMC

SDMMC1 支持 SD 协议 3.0 以及 eMMC 标准 4.5.1，可作为 HOST 控制器与 SD/SDIO/eMMC 设备交互。SDMMC1 内置链式 DMA 控制以及 1K 字节 FIFO，可自主进行数据读写，支持分块数据搬运。SDMMC1 支持 SDR 单线、4 线和 8 线模式，并支持 DDR4 线和 8 线模式。

SDMMC1 主要特性:

- 兼容 SD Host Controller Standard Specification Version 3.0
- 兼容 SD 3.0 Physical Layer Specification Version 3.01
- 兼容 SDIO Specification Version 3.0
- 兼容 JEDEC JESD84-B451 eMMC 4.5.1 Specification
- 支持 SDSC/SDHC/SDXC/SDHS 卡
- 支持 UHS-1: SDR12/SDR25/SDR50/SDR104/DDR50
- 支持 SDR 单线、4 线、8 线模式
- 支持 DDR4 线、8 线模式
- 内置 1K 字节 FIFO, 最大支持单 block 512 字节
- 可配置时钟
- 支持链式 DMA

SDMMC2 支持 SD 协议 3.0 以及 eMMC 标准 4.5.1, 可与 SD/SDIO/eMMC 设备交互, 并通过 DMAC 进行数据读写。SDMMC2 支持 SDR 单线、4 线模式, SD 时钟的最高频率为 48MHz, 不支持 DDR。

SDMMC2 主要特性:

- 兼容 SD Host Controller Standard Specification Version 3.0
- 兼容 SD 3.0 Physical Layer Specification Version 3.01
- 兼容 SDIO Specification Version 3.0
- 兼容 JEDEC JESD84-B451 eMMC 4.5.1 Specification
- 支持 SDSC/SDHC/SDXC/SDHS 卡
- 支持 SDR12/SDR25/SDR50
- 支持 SDR 单线、4 线模式
- 支持 DDR4 线、8 线模式
- 内置 2K 字节 FIFO, 最大支持单 block 512 字节
- 可配置时钟
- 支持 DMA 数据搬运

7. I2S

I2S 接口是应用于音频的输入输出, 可以用来连接外部音频芯片、数字麦克风等设备。相较模拟音频接口, I2S 数字音频接口有更好的抗干扰能力以及更精简的接口协议。

I2S 主要特性:

- 支持 Master 和 Slave 两种模式
- 支持全双工模式
- 可配置的 I2S 数据格式, 包括左对齐、右对齐和标准格式
- 支持多种音频数据格式, 包括 8-bit 和 16-bit 的单声道和立体声格式
- 可配置的 I2S PCM 信号位宽, 最高到 24-bit

8. LCD 接口

模组支持的 LCD 接口有:

(a) MIPI-DBI

LCD 控制器可以支持 DBI 接口中的串行 SPI 模式和并行的 8080 模式。对于 SPI 模式, LCD 控制器可以支持 3 线和 4 线模式, 同时也支持 dual/quad data line 两种工作方式。色彩格式上支持 8-bit RGB332、16-bit RGB565 和 24-bit RGB888。对于 8080 模式, LCD 控制器可以支持 8-bit、16-bit 和 24-bit 的总线位宽, 同时支持 RGB332、RGB444、RGB565、RGB666、RGB888 等色彩格式。

(b) MIPI-DPI

为了支持没有内置缓存的屏幕，LCD 控制器加入了对 DPI 接口的支持。LCD 控制的 DPI 接口数据位宽为 24bit，可以很好第支持 RGB565 和 RGB888 的色彩格式。此外，LCD 控制器提供了灵活的 VBP、VFP、HBP 和 HFP 控制，来应对不同类型屏幕的需求。

4.2.2 模拟信号处理

1. 12 比特模/数转换器

GPADC 包含一个 SARADC，基本功能是将外接输入电压转换为数字信号。GPADC 主要特性为：

- 12-bit 分辨率
- 最大采样率 4MS/s
- 单端输入电压范围：0 ~ 3.3V
- 差分输入电压范围：-2.1V ~ +2.1V
- 支持 8 路单端模拟输入或 4 对差分模拟输入
- 支持单次测量模式和循环测量模式
- 每次测量可以划分为 4 个时隙，各时隙可以单独配置模拟输入通道
- 支持软件（写寄存器）和硬件（如计时器）触发方式
- 支持 DMA 通道
- 采样频率可配

2. 温度传感器

温度传感器将温度转换为随温度变化的电压，然后通过 ADC 将该电压转换为数字。系统通过软件调用温度传感器。主要特性为：

- 温度传感器分辨率为 0.2°C
- 支持温度范围为-40°C~125°C
- 温度传感器精度-3°C~3°C
- 支持轮询或中断方式读数

3. 电压比较器

LPCOMP（Low-Power Comparator）包含两路独立的电压比较器，可将外部输入的模拟信号电压与参考电压值进行比较，产生比较结果。两路比较器可以分别测量不同信号，也可以测量同一个信号并产生组合输出。参考电压值可以从外部输入，也可以由芯片内部产生。比较器结果可以通过 IO 输出或通过寄存器读取，也可以产生中断/PTC 事件触发或唤醒信号。

LPCOMP 在系统进入某些低功耗模式时也能够进行实时监控，当检测到特定比较结果时将系统唤醒。

LPCOMP 主要特性：

- 两路比较器，可独立使用或组合使用进行窗口比较
- 参考电压选择
 - 内部产生 4 档参考电压
 - 外部输入
- 可配置的迟滞比较
- 可配置的功耗/速度挡位
- 比较结果极性翻转
- 比较结果后处理
 - 高/低电平

- 上升沿/下降沿/任意沿
 - 多种输出
 - IO
 - 寄存器
 - 中断
 - PTC 触发
 - LPTIM 时钟
 - 低功耗睡眠唤醒
 - 系统处于低功耗模式（light sleep/deep sleep）下也可以工作，并能够唤醒系统
4. 音频 DAC
- 音频 DAC 是将数字音频信号转化为模拟电压输出的模块，模组上的 MCU 集成了两路 24-bit DAC，支持音频采样率从 8KHz 到 48KHz，输出方式支持差分输出。
5. 音频 PLL
- 音频 PLL 主要功能为音频系统提供高精度的时钟，其支持小数分频功能，调节精度为 $48\text{MHz}/2^{18}$ ，能够满足 48MHz、32KHz 和 44.1KHz 等不同采样率的需求。
6. 音频 ADC
- 音频 ADC 是将外部模拟信号转化为内部的数字音频信号，模组上的 MCU 供集成了两路 24-bit ADC，支持的音频采样率从 8KHz 到 48KHz，每一路 ADC 有单独的增益调节。

5 电气特性

5.1 绝对最大额定值

超出表5-1绝对最大额定值，可能导致器件永久损坏，这只是强调的额定值，不涉及器件在这些或其他条件下超出表5-2建议工作条件技术规格指标的功能性操作。长时间暴露在绝对最大额定值条件下，可能会影响模组的可靠性。

表 5-1: 绝对最大额定值

符号	描述	最小值	最大值	单位
VDD_3V3	3.3V 电源输入	-0.3	3.6	V
VDD_1V8	1.8V 电源输入	-0.3	1.95	V
VDDIO	I/O 电源输入	-0.3	3.6	V
T _{store}	存储温度	-40	125	°C

5.2 建议工作条件

表 5-2: 建议工作条件

符号	描述	最小值	典型值	最大值	单位
VDD_3V3	3.3V 电源输入	2.97	3.3	3.6	V
VDD_1V8	1.8V 电源输入	1.7	1.8	1.95	V
VDDIO	I/O 电源输入	1.7	-	3.6	V
T _A	工作温度	-40	-	85	°C

5.3 基本电气特性

表 5-3: 直流电气特性 (3.3V, 25°C)

符号	参数	最小值	典型值	最大值	单位
C_{IN}	管脚电容	2.5	3	3.5	pF
V_{IH}	高电平输入电压	$0.7 \times V_{DD}$	-	VDD	V
V_{IL}	低电平输入电压	VSS	-	$0.3 \times V_{DD}$	V
I_{IH}	高电平输入电流	-	10	40	nA
I_{IL}	低电平输入电流	-	10	40	nA
V_{OH}	高电平输出电压 (高阻负载)	$0.8 \times V_{DD}$	-	VDD	V
V_{OL}	低电平输出电压 (高阻负载)	VSS	-	$0.2 \times V_{DD}$	V
I_{OH}	高电平驱动电流 ($V_{OH}=0.8 \times V_{DD}, \text{max driver}$)	24	30	38	mA
I_{OL}	低电平驱动电流 ($V_{OH}=0.2 \times V_{DD}, \text{max driver}$)	24	30	38	mA
R_{PU}	内部上拉电阻 ($V_{pad}=0.8 \times V_{DD}$)	7	10	20	k Ω
R_{PD}	内部下拉电阻 ($V_{pad}=0.2 \times V_{DD}$)	7	10	20	k Ω
V_{IH_nRST}	芯片复位释放电压 (PWRKEY 管脚应满足电压范围)	$0.7 \times V_{DD}$	-	VDD	V
V_{IL_nRST}	芯片复位电压 (PWRKEY 管脚应满足电压范围)	VSS	-	$0.3 \times V_{DD}$	V

- * 1、VDD 是 I/O 的供电电源。
2、 V_{OH} 和 V_{OL} 为负载是高阻条件下的测量值。

5.4 功耗特性

5.4.1 BT 和 BLE 功耗

BT 和 BLE 的功耗如表5-4所示。

表 5-4: BT 和 BLE 功耗

模式	条件	电源电压 3.3V @TXpower=0dBm			单位
		最大值	典型值	最小值	
ΔBT Sniff Mode	50ms (Iphone 8plus,attempt=1)	-	196.0	-	uA
	100ms (Iphone 8plus,attempt=1)	-	100.1	-	uA
	200ms (Iphone 8plus,attempt=1)	-	52.2	-	uA
	500ms (Iphone 8plus,attempt=1)	-	23.4	-	uA
	1s (Iphone 8plus,attempt=1)	-	13.8	-	uA
ΔBLE ADV	50ms	-	228.7	-	uA
	100ms	-	116.6	-	uA
	200ms	-	60.5	-	uA
	500ms	-	26.9	-	uA
	1s	-	15.7	-	uA
ΔBLE Connection	50ms	-	172.8	-	uA
	100ms	-	87.9	-	uA
	200ms	-	45.5	-	uA
	500ms	-	20.0	-	uA
	1s	-	11.5	-	uA
ΔScan	Inquiry Scan or Page Scan	-	36.8	-	uA
ΔBoth Scan	Inquiry Scan and Page Scan	-	64.0	-	uA
Standby		-	4.6	-	uA

* 1. Scan 每 1.28s 接收 28.82ms, Both Scan 每 1.28s 接收 57.64ms。

2. 电源: PVDD + VDD_3V3。

5.4.2 处理器功耗

处理器的功耗如表5-5所示

表 5-5: 处理器功耗

			电源电压 3.3V (mA)	电源电压 3.3V 电流增量 (uA/MHz)
CoreMark	HPSYS	240MHz	9.38	30.92
		192MHz	7.90	
	LPSYS	48MHz	0.92	15.13
		24MHz	0.55	
WhileLoop	HPSYS	240MHz	7.54	25.75
		192MHz	6.30	
	LPSYS	48MHz	0.70	10.63
		24MHz	0.44	

5.5 双模蓝牙射频

支持蓝牙协议 V5.3 并向下兼容协议 V4.2、V4.1、V4.0，包括低功耗蓝牙和经典蓝牙，蓝牙频率如表5-6所示。

表 5-6: 蓝牙频率

参数	最小值 (MHz)	典型值 (MHz)	最大值 (MHz)
工作信道 中心频率	2402	-	2480

5.5.1 低功耗蓝牙射频

低功耗蓝牙发射机性能如表5-7，5-8所示。

表 5-7: BLE 发射机性能—1Mbps 模式

Parameter	Condition	Min	Typ	Max	Unit
Maximum RF transmit power			19		dBm
RF power control range		-20		19	dBm
Adjacent channel transmit power (@+19dBm)	F = F ₀ +2MHz		-27		dBm
	F = F ₀ -2MHz		-27		dBm
	F = F ₀ +3MHz		-31		dBm
	F = F ₀ -3MHz		-31		dBm
	F = F ₀ +>3MHz		-38		dBm
	F = F ₀ ->3MHz		-38		dBm
Δf_{1avg} Maximum modulation		225	250	275	kHz
Δf_{2max} Minimum modulation		185	210		kHz
$\Delta f_{2avg}/\Delta f_{1avg}$		0.8	0.89		
ICFT		-150	±20	150	kHz
Drift rate		-20	±4	20	kHz/50us
Drift		-50	±4	50	kHz
Harmonic spur (@+19dBm transmit power)	Second harmonic		-50*		dBm
	Third harmonic		-40*		dBm

* With external π type matching network

表 5-8: BLE 发射机性能—2Mbps 模式

Parameter	Condition	Min	Typ	Max	Unit
Maximum RF transmit power			19		dBm
RF power control range		-20		19	dBm
Adjacent channel transmit power (@+19dBm)	F = F ₀ +4MHz		-37	-20	dBm
	F = F ₀ -4MHz		-37	-20	dBm
	F = F ₀ +5MHz		-38	-20	dBm
	F = F ₀ -5MHz		-38	-20	dBm
	F = F ₀ +>5MHz		-42	-30	dBm
	F = F ₀ ->5MHz		-42	-30	dBm
Δf_{1avg} Maximum modulation		450	500	550	kHz
Δf_{2max} Minimum modulation		370	420		kHz
$\Delta f_{2avg}/\Delta f_{1avg}$		0.8	0.89		
ICFT		-150	±20	150	kHz
Drift rate		-20	±4	20	kHz/50us
Drift		-50	±4	50	kHz
Harmonic Spur (@+19dBm transmit power)	Second harmonic		-50*		dBm
	Third harmonic		-40*		dBm

* With external π type matching network

低功耗蓝牙接收机性能如表5-9，5-10所示。

表 5-9: BLE 接收机性能—1Mbps 模式

Parameter	Condition	Min	Typ	Max	Unit
Sensitivity with dirty off@30.8% PER & 37bytes		/	-100	/	dBm
Sensitivity with dirty on@30.8% PER & 37bytes		/	-99.3	/	dBm
Maximum received signal@30.8% PER		/	0	/	dBm
C/I co-channel			7		dB
Adjacent channel selectivity C/I	F = F ₀ +1MHz		-10		dB
	F = F ₀ -1MHz		-7		dB
	F = F ₀ +2MHz		-43		dB
	F = F ₀ -2MHz		-40		dB
	F = F ₀ +3MHz		-50		dB
	F = F ₀ -3MHz		-40		dB
	F = F _{image} (F ₀ -4MHz)		-24		dB
Out of band blocking performance	30MHz~2000MHz		-11		dBm
	2000MHz~2400MHz		-25		dBm
	2500~3000MHz		-25		dBm
	3000MHz~12.5GHz		-10		dBm
Intermodulation			-24		dBm

表 5-10: BLE 接收机性能—2Mbps 模式

Parameter	Condition	Min	Typ	Max	Unit
Sensitivity with dirty off@30.8% PER & 37bytes		/	-97	/	dBm
Sensitivity with dirty on@30.8% PER & 37bytes		/	-96.5	/	dBm
Maximum received signal@30.8% PER		/	0	/	dBm
C/I co-channel			7		dB
Adjacent channel selectivity C/I	$F = F_0 + 2\text{MHz}$		-10		dB
	$F = F_0 - 2\text{MHz}$		-8		dB
	$F = F_0 + 4\text{MHz}$		-44		dB
	$F = F_0 - 4\text{MHz}$		-34		dB
	$F = F_0 + 6\text{MHz}$		-50		dB
	$F = F_0 - 6\text{MHz}$		-24		dB
	$F = F_{\text{image}}(F_0 - 6\text{MHz})$		-24		dB
Out of band blocking performance	30MHz 2000MHz		-11		dBm
	2000MHz-2400MHz		-25		dBm
	2500-3000MHz		-25		dBm
	3000MHz-12.5GHz		-10		dBm
Intermodulation			-25		dBm

5.5.2 经典蓝牙

经典蓝牙发射机性能如表5-11，5-12所示。

表 5-11: 发射机性能—Basic Data Rate

Parameter	Condition	Min	Typ	Max	Unit
Maximum RF transmit power			19		dBm
RF power control step		2	4	8	dB
Adjacent channel transmit power	$F = F_0 + 2\text{MHz}$		-37	-20	dBm
	$F = F_0 - 2\text{MHz}$		-37	-20	dBm
	$F = F_0 + 3\text{MHz}$		-41	-40	dBm
	$F = F_0 - 3\text{MHz}$		-41	-40	dBm
	$F = F_0 + >3\text{MHz}$		-44	-40	dBm
	$F = F_0 - >3\text{MHz}$		-44	-40	dBm
$\Delta f_{1\text{avg}}$ modulation		140	160	175	kHz
$\Delta f_{2\text{max}}$ modulation		120	150	175	kHz
$\Delta f_{2\text{avg}}/\Delta f_{1\text{avg}}$		0.8	0.9		
ICFT		-75	0	75	kHz
Drift (1 slot packet)		-25	0	25	kHz
Drift (5 slot packet)		-40	0	40	kHz
Harmonic spur	3G-20GHz		-35		dBm

表 5-12: 发射机性能—Enhanced Data Rate

Parameter	Condition	Min	Typ	Max	Unit
Maximum RF transmit power			13		dBm
DPSK Power - GFSK Power	2-DH5		0		dB
$\pi/4$ DQPSK max w_0		-10	0	10	kHz
$\pi/4$ DQPSK max w_i		-75	0	+75	kHz
$\pi/4$ DQPSK max $ w_i + w_0 $		-75	0	+75	kHz
8DPSK max w_0		-10	0	10	kHz
8DPSK max w_i		-75	0	+75	kHz
8DPSK max $ w_i + w_0 $		-75	0	+75	kHz
$\pi/4$ DQPSK modulation accuracy	RMS DEVM		6	20	%
	99% DEVM		11	30	%
	Peak DEVM		16	35	%
8DPSK modulation accuracy	RMS DEVM		6	13	%
	99% DEVM		11	20	%
	Peak DEVM		16	25	%
In-band spurious emissions	$F=F_0+1\text{MHz}$		-39	-26	dBm
	$F=F_0-1\text{MHz}$		-41	-26	dBm
	$F=F_0+2\text{MHz}$		-28	-20	dBm
	$F=F_0-2\text{MHz}$		-29	-20	dBm
	$F=F_0+3\text{MHz}$		-39*		dBm
	$F=F_0-3\text{MHz}$		-39*		dBm
	$F=F_0+\geq 3\text{MHz}$		-40	-40	dBm
EDR differential phase encoding			-40	-40	dBm
			99	100	%

* Exceptions in up to 3 bands are allowed. For exceptions, $\text{PTX} \leq -20\text{dBm}$.

经典蓝牙接收机性能如表5-13, 5-14, 5-15所示。

表 5-13: 接收机性能—Basic Data Rate

Parameter	Condition	Min	Typ	Max	Unit
Sensitivity with dirty transmit off@0.1% BER		/	-96.3	/	dBm
Sensitivity with dirty transmit on@0.1% BER		/	-94	/	dBm
Maximum received signal@0.1% BER		0	/	/	dBm
C/I co-channel			10		dB
Adjacent channel selectivity C/I	$F = F_0+1\text{MHz}$		-13		dB
	$F = F_0-1\text{MHz}$		-10		dB
	$F = F_0+2\text{MHz}$		-42		dB
	$F = F_0-2\text{MHz}$		-43		dB
	$F = F_0+3\text{MHz}$		-48		dB
	$F = F_0-3\text{MHz}$		-45		dB
	$F = F_{\text{image}} (F_0-5\text{MHz})$		-31		dB
Out of band blocking performance	30MHz~2000MHz	-10	-10		dBm
	2000MHz~2400MHz	-27	-10		dBm
	2500~3000MHz	-27	-10		dBm
	3000MHz~12.5GHz	-10	-10		dBm
Intermodulation			-22		dBm

表 5-14: 接收机性能—Enhanced Data Rate- $\pi/4$ DQPSK

Parameter	Condition	Min	Typ	Max	Unit
Sensitivity with dirty transmit off@0.01% BER		/	-95.5	/	dBm
Sensitivity with dirty transmit on@0.01% BER		/	-95	/	dBm
Maximum received signal@0.01% BER		/	0	/	dBm
C/I co-channel			11		dB
Adjacent channel selectivity C/I	F = F ₀ +1MHz		-13		dB
	F = F ₀ -1MHz		-9		dB
	F = F ₀ +2MHz		-35		dB
	F = F ₀ -2MHz		-31		dB
	F = F ₀ +3MHz		-41		dB
	F = F ₀ -3MHz		-41		dB
	F = F _{image} (F ₀ -5MHz)		-30		dB

表 5-15: 接收机性能—Enhanced Data Rate-8DPSK

Parameter	Condition	Min	Typ	Max	Unit
Sensitivity with dirty transmit off@0.01% BER		/	-88.5	/	dBm
Sensitivity with dirty transmit on@0.01% BER		/	-87	/	dBm
Maximum received signal@0.01% BER		/	0	/	dBm
C/I co-channel			17		dB
Adjacent channel selectivity C/I	F = F ₀ +1MHz		-4		dB
	F = F ₀ -1MHz		-5		dB
	F = F ₀ +2MHz		-29		dB
	F = F ₀ -2MHz		-29		dB
	F = F ₀ +3MHz		-39		dB
	F = F ₀ -3MHz		-39		dB
	F = F _{image} (F ₀ -5MHz)		-28		dB

6 模组原理图

模组内部元件的电路图。

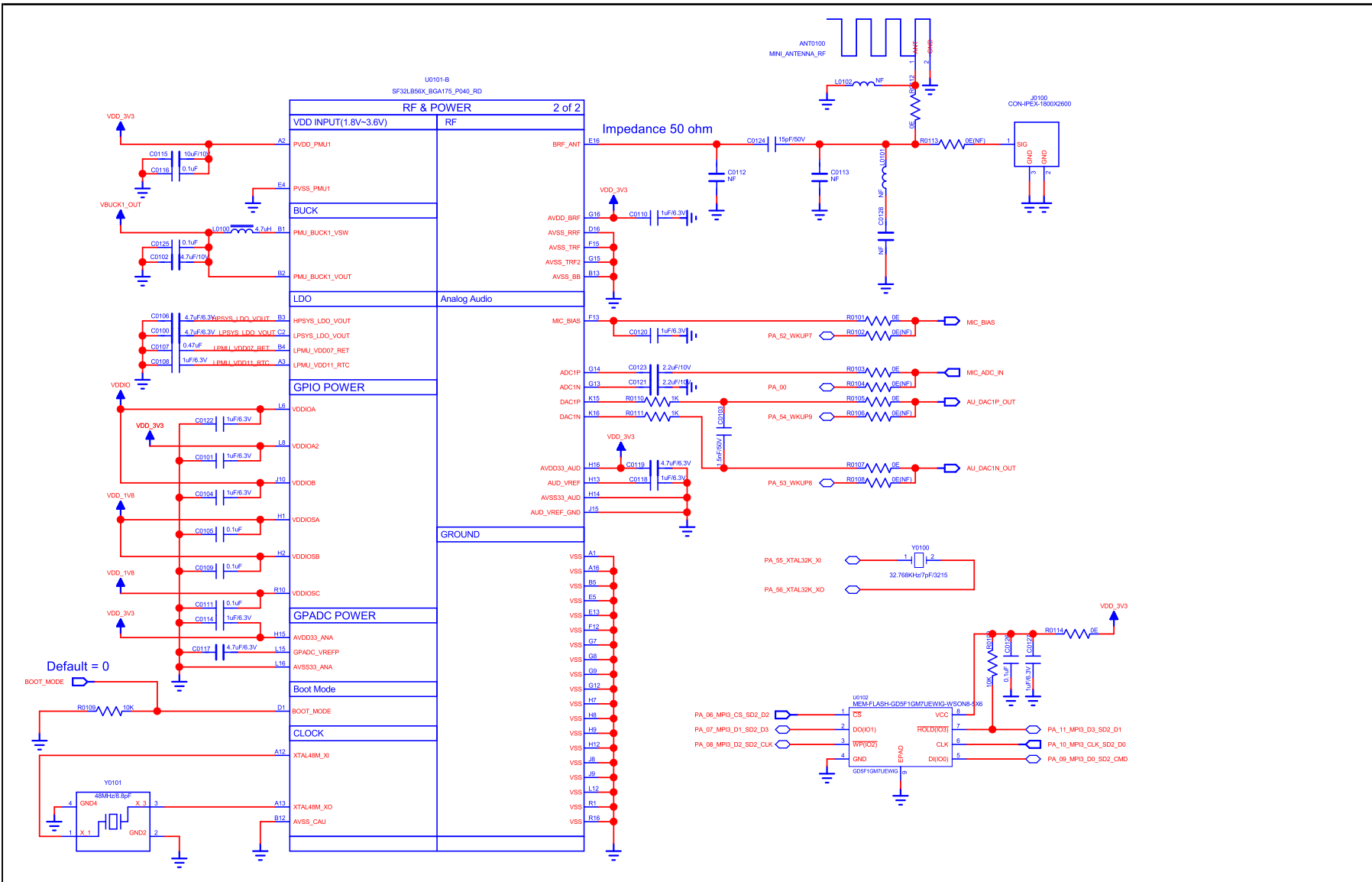


图 6-1: SF32LB56-MOD 原理图 (第一部分)



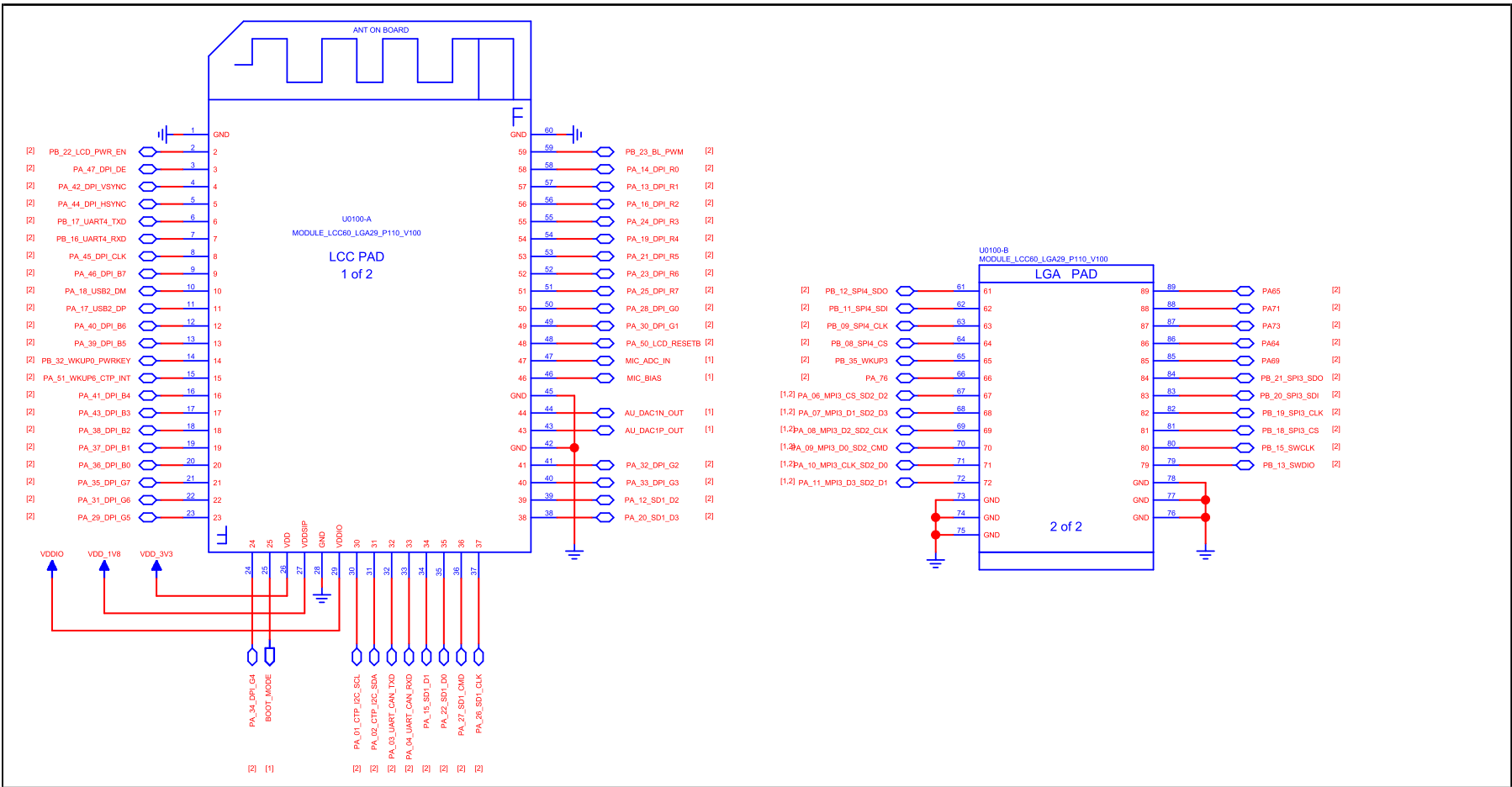


图 6-3: SF32LB56-MOD 原理图（第三部分）

7 外围设计指南

7.1 模组供电

模组电源接口有三个，即 VDD_3V3、VDD_1V8 和 VDDIO，其中：

- VDD_3V3 给 MCU 芯片的 PVDD、AVDD33_ANA、AVDD33_AUD、AVDD_BRF、VDDIOA2 和模组内部 Flash 供电，推荐使用 LDO 供电。
- VDD_1V8 给 MCU 芯片的合封存储器供电。
- VDDIO 给 MCU 芯片的 IO 端口（VDDIOA，VDDIOB）供电。

供电示意图如图7-1所示。

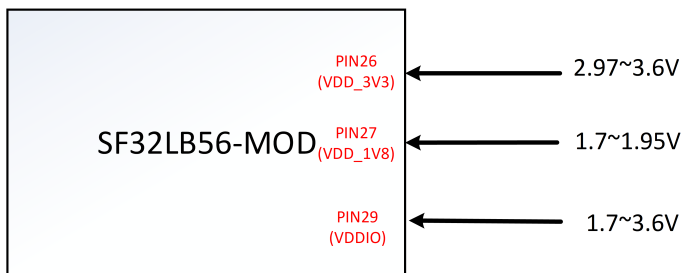


图 7-1: SF32LB56-MOD 模组供电示意图

7.2 模组对应的开发板参考原理图

模组与外围器件（如电源、天线、复位按钮、JTAG 接口、UART 接口、LCD 等）连接的应用电路图。

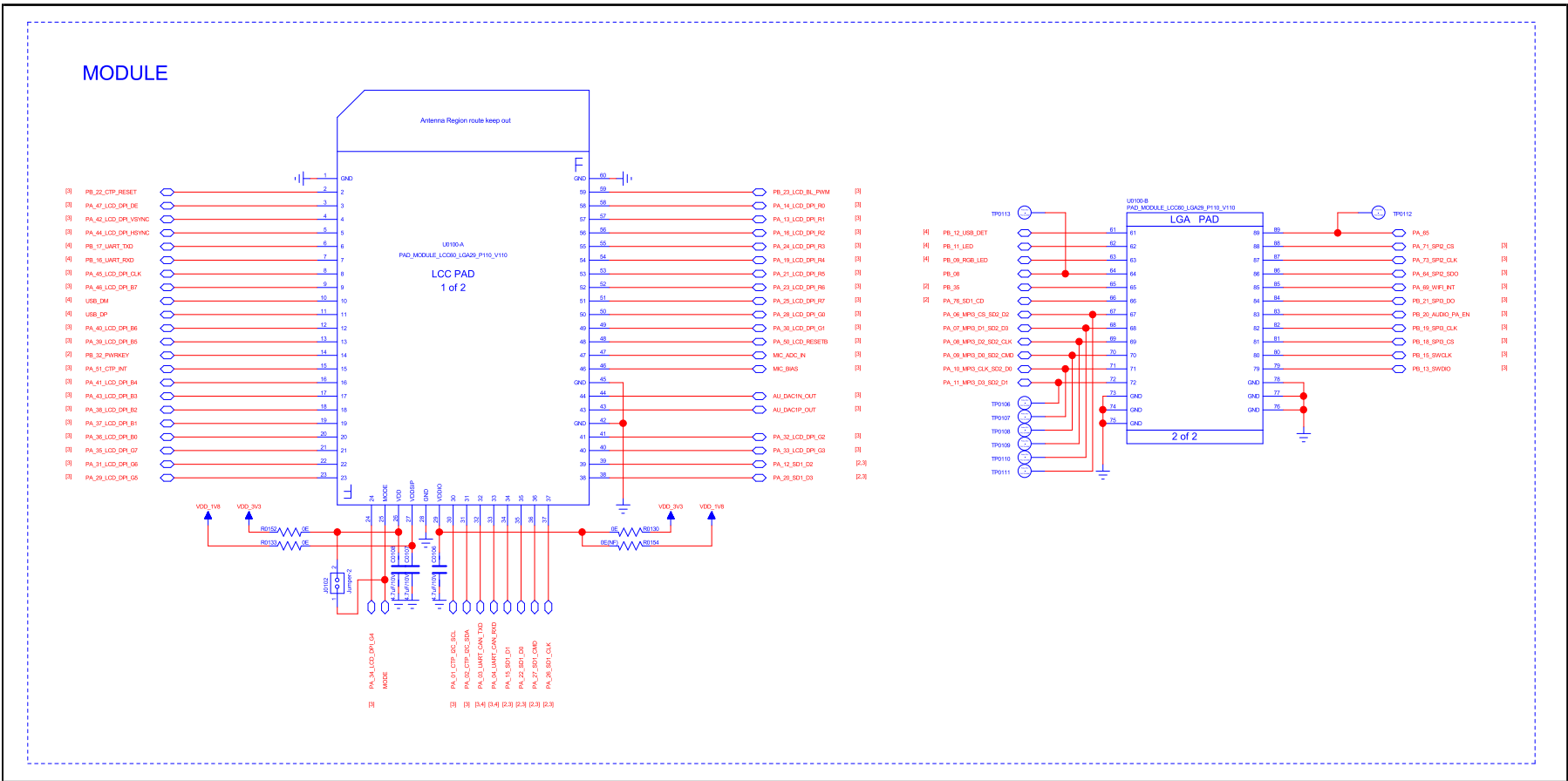
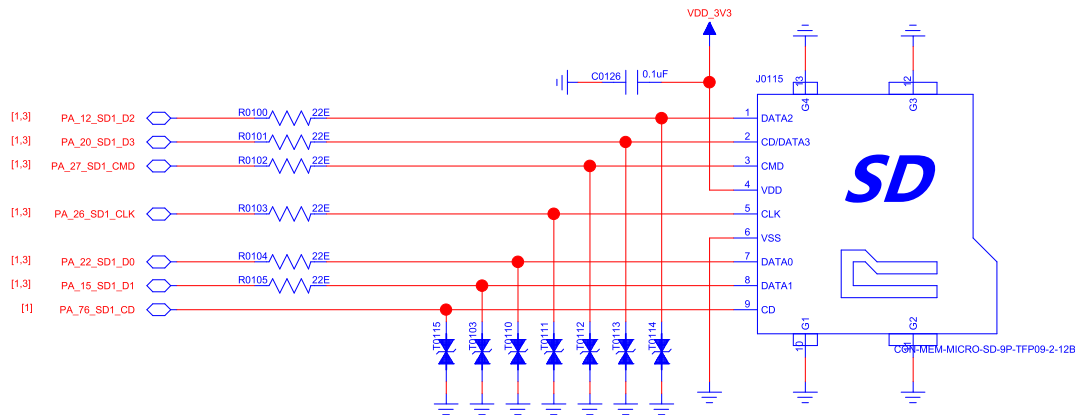


图 7-2: SF32LB56-MOD 开发板原理图（第一部分）

TF Card



KEY

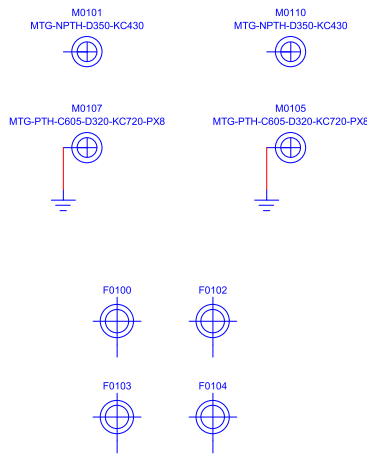
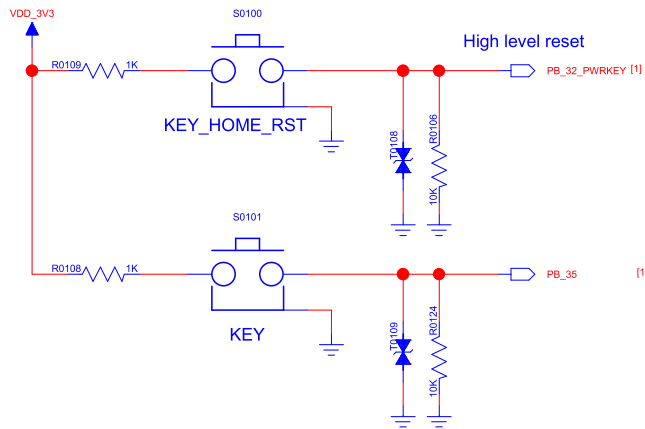
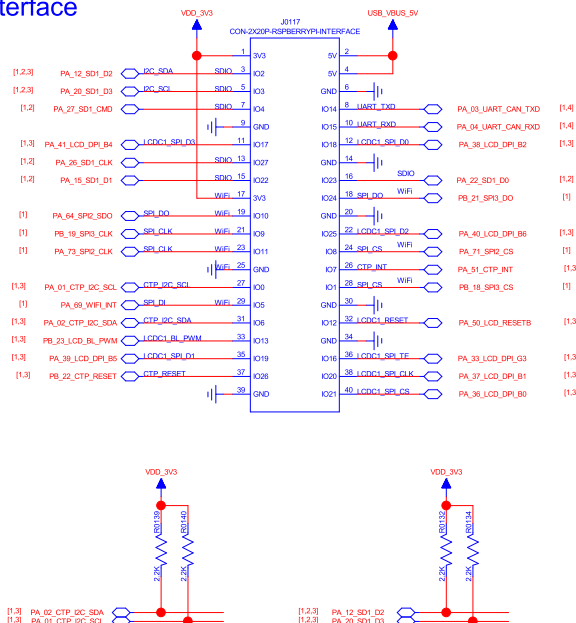
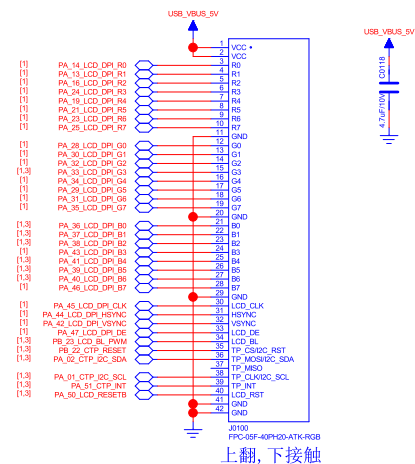


图 7-3: SF32LB56-MOD 开发板原理图（第二部分）

RaspberryPi Interface

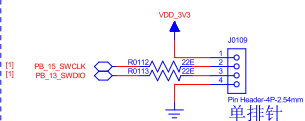


LCD CON



LCD_5V
Max 350mA

SWD



Audio

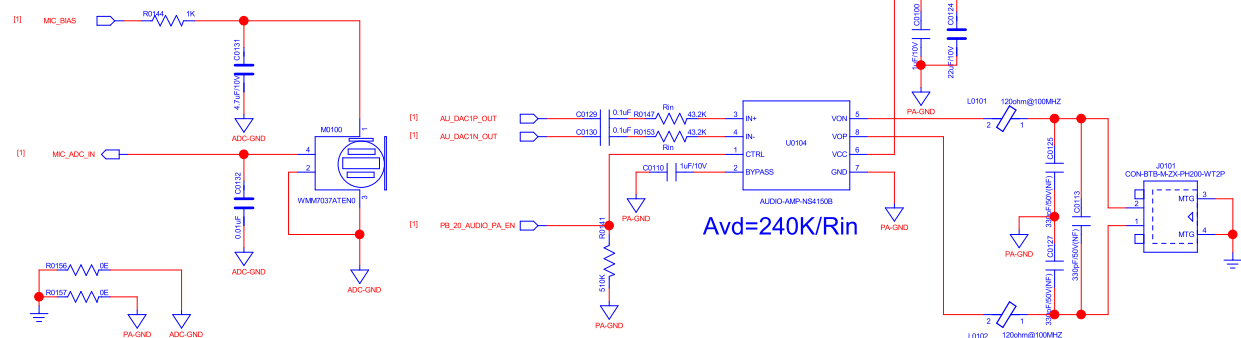


图 7-4: SF32LB56-MOD 开发板原理图（第三部分）

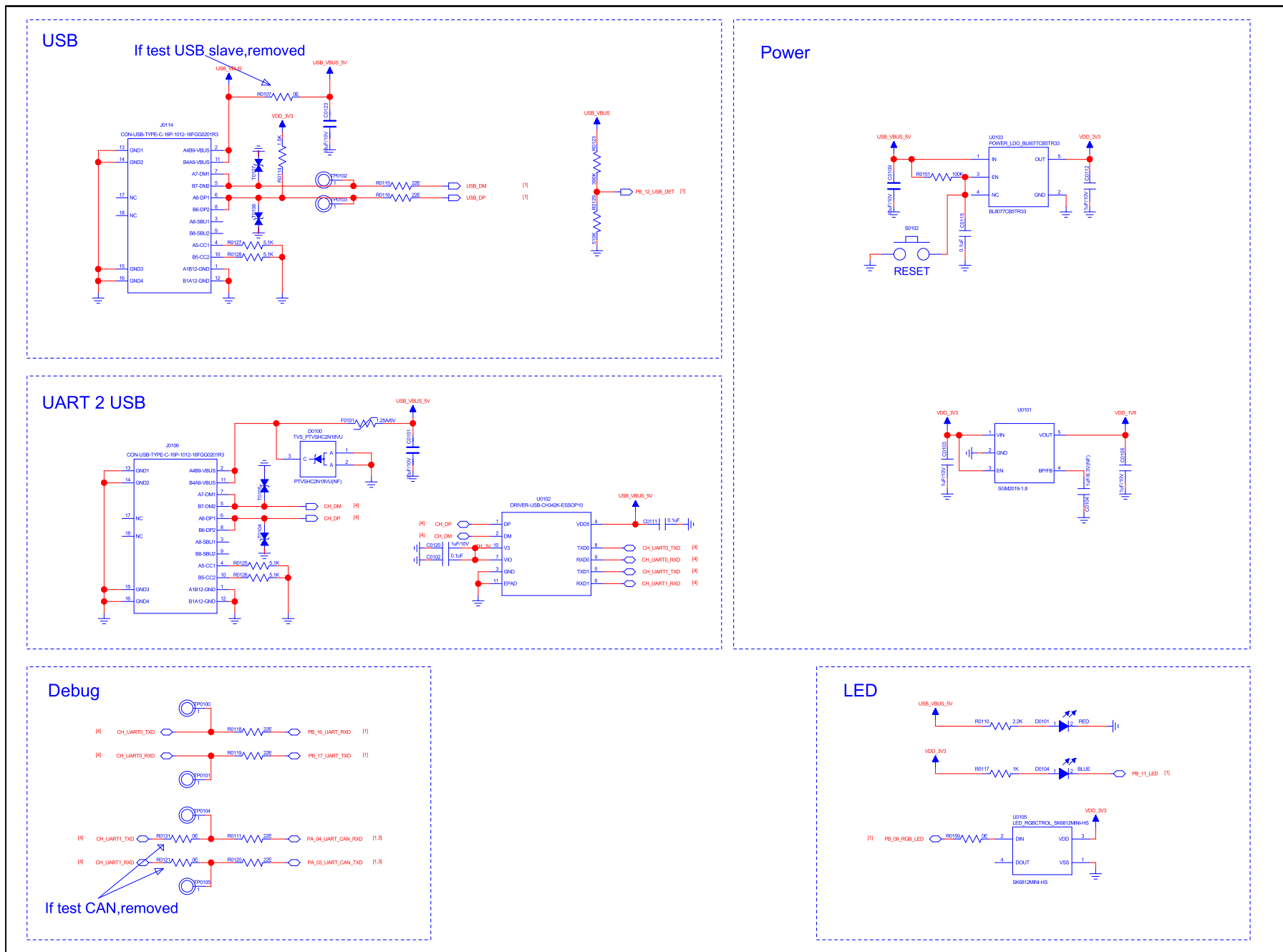


图 7-5: SF32LB56-MOD 开发板原理图（第四部分）

MOD	LCD DPI 24	LCD DPI 8	LCD OSPI	LCD 8080	E-Paper	RaspberryPI 编号	RaspberryPI 引脚	Debug	MPI	SD	SPI	I2S	I2C UART	GP TIM	KEY	GPADC	USB&CAN	WKUP
PA01	CTP I2C SCL	CTP I2C SCL	CTP I2C SCL	CTP I2C SCL		IO0	Y				SPI1 DI		I2C UART	TIM				
PA02	CTP I2C SDA	CTP I2C SDA	CTP I2C SDA	CTP I2C SDA		IO6	Y				SPI1 CS		I2C UART	TIM				
PA03						IO14	Y	UART1 TXD			SPI1 DO		I2C UART	TIM			CAN1 TXD	
PA04						IO15	Y	UART1 RXD			SPI1 CLK		I2C UART	TIM			CAN1 RXD	
PA06									MPI3 CS	SD2 DIO2		I2S1 MCLK	I2C UART	TIM				
PA07									MPI3 DIO1	SD2 DIO3		I2S1 SDI	I2C UART	TIM				
PA08									MPI3 DIO2	SD2 CLK		I2S1 SDO	I2C UART	TIM				
PA09									MPI3 DIO0	SD2 CMD		I2S1 BCK	I2C UART	TIM				
PA10									MPI3 CLK	SD2 DIO0		I2S1 LRCK	I2C UART	TIM				
PA11									MPI3 DIO3	SD2 DIO1			I2C UART	TIM				
PA12						IO2	Y		MPI3 CS	SD1 DIO2			I2C UART	TIM				
PA13	LCDC1 DPI R1									SD1 DIO6			I2C UART	TIM				
PA14	LCDC1 DPI R0									SD1 DIO7			I2C UART	TIM				
PA15						IO22	Y		MPI3 DIO3	SD1 DIO1			I2C UART	TIM				
PA16	LCDC1 DPI R2												I2C UART	TIM				
PA17													I2C UART	TIM				
PA18													I2C UART	TIM			USB DP	
PA19	LCDC1 DPI R4									SD1 DIO5			I2C UART	TIM			USB DM	
PA20						IO3	Y		MPI3 DIO1	SD1 DIO3		I2S1 LRCK	I2C UART	TIM			PDM1 DATA	
PA21	LCDC1 DPI R5									SD1 DIO4			I2C UART	TIM				
PA22						IO23	Y		MPI3 CLK	SD1 DIO0			I2C UART	TIM				
PA23	LCDC1 DPI R6												I2C UART	TIM				
PA24	LCDC1 DPI R3											I2S1 SDI	I2C UART	TIM			PDM1 CLK	
PA25	LCDC1 DPI R7									SD1 CLKIN		I2S1 BCK	I2C UART	TIM			PDM2 DATA	
PA26						IO27	Y		MPI3 DIO2	SD1 CLK		I2S1 SDO	I2C UART	TIM			PDM2 CLK	
PA27						IO4	Y		MPI3 DIO0	SD1 CMD			I2C UART	TIM				
PA28	LCDC1 DPI G0	SPI CS		LCDC1 8080 DIO2							SPI2 CS		I2C UART	TIM				
PA29	LCDC1 DPI G5	SPI DI		LCDC1 8080 DIO3							SPI2 DI		I2C UART	TIM				
PA30	LCDC1 DPI G1	SPI CLK		LCDC1 8080 DIO4							SPI2 CLK		I2C UART	TIM				
PA31	LCDC1 DPI G6			LCDC1 8080 DIO5									I2C UART	TIM				
PA32	LCDC1 DPI G2			LCDC1 8080 DIO6									I2C UART	TIM				
PA33	LCDC1 DPI G3		LCDC1 SPI TE	LCDC1 8080 TE	BUSY	IO16	Y						I2C UART	TIM				
PA34	LCDC1 DPI G4	SPI DO		LCDC1 8080 DIO7							SPI2 DO		I2C UART	TIM				
PA35	LCDC1 DPI G7												I2C UART	TIM				
PA36	LCDC1 DPI B0		LCDC1 SPI CS	LCDC1 8080 CS	SPI CS	IO21	Y						I2C UART	TIM				
PA37	LCDC1 DPI B1		LCDC1 SPI CLK	LCDC1 8080 WR	SPI CLK	IO20	Y					I2S1 MCLK	I2C UART	TIM				
PA38	LCDC1 DPI B2	DB0	LCDC1 SPI DIO0	LCDC1 8080 RD		IO18	Y					I2S1 SDI	I2C UART	TIM				
PA39	LCDC1 DPI B5	DB3	LCDC1 SPI DIO1	LCDC1 8080 DC	SPI DC	IO19	Y					I2S1 SDO	I2C UART	TIM				
PA40	LCDC1 DPI B6	DB4	LCDC1 SPI DIO2	LCDC1 8080 DIO0	SPI SDI	IO25	Y					I2S1 BCK	I2C UART	TIM				
PA41	LCDC1 DPI B4	DB2	LCDC1 SPI DIO3	LCDC1 8080 DIO1		IO17	Y					I2S1 LRCK	I2C UART	TIM				
PA42	LCDC1 DPI VSYNC	VSYNC											I2C UART	TIM				
PA43	LCDC1 DPI B3	DB1											I2C UART	TIM				
PA44	LCDC1 DPI HSYNC	HSYNC											I2C UART	TIM				
PA45	LCDC1 DPI CLK	CLK											I2C UART	TIM				
PA46	LCDC1 DPI B7	DB5											I2C UART	TIM				
PA47	LCDC1 DPI DE	DE											I2C UART	TIM				
PA50	RESET	RESET	RESET	RESET	RESET	IO12	Y						I2C UART	TIM				WKUP PIN5
PA51	CTP INT	CTP INT	CTP INT	CTP INT		IO7	Y						I2C UART	TIM				WKUP PIN6
PA64						IO10	Y				SPI2 DO	I2S1 SDO	I2C UART	TIM			PDM1 DATA	
PA65												I2S1 MCLK	I2C UART	TIM				
PA69						IO5	Y				SPI2 DI	I2S1 SDI	I2C UART	TIM			PDM1 CLK	
PA71						IO8	Y				SPI2 CS	I2S1 LRCK	I2C UART	TIM			PDM2 DATA	
PA73						IO11	Y				SPI2 CLK	I2S1 BCK	I2C UART	TIM			PDM2 CLK	
PA76													I2C UART	TIM				
PB08											SPI4 CS		I2C UART	TIM				
PB09											SPI4 CLK		I2C UART	TIM				
PB11											SPI4 DI		I2C UART	TIM				
PB12											SPI4 DO		I2C UART	TIM				
PB13								SWDIO					I2C UART	TIM				
PB15								SWCLK					I2C UART	TIM				
PB16								UART4 RXD					I2C UART	TIM				
PB17								UART4 TXD					I2C UART	TIM				
PB18						IO1	Y				SPI3 CS		I2C UART	TIM				
PB19						IO9	Y				SPI3 CLK		I2C UART	TIM				
PB20											SPI3 DI		I2C UART	TIM				
PB21						IO24	Y				SPI3 DO		I2C UART	TIM				
PB22	CTP RESET	CTP RESET	CTP RESET	CTP RESET		IO26	Y						I2C UART	TIM			GPADC CH0	
PB23	BL PWM	BL PWM	BL PWM	BL PWM		IO13	Y						I2C UART	TIM			GPADC CH1	
PB32													I2C UART	TIM	PWRKEY		GPADC CH7	
PB35													I2C UART	TIM				WKUP PIN0
																		WKUP PIN3

图 7-6: 模组 SF32LB56-MOD 对应开发板的推荐管脚分配图

7.3 原理图设计 Checklist

原理图设计 Checklist 如表7-1所示，模组的设计需要根据 Checklist 进行检查。

表 7-1: 原理图设计 Checklist

序号	检查点
1	VDD_3V3 输入电压范围必须是 2.97V~3.6V，靠近模组 PIN 脚放置 4.7uF 电容。
2	VDD_1V8 输入电压范围必须是 1.7V~1.95V，靠近模组 PIN 脚放置 4.7uF 电容。
3	VDDIO 输入电压范围必须是 1.7V~3.6V，靠近模组 PIN 脚放置 4.7uF 电容。
4	模组的 IO 接口电平是 3.3V，所接外设的接口电平也必须是 3.3V。
5	如果模组内部已经焊接了 Flash，则外部无法使用 MPI3 的 6 个信号 PA06,PA07,PA08,PA09,PA10,PA11。
6	SDIO 接口和 MPI3 共用 IO，两者无法同时使用。
7	MCU 睡眠时，可以接收中断的信号有 PA50,PA51,PB32,PB35。
8	PB32 支持长按 10s 复位，高有效，设计时需要增加 10K 下拉电阻。
9	图7-6中标注 GPADC_CHx 的 IO，支持模拟信号输入，模拟信号电压范围是 0~3.3V。
10	图7-6中标注 GPTIM 的 IO，支持 PWM 输出。
11	TP 接口等需要预留 ESD 器件。
12	LCD RGB 信号线需要串 33~100 欧姆电阻。
13	PA16, PA17 复用的 DBG_UART 是程序下载，调试接口，需要串 100 欧姆电阻。

8 模组尺寸和 PCB 封装图形

8.1 模组尺寸

SF32LB56-MOD 模组尺寸如图8-1所示。

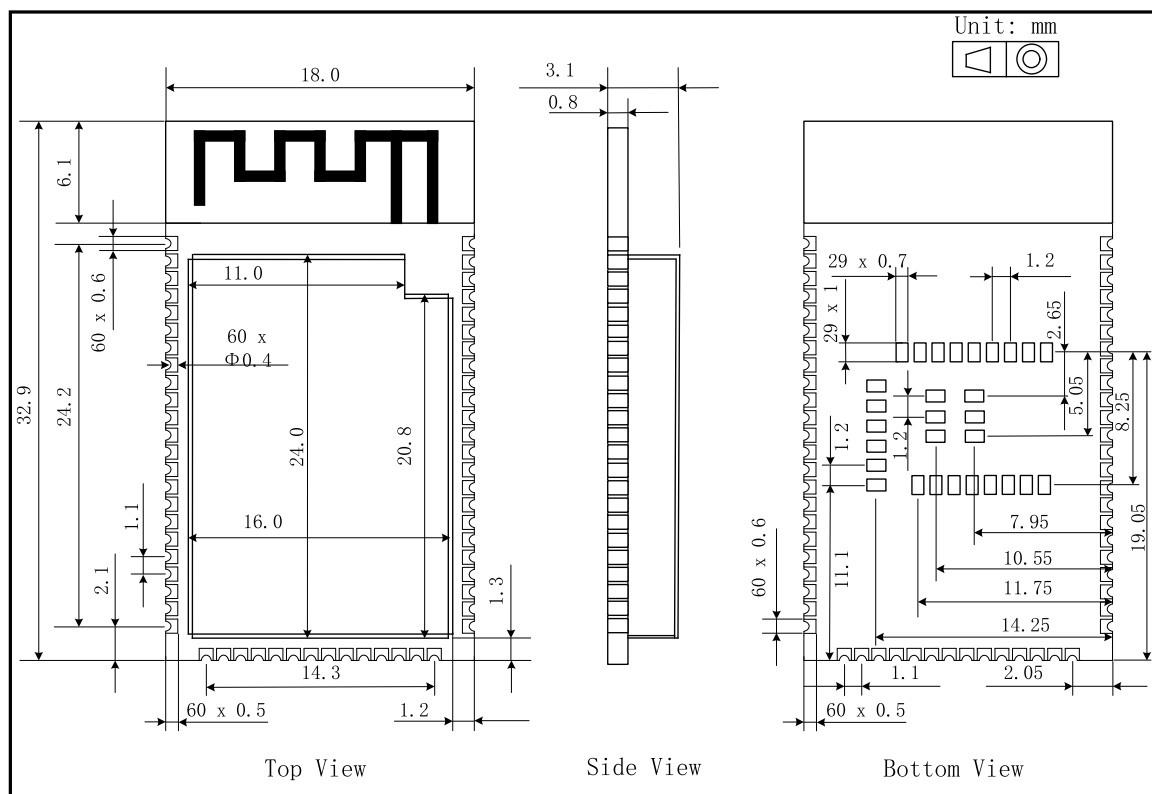


图 8-1: SF32LB56-MOD 模组尺寸图

8.2 推荐 PCB 封装图

如图8-2所示，为推荐的 PCB 封装图，单位：mm。

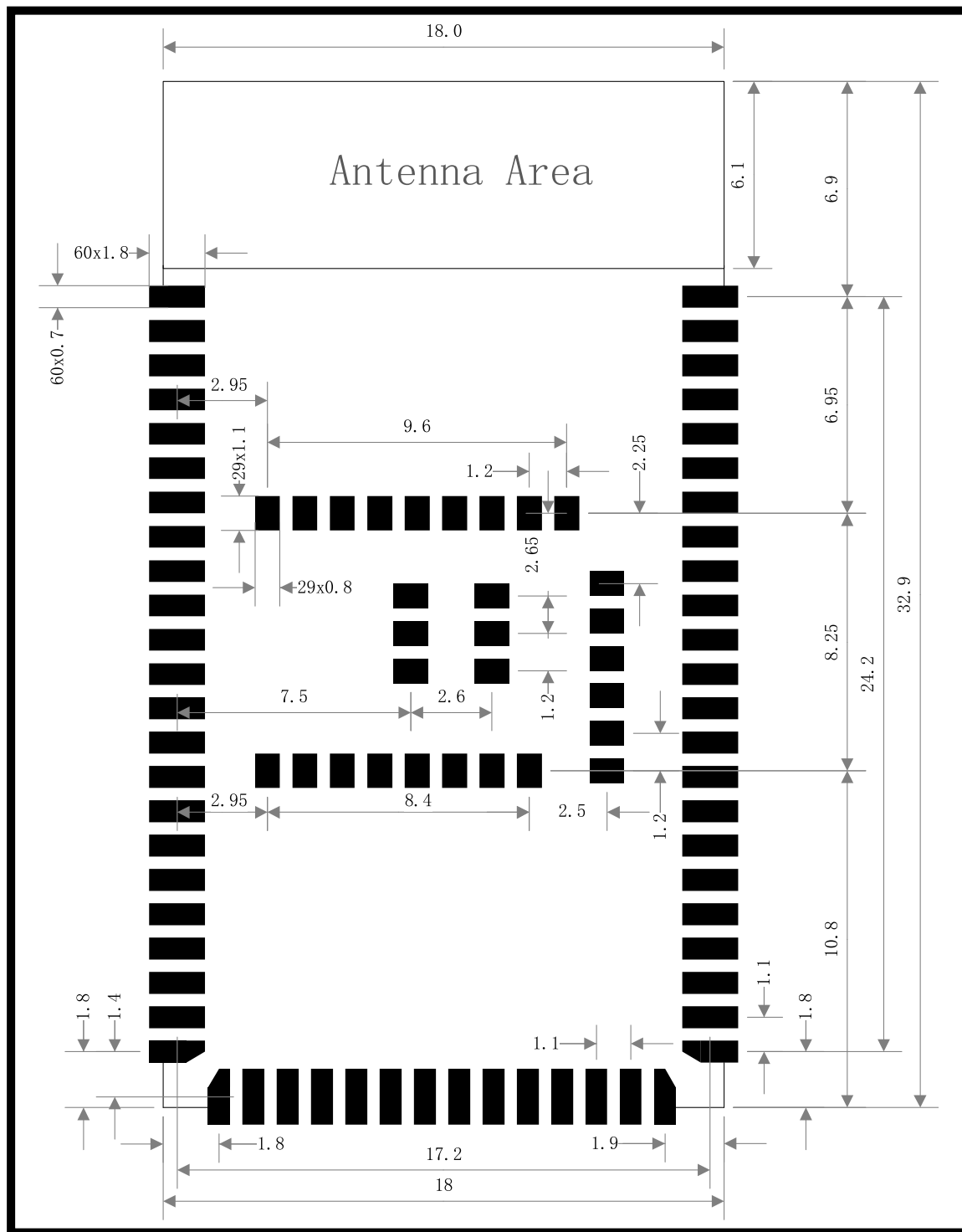


图 8-2: 推荐 PCB 封装图

8.3 外部天线连接器尺寸

SF32LB56-MOD 天线支持 PCB 板载天线，或采用如图8-3所示的第一代外部天线连接器，该连接器兼容：

- 广瀚（Hirose）的 U.FL 系列
- I-PEX 的 MHFI 连接器
- 安费诺（Amphenol）的 AMC 连接器

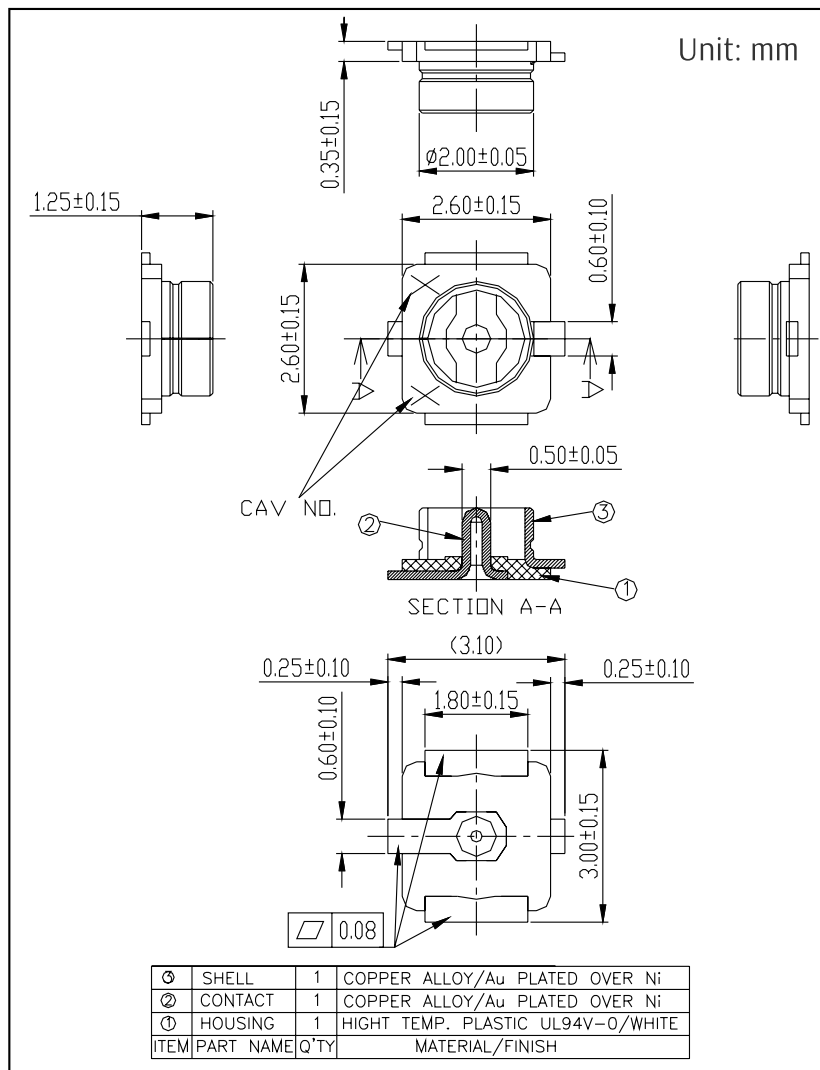


图 8-3: 外部天线连接器尺寸图

8.4 PCB 设计中的模组位置摆放

如产品采用模组进行 on-board 设计，则需要预留好模组 PCB 天线的位置，保证天线区域上没有其他器件和金属区域，避免影响天线辐射效率，考虑好模组在底板的布局，应尽可能地减小对模组 PCB 天线性能的影响。

建议将模组天线区域伸出板边，馈点靠近底板板边位置。图8-4是模组推荐摆放的位置。

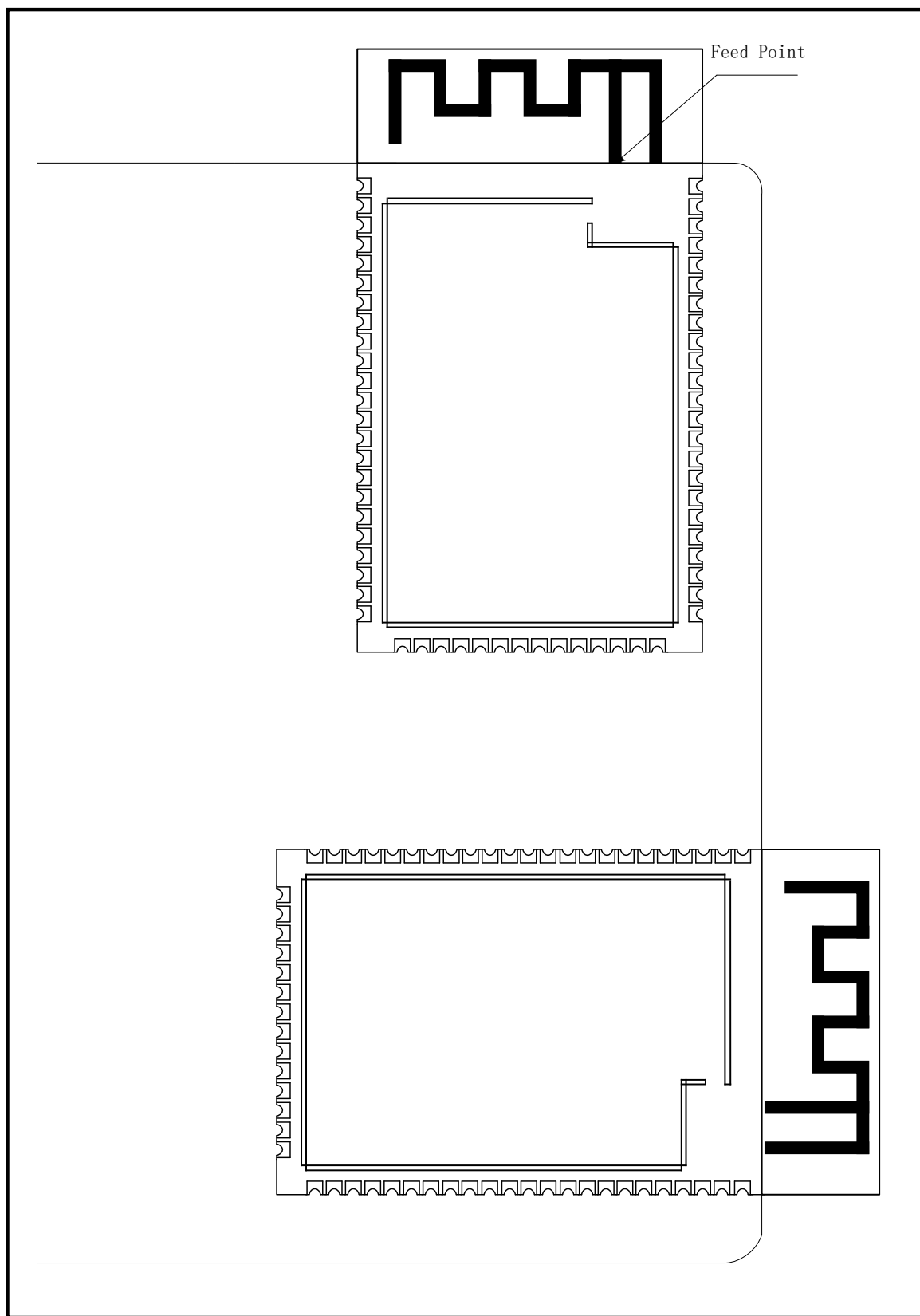


图 8-4: 模组推荐摆放示意图

如果天线无法伸出板边，请保证给 PCB 天线一个足够大的净空区域（严禁铺铜、走线、摆放元件），该净

空区域建议至少 15mm，PCB 天线下方区域的底板请切割掉，以尽可能地减少底板板材对 PCB 天线的影响。馈点还是尽量靠近板边位置，如图8-5所示，馈点在模组的右侧，画出了建议的净空区。

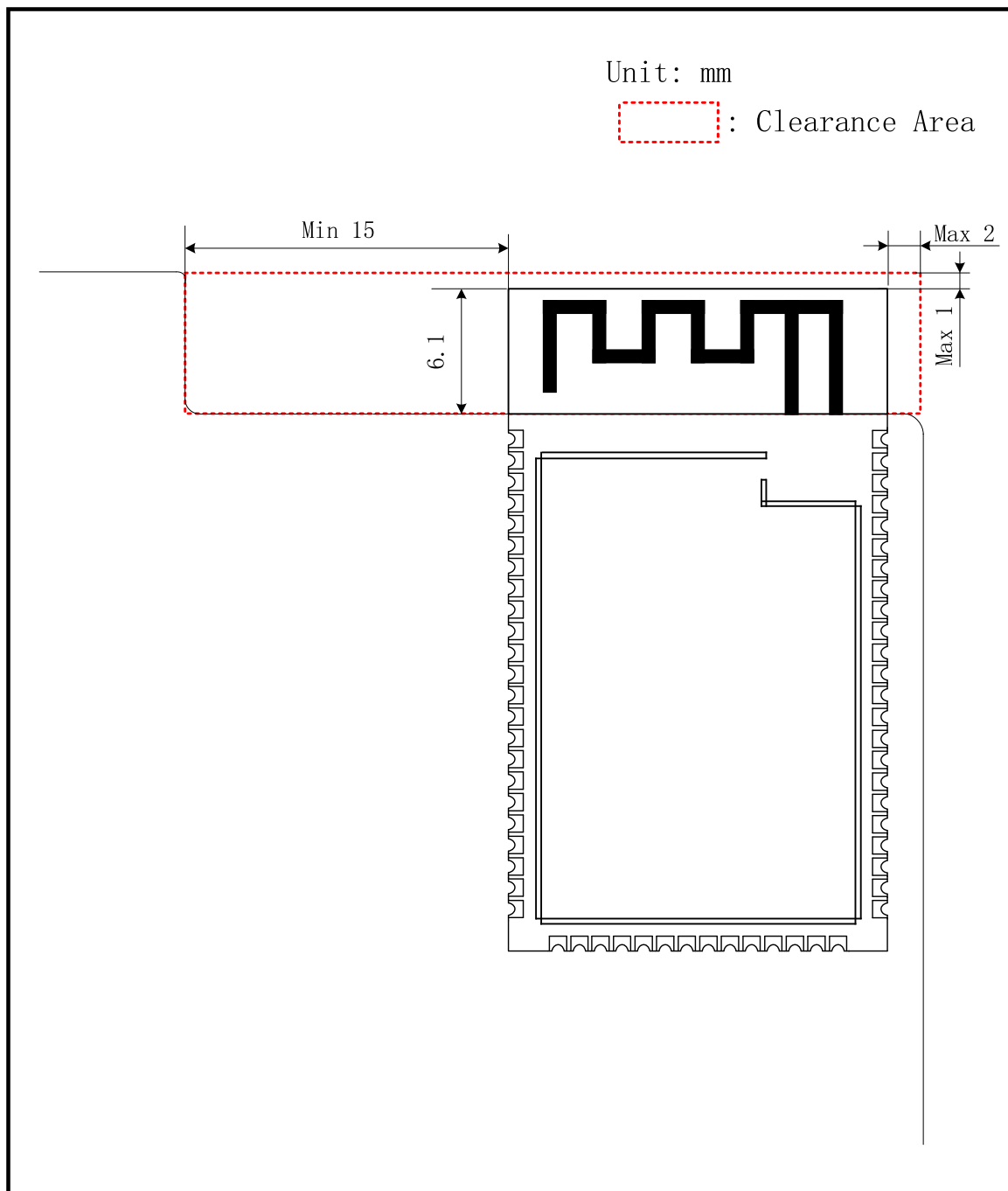


图 8-5: 模组天线区域净空示意图

涉及整机设计时，请注意考虑外壳对天线的影响，并进行 RF 验证。

请注意最终仍需要对整机产品进行通讯距离等测试来确保产品的射频性能。

9 产品处理

9.1 储存条件

- 密封在防潮袋（MBB）中的产品应储存在 $<40^{\circ}\text{C}/90\%\text{RH}$ 的非冷凝大气环境中。
- 模组的潮湿敏感度等级 MSL 为 3 级。
- 真空袋拆封后，在 $25\pm 5^{\circ}\text{C}$ 、60%RH 下，必须在 168 小时内使用完毕，否则就需要烘烤后才能二次上线。

9.2 静电放电（ESD）

- 人体放电模式（HBM）： $\pm 2000\text{ V}$
- 充电器件模式（CDM）： $\pm 500\text{ V}$

9.3 炉温曲线

9.3.1 回流焊温度曲线

建议模组只过一次回流焊，炉温曲线如图9-1所示。

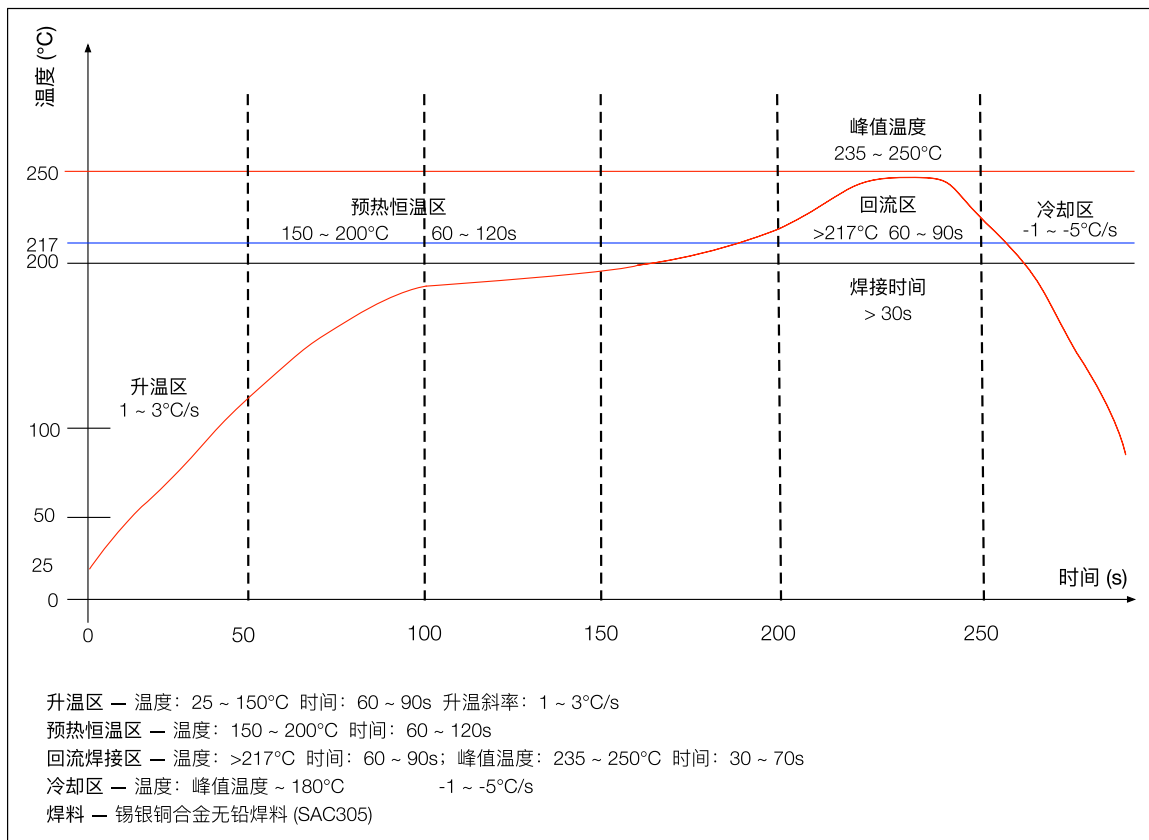


图 9-1: 回流焊温度曲线图

9.4 超声波振动

请避免将思澈科技模组暴露于超声波焊接机或超声波清洗机等超声波设备的振动中。超声波设备的振动可能与模组内部的晶振产生共振，导致晶振故障甚至失灵，进而致使模组无法工作或性能退化。

相关资源

相关文档

- SF32LB56x 芯片技术规格书
- SF32LB56-DevKit-LCD 开发板使用指南

产品

- SF32LB56xV 全系列芯片
- SF32LB56-MOD 模组
- SF32LB56-DevKit-LCD 开发板

联系我们

商务问题、技术支持、电路原理图 & PCB 设计审阅、购买样品、成为供应商、意见与建议等联系我司的销售，FAE 等相关同事。

修订历史

日期	版本	发布说明
2025-02	0.2	修改了模组的管脚等信息
2025-01	0.1	Draft 版本

免责声明和版权公告

思澈科技（南京）有限公司保留随时对产品和/或本文档进行更正、修改、改进和其他变更的权利，包括其中的信息、参数、链接、URL 地址等。如有变更，恕不另行通知。

思澈科技（南京）有限公司在此未授予任何知识产权的明示或暗示的许可。

SIFLI 和 SiFli 标识是思澈科技（南京）有限公司的商标。本文档中出现的所有其他商标、服务标记、商品名称、产品名称和标识均属其各自所有者的财产。

地址：江苏自贸区南京片区浦滨路 320 号科创总部大厦 B 座 419-13 200131 邮箱：sales@sifli.com

©2025 思澈科技（南京）有限公司。保留所有权利。