



SF32LB58-MOD

技术规格书

V0.1

文档编号: DS5802-SF32LB58-MOD

思澈科技（南京）有限公司
<http://www.sifli.com>
版权 ©2025

目录

1 模组描述	1	9.3 炉温曲线	40
1.1 特性	1	9.3.1 回流焊温度曲线	40
1.2 描述	3	9.4 超声波振动	41
1.3 应用场景	3	相关资源	42
2 功能框图	4		
3 管脚定义	5		
3.1 管脚布局	5		
3.2 管脚定义	6		
3.3 实物管脚描述	9		
4 外设	10		
4.1 外设概述	10		
4.2 外设描述	10		
4.2.1 通信接口	10		
4.2.2 模拟信号处理	12		
5 电气特性	14		
5.1 绝对最大额定值	14		
5.2 建议工作条件	14		
5.3 基本电气特性	15		
5.4 功耗特性	16		
5.4.1 BLE 功耗	16		
5.4.2 BLE、经典蓝牙各种状态下的平均功耗	16		
5.4.3 处理器功耗	16		
5.5 双模蓝牙射频	17		
5.5.1 低功耗蓝牙射频	17		
5.5.2 经典蓝牙射频	20		
6 模组原理图	22		
7 外围设计指南	27		
7.1 模组供电	27		
7.2 模组对应的开发板参考原理图	27		
7.3 原理图设计 Checklist	36		
8 模组尺寸和 PCB 封装图形	37		
8.1 模组尺寸	37		
8.2 推荐 PCB 封装图	38		
8.3 外部天线连接器尺寸	39		
9 产品处理	40		
9.1 储存条件	40		
9.2 静电放电 (ESD)	40		

插图

2-1 SF32LB58-MOD 功能框图	4
3-1 管脚布局图（顶视图）	5
3-2 管脚实物图	9
6-1 SF32LB58-MOD 原理图（第一部分） . .	23
6-2 SF32LB58-MOD 原理图（第二部分） . .	24
6-3 SF32LB58-MOD 原理图（第三部分） . .	25
6-4 SF32LB58-MOD 原理图（第四部分） . .	26
7-1 SF32LB58-MOD 模组供电示意图	27
7-2 SF32LB58-MOD 开发板原理图（第一部 分）	28
7-3 SF32LB58-MOD 开发板原理图（第二部 分）	29
7-4 SF32LB58-MOD 开发板原理图（第三部 分）	30
7-5 SF32LB58-MOD 开发板原理图（第四部 分）	31
7-6 SF32LB58-MOD 开发板原理图（第五部 分）	32
7-7 SF32LB58-MOD 开发板原理图（第六部 分）	33
7-8 SF32LB58-MOD 开发板原理图（第七部 分）	34
7-9 模组 SF32LB58-MOD 对应开发板的推荐 管脚分配图	35
8-1 SF32LB58-MOD 模组尺寸图	37
8-2 SF32LB58-MOD 推荐 PCB 封装图	38
8-3 外部天线连接器尺寸图	39
9-1 回流焊温度曲线图	40

表格

1-1 SF32LB58-MOD 系列型号	3	5-9 BLE 发射机性能—1Mbps 模式	17
3-1 管脚定义	6	5-10 BLE 发射机性能—2Mbps 模式	18
5-1 绝对最大额定值	14	5-11 BLE 接收机性能—1Mbps 模式	18
5-2 建议工作条件	14	5-12 BLE 接收机性能—2Mbps 模式	19
5-3 直流电气特性 (3.3V, 25°C)	15	5-13 BLE 接收机性能—S2 模式	19
5-4 直流电气特性 (1.8V, 25°C)	15	5-14 BLE 接收机性能—S8 模式	19
5-5 BLE 功耗	16	5-15 发射机性能—Basic Data Rate	20
5-6 BLE、经典蓝牙各种状态下的平均功耗	16	5-16 发射机性能—Enhanced Data Rate	20
5-7 处理器功耗	17	5-17 接收机性能—Basic Data Rate	21
5-8 蓝牙频率	17	5-18 接收机性能—Enhanced Data Rate- $\pi/4$ DQPSK	21
		5-19 接收机性能—Enhanced Data Rate-8DPSK	21
		7-1 原理图设计 Checklist	36

1 模组描述

1.1 特性

CPU 与内存

- 性能处理器/大核（HCPU/ACPU）
 - 处理器：Arm Cortex-M33 STAR-MC1
 - 主频：最高 240MHz，可调节
 - 单核最高 370DMIPS，984EEMBC CoreMark
 - I-Cache+D-Cache
 - * HCPU:32KB(2-way)+32KB(4-way)
 - * ACPU:16KB(2-way)+16KB(4-way)
 - SRAM：2176KB(HCPU)+512KB(ACPU)
 - CoreMark 功耗效率：(均为 3.3V 下)
 - * 34uA/MHz
 - * 8.29uA/CoreMark
 - * 121CoreMark/mA
 - 单精度浮点运算单元（FPU）
 - 内存保护单元（MPU）
- 超低功耗处理器/小核（LCPU）
 - 处理器：Arm Cortex-M33 STAR-MC1
 - 主频：最高 96MHz，可调节
 - 最高 148DMIPS，394 EEMBC CoreMark
 - I/D-Cache：16KB(2-way)+16KB(4-way)
 - SRAM：1056KB（全部为 Retention SRAM）
 - CoreMark 功耗效率：(均为运行 48MHz，3.3V 下)
 - * 15.9uA/MHz
 - * 3.88uA/CoreMark
 - * 258CoreMark/mA
 - 单精度浮点运算单元（FPU）
 - 内存保护单元（MPU）

无线连接

- 双模蓝牙 5.3，支持 BLE Audio
- 灵敏度
 - BLE/1Mbps 模式:-100dBm
 - BLE/2Mbps 模式：-97dBm

- BLE/LR 125kbps 模式：-107.5dBm
- BLE/LR 500bps 模式：-104.5dBm
- BLE/BR 1Mbps 模式：-96.3dBm
- BLE/EDR 2Mbps 模式：-95.5dBm
- BLE/EDR 3Mbps 模式：-88.5dBm
- 最大发射功率：13dBm (EDR2/3)，19dBm (BR/BLE)
- 接收机峰值功耗（BR/EDR2/EDR3）：2.2mA@3.3V
- 平均功耗（3.3V，500ms 间隔，0dBm 发射功率）
 - BT Sniff 状态：20.0uA
 - BLE 连接状态：15.0uA

图形显示

- 双 2D/2.5D 图形引擎
 - 1x2D/2.5D 图形引擎-ePicasso™2.0
 - 1x2D/2.5D 图形引擎-VivanteGCNanoUltraV
 - 支持矢量图形、矢量字体
 - 支持硬件加速的旋转、缩放和镜像
 - 最大解析度 1024×1024
 - 支持 aRGB8565，aRGB8888，L8，A8，A4 等多种图像格式，支持 alpha 混叠
- 无损解压缩加速器—eZip™2.0
 - 硬件无损图形解压缩，支持无损动画
 - 支持与 ePicasso™2.0 联动，无须中间缓存
- JPEG 编解码加速器
 - 支持硬件 JPEG 图像的编码和解码
 - 支持硬件加速 JPEG 图像的裁剪、缩放
 - 支持 MJPEG 视频播放
- LCD 控制器
 - 支持 8080，SPI，Dual-SPI，Quad-SPI，MIPI-DPI，JDI 并口和串口
 - 支持两图层 alpha 混叠，外加纯色背景图层
 - TurboPixel™ 帧缓存压缩与解压缩
 - 双 LCD 控制器，支持超低功耗息屏常显模式

音频

- 2× 高保真 24-bit 音频 DAC
 - 采样率: 8k /16k /11.025k /22.05k /24k /32k /44.1k /48kHz
 - SNR(with 10kOhm load and A-Weighted): 109dB
 - THD+N: -101dB, Dynamic Range: 109dB
 - Noise Floor: 3.3 μ Vrms
- 2× 高保真 24-bit 音频 Sigma-Delta ADC
 - 采样率: 8k/ 11.025k /12k /16k /22.05k /24k /32k /44.1k /48kHz
 - SNR(A-Weighted): 99dB
 - THD+N: -90dB, Dynamic Range: 99dB

存储接口

- 5×MPI (Memory Peripheral Interface)
 - MPI1/2 为内置合封 (SiP) 专用接口, 支持 OPI/HPI-PSRAM, DDR, 接口最高频率 144MHz, 最高吞吐率 576MB/s
 - MPI3/4 为外挂接口, 支持 QSPI-NOR, QSPI-NAND, QSPI-PSRAM, 接口最高频率 96MHz, 最高吞吐率 96MB/s
 - MPI5 为内置合封 (SiP) 专用接口, 支持 QSPI-NOR, DTR, 接口最高频率 48MHz
 - MPI1/2/3/5 支持片外代码实时解密执行
- 2×SD/SDIO/eMMC, 4 线、8 线各一套, 支持 SD3.0、SDIO3.0、eMMC4.5.1, 接口最高频率 96MHz, 支持 DDR

其他

- DMA
 - 通用 DMA: 用于与外设间高效率数据搬运
 - extDMA: 用于与外部存储间高效率数据搬运
- 安全
 - AES, HASH 和 CRC 加速器
 - 真随机数发生器 (TRNG)
 - 支持安全启动 (Secure Boot)
 - 内置 1024-bit eFuse, 可存储信任根 (Root of Trust) 和唯一 ID (UID)
 - PSA Certified Level 1 认证

- 定时器
 - 5×16b GPTIM, 2×32b ATIM, 4×32b BTIM, 3×24b LPTIM
 - 1×RTC
 - 2× 看门狗 24b WDT, 1× 独立看门狗 IWDG
- 定时器
 - 1×12-bit 通用 SAR ADC, 共 8 通道
 - 1×16-bit Sigma-Delta ADC, 共 5 通道
 - 1× 片上温度传感器
 - 3× 低功耗电压比较器
- 外设
 - GPIO、SPI、LCD、MPI、UART、I2C、PWM、SDIO、USB2.0 HS、模拟音频输入和输出

模拟集成元件

- 48MHz 晶体
- 32.768KHz 晶体 (根据型号选配)
- 芯片合封最大 2×256Mb HPI pSRAM (根据型号选配)
- 芯片合封最大 32Mb Nor Flash (根据型号选配)

天线选型

- 通过邮票孔引出连接外部天线 (根据型号选配)
- 通过 IPEX 连接器连接外部天线 (根据型号选配)

工作条件

- VDD_3V3, 电压范围: 2.97-3.6V
- VDD_1V8, 电压范围: 1.7-1.95V
- VDDIO, 电压范围: 1.7-3.6V
- 工作温度: -40 到 85°C

认证

- RF 认证: 见证书
- 环保认证: RoHS/REACH

测试

- HTOL/HTSL/Uhast/TCT/ESD

1.2 描述

SF32LB58-MOD 是一款通用型低功耗蓝牙 MCU 模组，采用思澈科技的 SF32LB586VDD36 芯片，搭载 Arm Cortex-M33 STAR-MC1 三核处理器，工作频率高达 240MHz。模组具有丰富的外设接口，包括：GPIO、SPI、LCD、MPI、UART、I2C、PWM、SDIO、USB2.0 HS、模拟音频输入和输出。

模组还拥有强大的神经网络运算能力和信号处理能力，适用于 AioT 领域的多种应用场景，例如语音命令识别、智能家居，智能钥匙，智能控制面板等。

SF32LB58-MOD 支持 PCB 板载天线，也支持通过 IPEX 连接器连接外部天线，工作温度-40 到 85°C。模组有多种型号可供选择，具体见表1-1所示。

表 1-1: SF32LB58-MOD 系列型号

模组代码	Flash 容量	PSRAM 容量	常备 Flash 容量	环境温度	模组尺寸 (mm)
SF32LB58-MOD-N16R32N1	16MB QSPI-NOR	16+16MB HPI-PSRAM	1MB QSPI-NOR	-40~85°C	24×24×3.1
SF32LB58-MOD-A128R32N1	128MB QSPI-NAND	16+16MB HPI-PSRAM	1MB QSPI-NOR	-40~85°C	24×24×3.1
SF32LB58-MOD-E4R32N1	4GB eMMC	16+16MB HPI-PSRAM	1MB QSPI-NOR	-40~85°C	24×24×3.1

1.3 应用场景

智能穿戴

- 高端智能手表
- 智能手环
- 可穿戴医疗器材
- 健身器材

工业

- 高性价比显示方案
- 图形化人机交互设备
- 工业传感器控制中心
- 工业设备监测
- 工业仪器仪表

车载

- 电动车中控设备
- 汽车钥匙
- 穿戴式汽车遥控设备

家庭自动化

- 中小型智能家电
- 智能门锁

通用

- 低功耗传感器中心
- 蓝牙 mesh

2 功能框图

SF32LB58-MOD 模块功能框图如图2-1所示

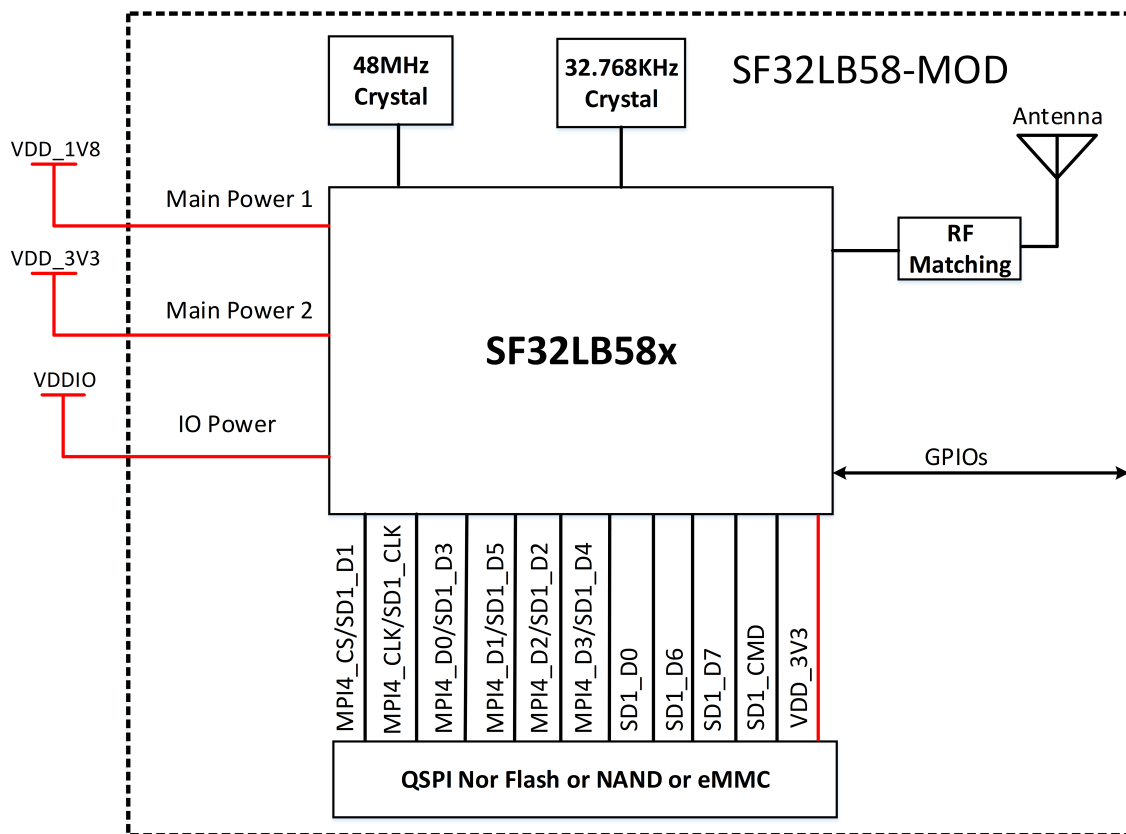


图 2-1: SF32LB58-MOD 功能框图

3 管脚定义

3.1 管脚布局

图3-1为管脚布局图，管脚定义请参见表3-1，模组详细尺寸参考图8-1。

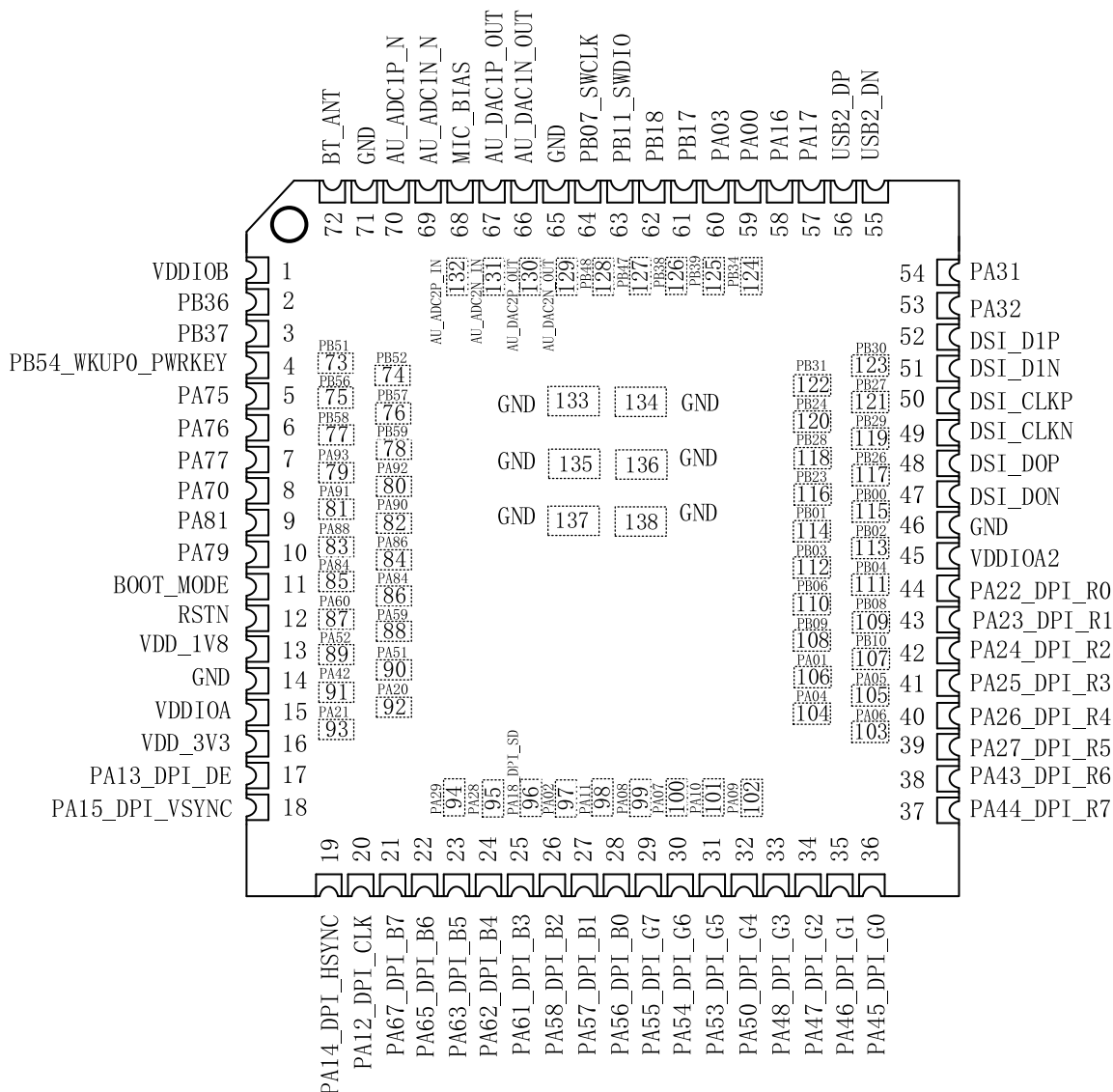


图 3-1: 管脚布局图 (顶视图)

3.2 管脚定义

模组共有 138 个管脚，具体描述参见表3-1管脚定义。

表 3-1: 管脚定义

名称	序号	类型	默认 MUX	默认类型	功能
VDDIOB	1	P	1.8/3.3V	P	PB 接口 IO 电源输入
PB36	2	I/O/T	USART4_RXD	I	GPIO_B36, USART4_RXD, GPTIM3_CH1, #GPADC_CH4
PB37	3	I/O/T	USART4_TXD	O	GPIO_B37, USART4_TXD, GPTIM3_CH2, #GPADC_CH5
PB54	4	I/O/T	GPIO_B54	I	GPIO_B54, #WKUP_PIN0
PA75	5	I/O/T	GPIO_A75	I/O	GPIO_A75, SD2_DIO1, SPI2_DI
PA76	6	I/O/T	GPIO_A76	I/O	GPIO_A76, SD2_DIO0, SPI2_DO
PA77	7	I/O/T	GPIO_A77	I/O	GPIO_A77, SD2_CLK, SPI2_CLK
PA70	8	I/O/T	GPIO_A70	I/O	GPIO_A70, SD2_CMD, SPI2_CS
PA81	9	I/O/T	GPIO_A81	I/O	GPIO_A81, SD2_DIO3
PA79	10	I/O/T	GPIO_A38	I/O	GPIO_A79, SD2_DIO2
BOOT_MODE	11	I	BOOT_MODE	I	1: download mode; 0: user mode
RSTN	12	I	RSTN	I	1: user mode; 0: reset mode
VDD_1V8	13	P	1.8V	P	MCU 主电源、合封存储器等电源输入
GND	14	P	接地	P	接地
VDDIOA	15	P	1.8/3.3V	P	PA 接口 IO 电源输入，除 PA00 PA11
VDD_3V3	16	P	3.3V	P	MCU 模拟等电源输入
PA13	17	I/O/T	GPIO_A13	O	GPIO_A13, GPTIM1_CH2, ATIM1_BKIN, LCDC1_DPL_DE
PA15	18	I/O/T	GPIO_A15	O	GPIO_A15, GPTIM1_CH3, ATIM1_BKIN2, LCDC1_DPL_VSYNC
PA14	19	I/O/T	GPIO_A14	O	GPIO_A14, I2S1_LRCK, LCDC1_DPL_HSYNC
PA12	20	I/O/T	GPIO_A12	O	GPIO_A12, GPTIM1_CH1, ATIM1_CH4, LCDC1_DPL_CLK
PA67	21	I/O/T	GPIO_A67	O	GPIO_A67, #WKUP_PIN9, GPTIM2_CH3, ATIM1_CH1N, LCDC1_DPL_B7, LCDC1_JDL_B2
PA65	22	I/O/T	GPIO_A65	O	GPIO_A65, #WKUP_PIN7, GPTIM2_CH2, ATIM1_CH1, LCDC1_DPL_B6, LCDC1_JDL_B1
PA63	23	I/O/T	GPIO_A63	O	GPIO_A63, I2C2_SDA, USART1_CTS, #GPCOMP_N, LCDC1_DPL_B5
PA62	24	I/O/T	GPIO_A62	O	GPIO_A62, I2C2_SCL, USART1_RTS, #GPCOMP_P, LCDC1_DPL_B4
PA61	25	I/O/T	GPIO_A61	I	GPIO_A61, SPI1_CS, USART2_TXD, LCDC1_DPL_B3
PA58	26	I/O/T	GPIO_A58	I	GPIO_A58, LPTIM1_ETR, GPTIM2_CH1, ATIM2_ETR, LCDC1_8080_DIO7, LCDC1_DPL_B2
PA57	27	I/O/T	GPIO_A57	I	GPIO_A57, SPI1_DI, USART2_RXD, LCDC1_DPL_B1
PA56	28	I/O/T	GPIO_A56	I	GPIO_A56, SPI1_CLK, USART2_CTS, LCDC1_DPL_B0
PA55	29	I/O/T	GPIO_A55	O	GPIO_A55, GPTIM1_CH4, ATIM2_BKIN2, LCDC1_DPL_G7
PA54	30	I/O/T	GPIO_A54	O	GPIO_A54, SPI1_DO, SPI1_DIO, USART2_RTS, LCDC1_DPL_G6
PA53	31	I/O/T	GPIO_A53	I/O	GPIO_A53, LCDC1_DPL_G5
PA50	32	I/O/T	GPIO_A50	O	GPIO_A50, MPI3_DIO0, LCDC1_8080_RD, LCDC1_SPI_DIO0, LCDC1_DPL_G4, LCDC1_JDL_G2
PA48	33	I/O/T	GPIO_A48	O	GPIO_A48, MPI3_DIO1, LCDC1_8080_DC, LCDC1_SPI_DIO1, LCDC1_DPL_G3, LCDC1_JDL_G1
PA47	34	I/O/T	GPIO_A47	O	GPIO_A47, MPI3_DIO2, LCDC1_8080_DIO0, LCDC1_SPI_DIO2, LCDC1_DPL_G2, LCDC1_JDL_R2
PA46	35	I/O/T	GPIO_A46	O	GPIO_A46, MPI3_CLK, LCDC1_8080_WR, LCDC1_SPI_CLK, LCDC1_DPL_G1, LCDC1_JDL_R1
PA45	36	I/O/T	GPIO_A45	O	GPIO_A45, MPI3_DIO3, LCDC1_8080_DIO1, LCDC1_SPI_DIO3, LCDC1_DPL_G0, LCDC1_JDL_ENB

续表下页...

表 3-1: 管脚定义 (续)

名称	序号	类型	默认 MUX	默认类型	功能
PA44	37	I/O/T	GPIO_A44	O	GPIO_A44, MPI3_CS, LCDC1_8080_CS, LCDC1_SPL_CS, LCDC1_DPL_R7, LCDC1_JDL_HST
PA43	38	I/O/T	GPIO_A43	I/O	GPIO_A43, LCDC1_8080_TE, LCDC1_SPL_TE, LCDC1_DPL_R6, LCDC1_JDL_HCK
PA27	39	I/O/T	GPIO_A27	I/O	GPIO_A27, SCL_DIO, GPTIM2_CH3, ATIM2_CH2N, LCDC1_8080_DIO3, LCDC1_DPL_R5, LCDC1_JDL_XRST
PA26	40	I/O/T	GPIO_A26	O	GPIO_A26, SCL_CLK, GPTIM2_CH2, ATIM2_CH2, LCDC1_8080_DIO2, LCDC1_DPL_R4
PA25	41	I/O/T	GPIO_A25	O	GPIO_A25, PDM2_CLK, SD1_CLKIN, GPTIM2_CH1, ATIM2_CH1N, LCDC1_DPL_R3, LCDC1_JDL_XRST
PA24	42	I/O/T	GPIO_A24	O	GPIO_A24, LCDC1_8080_RSTB, LCDC1_SPL_RSTB, LCDC1_DPL_R2
PA23	43	I/O/T	GPIO_A23	O	GPIO_A23, PDM1_CLK, I2S1_BCK, USART2_CTS, I2C2_SDA, LCDC1_DPL_R1
PA22	44	I/O/T	GPIO_A22	O	GPIO_A22, PDM2_DATA, GPTIM1_ETR, ATIM2_CH1, LCDC1_DPL_R0, LCDC1_JDL_VST
VDDIOA2	45	P	1.8/3.3V	P	PA 接口的 IO 电源: PA00-PA11 的电源输入
GND	46	P	接地	P	接地
DSL_D0N	47	O	DSL_D0N	O	DSL_D0N
DSL_D0P	48	O	DSL_D0P	P	DSL_D0P
DSL_CLKN	49	O	DSL_CLKN	P	DSL_CLKN
DSL_CLKP	50	O	DSL_CLKP	P	DSL_CLKP
DSL_D1N	51	O	DSL_D1N	P	DSL_D1N
DSL_D1P	52	O	DSL_D1P	P	DSL_D1P
PA32	53	I/O/T	USART1_RXD	I	GPIO_A32, USART1_RXD, I2C3_SDA
PA31	54	I/O/T	USART1_TXD	O	GPIO_A31, USART1_TXD, I2C3_SCL
USB2_DN	55	I/O	USB2_DN	I/O	USB 差分信号负极
USB2_DP	56	I/O	USB2_DP	I/O	USB 差分信号正极
PA17	57	I/O/T	GPIO_A17	I/O	GPIO_A17, I2C1_SCL, USART2_RXD
PA16	58	I/O/T	GPIO_A16	I/O	GPIO_A16, I2C1_SDA, USART2_TXD
PA00	59	I/O/T	GPIO_A00	I/O	GPIO_A00, SD1_DIO7, CAN1_TXD, I2C1_SCL, ATIM1_CH1, USART3_RXD
PA03	60	I/O/T	GPIO_A03	I/O	GPIO_A03, SD1_DIO5, CAN1_RXD, I2C1_SDA, ATIM1_CH2, USART3_TXD
PB17	61	I/O/T	GPIO_B17	I/O	GPIO_B17, USART5_RXD, SPI3_CLK
PB18	62	I/O/T	GPIO_B18	I/O	GPIO_B18, USART5_TXD, SPI3_DI
PB11	63	I/O/T	SWDIO	I/O	SWDIO, GPIO_B11, USART4_TXD, GPTIM5_CH4
PB07	64	I/O/T	SWCLK	O	SWCLK, GPIO_B07, USART4_RXD, GPTIM4_CH4
GND	65	P	接地	P	接地
AU_DAC1N_OUT	66	AO	AU_DAC1N_OUT	AO	音频 DAC1 差分输出负极
AU_DAC1P_OUT	67	AO	AU_DAC1P_OUT	AO	音频 DAC1 差分输出正极
MIC_BIAS	68	P	MIC_BIAS	P	MIC 偏置电压
AU_ADC1N_IN	69	AI	AU_ADC1N_IN	AI	音频 ADC1 差分输入负极
AU_ADC1P_IN	70	AI	AU_ADC1P_IN	AI	音频 ADC1 差分输入正极
GND	71	P	接地	P	接地
BT_ANT	72	I/O	BT_ANT	I/O	蓝牙射频信号输入输出
PB51	73	I/O/T	GPIO_B51	I/O	GPIO_B51, PMIC_SDA, USART4_CTS, USART5_CTS, LPCOMP1_OUT
PB52	74	I/O/T	GPIO_B52	I/O	GPIO_B52, PMIC_SCLK, USART4_RTS, USART5_RTS, LPCOMP2_OUT
PB56	75	I/O/T	GPIO_B56	I/O	GPIO_B56, USART4_CTS, SPI3_CLK, #WKUP_PIN2
PB57	76	I/O/T	GPIO_B57	I/O	GPIO_B57, USART4_RTS, SPI3_DO, SPI3_DIO, #WKUP_PIN3
PB58	77	I/O/T	GPIO_B58	I/O	GPIO_B58, USART6_RXD, SPI3_DI, #WKUP_PIN4
PB59	78	I/O/T	GPIO_B59	I/O	GPIO_B59, USART6_TXD, SPI3_CS, #WKUP_PIN5

续表下页...

表 3-1: 管脚定义 (续)

名称	序号	类型	默认 MUX	默认类型	功能
PA93	79	I/O/T	GPIO_A93	I/O	GPIO_A93, I2C3_SDA, USART3_TXD, USART3_RTS
PA92	80	I/O/T	GPIO_A92	I/O	GPIO_A92, I2C3_SCL, USART3_RXD, USART3_CTS
PA91	81	I/O/T	GPIO_A91	I/O	GPIO_A91, I2S2_BCK, GPTIM1_ETR, ATIM2_CH2N, LCDC1_SPL_DIO0, LCDC1_8080_RD, LCDC1_JDI_EXTCOMIN
PA90	82	I/O/T	GPIO_A90	I/O	GPIO_A90, I2S2_MCLK, GPTIM1_CH4, ATIM2_CH2, LCDC1_SPL_CLK, LCDC1_8080_WR, LCDC1_JDI_DISP
PA88	83	I/O/T	GPIO_A88	I/O	GPIO_A88, LCDC1_SPL_CS, LCDC1_8080_CS
PA86	84	I/O/T	GPIO_A86	I/O	GPIO_A86, I2S2_SDI, GPTIM1_CH3, ATIM2_CH1N, LCDC1_SPL_DIO3, LCDC1_8080_DIO1, LCDC1_JDI_SO
PA84	85	I/O/T	GPIO_A84	I/O	GPIO_A84, I2S2_LRCK, GPTIM1_CH2, ATIM2_CH1, LCDC1_SPL_DIO2, LCDC1_8080_DIO0, LCDC1_JDI_SCLK
PA82	86	I/O/T	GPIO_A82	I/O	GPIO_A82, I2S2_SDO, GPTIM1_CH1, ATIM1_CH3N, LCDC1_SPL_DIO1, LCDC1_8080_DC, LCDC1_JDI_SCS
PA60	87	I/O/T	GPIO_A60	I/O	GPIO_A60, I2C4_SCL, USART1_RXD, USART3_CTS
PA59	88	I/O/T	GPIO_A59	I/O	GPIO_A59, I2C4_SDA, USART1_TXD, USART3_RTS
PA52	89	I/O/T	SWDIO	I/O	SWDIO, GPIO_A52, GPTIM1_CH3, ATIM2_BKIN, LCDC1_8080_DIO6
PA51	90	I/O/T	SWCLK	O	SWCLK, GPIO_A51, GPTIM1_CH2, ATIM2_CH4, LCDC1_8080_DIO5
PA42	91	I/O/T	GPIO_A42	I/O	GPIO_A42, GPTIM2_CH4, ATIM2_CH3, LCDC1_8080_DIO4
PA20	92	I/O/T	GPIO_A20	I/O	GPIO_A20, USART3_RXD, SPI1_DI, USART2_CTS
PA21	93	I/O/T	GPIO_A21	I/O	GPIO_A21, USART3_TXD, SPI1_DO, USART2_RTS
PA29	94	I/O/T	GPIO_A29	I/O	GPIO_A29, USART2_RXD, SPI1_CS, I2C2_SDA
PA28	95	I/O/T	GPIO_A28	I/O	GPIO_A28, USART2_TXD, SPI1_CLK, I2C2_SCL
PA18	96	I/O/T	GPIO_A18	I/O	GPIO_A18, PDM1_DATA, I2S1_SDI, USART2_RTS, I2C2_SCL, LCDC1_DPL_SD
PA02	97	I/O/T	GPIO_A02	I/O	GPIO_A02, SD1_CLKIN, CAN2_RXD, ATIM1_CH1N, USART3_RXD
PA11	98	I/O/T	GPIO_A11	I/O	GPIO_A11, SCL_RST, CAN2_TXD, I2C1_SDA, ATIM1_CH3N, USART3_TXD
PA08	99	I/O/T	GPIO_A08	I/O	GPIO_A08, SD1_DIO6, SCL_DIO, USART2_RXD, ATIM1_CH3
PA07	100	I/O/T	GPIO_A07	I/O	GPIO_A07, SD1_DIO4, SCL_CLK, USART2_TXD, ATIM1_CH2N
PA10	101	I/O/T	GPIO_A10	I/O	GPIO_A10, SD1_CMD, MPI4_CS
PA09	102	I/O/T	GPIO_A09	I/O	GPIO_A09, SD1_CLK, MPI4_CLK
PA06	103	I/O/T	GPIO_A06	I/O	GPIO_A06, SD1_DIO3, MPI4_DIO3
PA04	104	I/O/T	GPIO_A04	I/O	GPIO_A04, SD1_DIO1, MPI4_DIO1
PA05	105	I/O/T	GPIO_A05	I/O	GPIO_A05, SD1_DIO0, MPI4_DIO0
PA01	106	I/O/T	GPIO_A01	I/O	GPIO_A01, SD1_DIO2, MPI4_DIO2
PB10	107	I/O/T	GPIO_B10	I/O	GPIO_B10, LCDC2_JDI_HST, LCDC2_SPL_CLK, USART6_RXD, GPTIM5_CH3
PB09	108	I/O/T	GPIO_B09	I/O	GPIO_B09, LCDC2_JDI_R1, LCDC2_SPL_DIO0, USART6_TXD, GPTIM5_CH2, WLAN_ACTIVE
PB08	109	I/O/T	GPIO_B08	I/O	GPIO_B08, LCDC2_JDI_G1, LCDC2_SPL_CS, GPTIM5_CH1, BT_ACTIVE
PB06	110	I/O/T	GPIO_B06	I/O	GPIO_B06, LCDC2_JDI_R2, LCDC2_SPL_DIO3, LCDC2_JDI_SO, GPTIM4_CH3, USART6_CTS
PB04	111	I/O/T	GPIO_B04	I/O	GPIO_B04, LCDC2_JDI_G2, LCDC2_SPL_DIO2, LCDC2_JDI_DISP, GPTIM4_CH1, USART4_CTS
PB03	112	I/O/T	GPIO_B03	I/O	GPIO_B03, LCDC2_JDI_B2, LCDC2_SPL_DIO1, LCDC2_JDI_SCS, GPTIM3_CH4, USART4_RTS
PB02	113	I/O/T	GPIO_B02	I/O	GPIO_B02, LCDC2_JDI_B1, LCDC2_SPL_TE, LCDC2_JDI_SCLK, GPTIM3_CH3
PB01	114	I/O/T	GPIO_B01	I/O	GPIO_B01, I2C7_SCL, USART6_TXD, GPTIM3_CH2, LPTIM3_OUT
PB00	115	I/O/T	GPIO_B00	I/O	GPIO_B00, I2C7_SDA, USART6_RXD, GPTIM3_CH1, LPTIM3_IN
PB23	116	I/O/T	GPIO_B23	I/O	GPIO_B23, USART5_CTS, SPI3_DO, SPI3_DIO, GPTIM4_CH2
PB26	117	I/O/T	GPIO_B26	I/O	GPIO_B26, USART5_RTS, SPI3_CS, GPTIM5_CH1

续表下页...

表 3-1: 管脚定义 (续)

名称	序号	类型	默认 MUX	默认类型	功能
PB28	118	I/O/T	GPIO_B28	I/O	GPIO_B28, I2C6_SCL, USART6_RXD
PB29	119	I/O/T	GPIO_B29	I/O	GPIO_B28, I2C6_SDA, USART6_TXD
PB24	120	I/O/T	GPIO_B24	I/O	GPIO_B24, I2S3_SDO, GPTIM4_CH3
PB27	121	I/O/T	GPIO_B27	I/O	GPIO_B27, SPI4_CLK, I2S3_SDI, GPTIM5_CH2
PB31	122	I/O/T	GPIO_B31	I/O	GPIO_B31, SPI4_DI, I2S3_LRCK, AUD_CLK_EXT, GPTIM5_CH4
PB30	123	I/O/T	GPIO_B30	I/O	GPIO_B30, SPI4_DO, I2S3_BCK, SPI4_DIO, GPTIM5_CH3
PB34	124	I/O/T	GPIO_B34	I/O	GPIO_B34, SPI4_CS, I2S3_MCLK
PB39	125	I/O/T	GPIO_B39	I/O	GPIO_B39, USART6_RTS, GPTIM3_CH4
PB38	126	I/O/T	GPIO_B38	I/O	GPIO_B38, USART6_CTS, GPTIM3_CH3
PB47	127	I/O/T	GPIO_B47	I/O	GPIO_B47, I2C5_SDA, USART6_RXD, GPTIM5_CH2
PB48	128	I/O/T	GPIO_B48	I/O	GPIO_B48, I2C5_SCL, USART6_TXD, GPTIM5_CH3
AU_DAC2N_OUT	129	AO	AU_DAC2N_OUT	AO	音频 DAC2 差分输出负极
AU_DAC2P_OUT	130	AO	AU_DAC2P_OUT	AO	音频 DAC2 差分输出正极
AU_ADC2N_IN	131	AI	AU_ADC2N_IN	AI	音频 ADC2 差分输入负极
AU_ADC2P_IN	132	AI	AU_ADC2P_IN	AI	音频 ADC2 差分输入正极
GND	133	P	接地	P	接地
GND	134	P	接地	P	接地
GND	135	P	接地	P	接地
GND	136	P	接地	P	接地
GND	137	P	接地	P	接地
GND	138	P	接地	P	接地

[注 1] P: 电源; I: 输入; O: 输出; T: 可设置为高阻; AO: 音频输出; AI: 音频输入。

[注 2] PIN2 (USART_RXD), PIN3(USART_TXD) 是默认打印口, 程序调试接口, 程序下载接口。

3.3 实物管脚描述

如图3-2所示为 SF32LB58-MOD 的模组管脚描述信息。

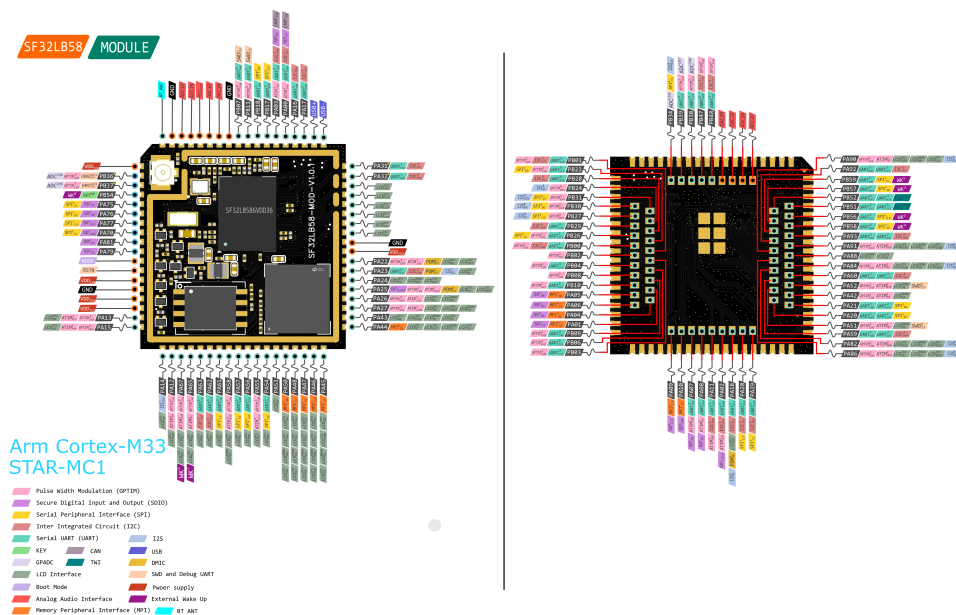


图 3-2: 管脚实物图

4 外设

4.1 外设概述

SF32LB58-MOD 集成了丰富的外设接口：包括 UART、I2C、SPI、USB、MPI、SD/SDIO/eMMC、LCD 和模拟接口等。

4.2 外设描述

本章节介绍了模组的外设接口，包括扩展芯片功能的通信接口和模拟信号处理。

4.2.1 通信接口

本章节介绍了芯片与外部设备和网络进行通信和交互的接口，其中表3-1中功能描述列有 PAxx_I2C_UART 或 PBxx_I2C_UART，均可配置为 I2C 或 UART 接口，芯片支持最多可以配置 7 个 I2C，6 个 UART。

1. UART

UART 支持全双工模式，提供高达 6Mbps 的波特率和多种可配置的数据格式，为与外部标准化设备通信提供了灵活而有效的数据交互手段。同时它还支持 DMA，实现多包收发。

UART1, UART2 和 UART3 位于 HPSYS, UART4, UART5 和 UART6 位于 LPSYS。

UART 主要特性：

- 全双工异步通信
- 可配置 16 倍过采样或 8 倍过采样，选择频率优先或者时钟容忍度优先
- 灵活波特率配置，当输入时钟为 48MHz 且过采样率为 16 时，波特率为 3Mbps
- 可配置包长度（7/8/9 bits）
- 可配置停止位（1/2 bits）
- 硬件流控（CTS/RTS）
- DMA 多包发送和接收
- 接收奇偶校验和发送奇偶生成
- 接收和发送中断，以及其他错误中断

2. I2C

I2C（Inter-Integrated Circuit）接口同时支持 Master 与 Slave 角色，可作为 Master 与 I2C Slave 外设通信，也可以作为 Slave 响应外部的 I2C Master。I2C 内置 8 字节 FIFO，可以进行单笔读写，也可以通过 DMA 进行批量数据读写。I2C 支持标准模式（standard-mode）、快速模式（fast-mode）、快速模式 +（fast-mode plus）以及高速模式（high-speed-mode），最高速率可达到 3.4Mbps。

I2C1, I2C2, I2C3 和 I2C4 位于 HPSYS, I2C5, I2C6 和 I2C7 位于 LPSYS。

I2C 主要特性：

- 可同时作为 Master 与 Slave
- 支持总线多 Master
- 支持标准模式（最高 100kbps）

- 支持快速模式（最高 400kbps）
- 支持快速模式 +（最高 1Mbps）
- 支持高速模式（最高 3.4Mbps）
- 作为 Master 支持访问 7 比特或者 10 比特寻址
- 作为 Slave 支持 7 比特寻址
- 可配置的总线时序
- 支持时钟延展（clock stretching）
- 8 字节 FIFO，支持 DMA
- 可配置的数字防抖动电路
- 独立的功能时钟，支持系统时钟动态调节

3. SPI

SPI 支持 3 种通信格式：SSP/SPI/Microwire。SSP/SPI 为全双工通信协议，控制器可以配置为 Master 或 Slave 模式。Microwire 为半双工通信协议，控制器仅可配置为 Master 模式。SPI 控制器内置发送/接收 FIFO。发送 FIFO 和接收 FIFO 共享同一个地址，该读该地址时访问接收 FIFO，写该地址时访问发送 FIFO。

SPI1, SPI2 位于 HPSYS, SPI3, SPI4 位于 LPSYS。

SPI 特性如下：

- 支持 4 到 32Bit 的数据宽度
- SPI 格式下时钟极性和相位可通过寄存器 SPO 和 SPH 设置
- 片选信号极性可配
- FIFO 深度为 32Bits X 16Entry
- 接收发送都支持 DMA 模式
- HPSYS 中的 SPI 最大时钟频率为 48MHz，LPSYS 中的 SPI 最大时钟频率为 24MHz。

4. USB2.0 HS

模块有一路高速（HS）USB2.0 Host/Device 接口，符合 USB2.0 的协议规范，具有如下功能：

- 软件可配置的端点设置，支持挂起/恢复
- 支持会话请求协议和主机协商协议
- 支持高速、全速模式

5. MPI 接口

MPI（Memory Peripheral Interface）控制器是一个专用的 memory 通信接口，支持多种片外存储颗粒，包括：

- SPI NOR Flash，支持 1 线/2 线/4 线，支持 DTR 模式
- SPI NAND Flash，支持 1 线/2 线/4 线

MPI 控制器支持两种操作模式：（1）寄存器模式和（2）地址映射模式。两种模式的切换由硬件自动完成，可动态穿插执行。且无论哪种模式，都支持高度可定制的接口时序，以兼容各种存储颗粒。

模组上 MPI4 接口可以接 SPI NOR Flash 或 SPI NAND Flash。

6. SD/SDIO/eMMC

SDMMC 支持 SD 协议 3.0 以及 eMMC 标准 4.5.1，可作为 HOST 控制器与 SD/SDIO/eMMC 设备交互。SDMMC 内置链式 DMA 控制以及 1K 字节 FIFO，可自主进行数据读写，支持分块数据搬运。SDMMC 支持 SDR 单线、4 线和 8 线模式，并支持 DDR4 线和 8 线模式。

SDMMC1 主要特性：

- 兼容 SD Host Controller Standard Specification Version 3.0
- 兼容 SD 3.0 Physical Layer Specification Version 3.01

- 兼容 SDIO Specification Version 3.0
- 兼容 JEDEC JESD84-B451 eMMC 4.5.1 Specification
- 支持 SDSC/SDHC/SDXC/SDHS 卡
- 支持 UHS-1: SDR12/SDR25/SDR50/SDR104/DDR50
- 支持单线、4 线、8 线模式
- 支持 DDR4 线、8 线模式
- 内置 1K 字节 FIFO，最大支持单 block 512 字节
- 可配置时钟
- 支持链式 DMA

7. I2S

I2S 接口是应用于音频的输入输出，可以用来连接外部音频芯片、数字麦克风等设备。相较模拟音频接口，I2S 数字音频接口有更好的抗干扰能力以及更精简的接口协议。

I2S 主要特性：

- 仅支持 Master 模式
- 支持全双工模式
- 可配置的 I2S 数据格式，包括左对齐、右对齐和标准格式
- 支持多种音频数据格式，包括 8-bit 和 16-bit 的单声道和立体声格式
- 可配置的 I2S PCM 信号位宽，最高到 24-bit

8. LCD 接口

LCD 接口可以支持 DBI 接口中的串行 SPI 模式和并行的 8080 模式。对于 SPI 模式，LCD 控制器可以支持 3 线和 4 线模式，同时也支持 dual/quad data line 两种工作方式。色彩格式上支持 8-bit RGB332、16-bit RGB565 和 24-bit RGB888。对于 8080 模式，LCD 控制器可以支持 8-bit、16-bit 和 24-bit 的总线位宽，同时支持 RGB332、RGB444、RGB565、RGB666、RGB888 等色彩格式。

4.2.2 模拟信号处理

1. 12 比特模/数转换器

GPADC 包含一个 SARADC，基本功能是将外接输入电压转换为数字信号。GPADC 主要特性为：

- 12-bit 分辨率
- 最大采样率 4MS/s
- 单端输入电压范围：0 ~ 3.3V
- 差分输入电压范围：-2.1V ~ +2.1V
- 支持 8 路单端模拟输入或 4 对差分模拟输入
- 支持单次测量模式和循环测量模式
- 每次测量可以划分为 4 个时隙，各时隙可以单独配置模拟输入通道
- 支持软件（写寄存器）和硬件（如计时器）触发方式
- 支持 DMA 通道
- 采样频率可配

2. 温度传感器

温度传感器将温度转换为随温度变化的电压，然后通过 ADC 将该电压转换为数字。系统通过软件调用温度传感器。主要特性为：

- 温度传感器分辨率为 0.2°C

- 支持温度范围为-40°C~125°C
- 温度传感器精度-3°C~3°C
- 支持轮询或中断方式读数

3. 音频 DAC

音频 DAC 是将数字音频信号转化为模拟电压输出的模块，模组上的 MCU 集成了两路 24-bit DAC，支持音频采样率从 8KHz 到 48KHz，输出方式支持差分输出。

4. 音频 PLL

音频 PLL 主要功能为音频系统提供高精度的时钟，其支持小数分频功能，调节精度为 $48\text{MHz}/2^{18}$ ，能够满足 48MHz、32KHz 和 44.1KHz 等不同采样率的需求。

5. 音频 ADC

音频 ADC 是将外部模拟信号转化为内部的数字音频信号，模组上的 MCU 供集成了两路 24-bit ADC，支持的音频采样率从 8KHz 到 48KHz，每一路 ADC 有单独的增益调节。

5 电气特性

5.1 绝对最大额定值

超出表5-1绝对最大额定值，可能导致器件永久损坏，这只是强调的额定值，不涉及器件在这些或其他条件下超出表5-2建议工作条件技术规格指标的功能性操作。长时间暴露在绝对最大额定值条件下，可能会影响模组的可靠性。

表 5-1: 绝对最大额定值

符号	描述	最小值	最大值	单位
VDD_3V3	3.3V 电源输入	-0.3	3.6	V
VDD_1V8	1.8V 电源输入	-0.3	1.95	V
VDDIO	I/O 电源输入	-0.3	3.6	V
T _{store}	存储温度	-40	125	°C

5.2 建议工作条件

表 5-2: 建议工作条件

符号	描述	最小值	典型值	最大值	单位
VDD_3V3	3.3V 电源输入	2.97	3.3	3.6	V
VDD_1V8	1.8V 电源输入	1.7	1.8	1.95	V
VDDIO	I/O 电源输入	1.7	-	3.6	V
T _A	工作温度	-40	-	85	°C

5.3 基本电气特性

表 5-3: 直流电气特性 (3.3V, 25°C)

符号	参数	最小值	典型值	最大值	单位
C_{IN}	管脚电容	2.5	3	3.5	pF
V_{IH}	高电平输入电压	$0.7 \times V_{DD}$	-	VDD	V
V_{IL}	低电平输入电压	VSS	-	$0.3 \times V_{DD}$	V
I_{IH}	高电平输入电流	-	10	40	nA
I_{IL}	低电平输入电流	-	10	40	nA
V_{OH}	高电平输出电压 (高阻负载)	$0.8 \times V_{DD}$	-	VDD	V
V_{OL}	低电平输出电压 (高阻负载)	VSS	-	$0.2 \times V_{DD}$	V
I_{OH}	高电平驱动电流 ($V_{OH}=0.8 \times V_{DD}, \text{max driver}$)	24	30	38	mA
I_{OL}	低电平驱动电流 ($V_{OH}=0.2 \times V_{DD}, \text{max driver}$)	24	30	38	mA
R_{PU}	内部上拉电阻 ($V_{pad}=0.8 \times V_{DD}$)	7	10	20	k Ω
R_{PD}	内部下拉电阻 ($V_{pad}=0.2 \times V_{DD}$)	7	10	20	k Ω
V_{IH_nRST}	芯片复位释放电压 (PWRKEY 管脚应满足电压范围)	$0.7 \times V_{DD}$	-	VDD	V
V_{IL_nRST}	芯片复位电压 (PWRKEY 管脚应满足电压范围)	VSS	-	$0.3 \times V_{DD}$	V

* 1、VDD 是 I/O 的供电电源。

2、 V_{OH} 和 V_{OL} 为负载是高阻条件下的测量值。

表 5-4: 直流电气特性 (1.8V, 25°C)

符号	参数	最小值	典型值	最大值	单位
C_{IN}	管脚电容	2.5	3	3.5	pF
V_{IH}	高电平输入电压	$0.7 \times V_{DD}$	-	VDD	V
V_{IL}	低电平输入电压	VSS	-	$0.3 \times V_{DD}$	V
I_{IH}	高电平输入电流	-	5	40	nA
I_{IL}	低电平输入电流	-	5	40	nA
V_{OH}	高电平输出电压 (高阻负载)	$0.8 \times V_{DD}$	-	VDD	V
V_{OL}	低电平输出电压 (高阻负载)	VSS	-	$0.2 \times V_{DD}$	V
I_{OH}	高电平驱动电流 ($V_{OH}=0.8 \times V_{DD}, \text{max driver}$)	8	10	13	mA
I_{OL}	低电平驱动电流 ($V_{OH}=0.2 \times V_{DD}, \text{max driver}$)	8	10	13	mA
R_{PU}	内部上拉电阻 ($V_{pad}=0.8 \times V_{DD}$)	10	17	30	k Ω
R_{PD}	内部下拉电阻 ($V_{pad}=0.2 \times V_{DD}$)	10	17	30	k Ω
V_{IH_nRST}	芯片复位释放电压 (PWRKEY 管脚应满足电压范围)	$0.7 \times V_{DD}$	-	VDD	V
V_{IL_nRST}	芯片复位电压 (PWRKEY 管脚应满足电压范围)	VSS	-	$0.3 \times V_{DD}$	V

* 1、VDD 是 I/O 的供电电源。

2、 V_{OH} 和 V_{OL} 为负载是高阻条件下的测量值。

5.4 功耗特性

5.4.1 BLE 功耗

BLE 的功耗如表5-5所示

表 5-5: BLE 功耗

符号	条件	1.8V 供电 (典型值)	3.8V 供电 (典型值)	单位
$I_{\Delta TX}$	TX _{POWER} =0dBm	4.19	2.21	mA
$I_{\Delta RX}$		4.03	2.12	mA

5.4.2 BLE、经典蓝牙各种状态下的平均功耗

BLE、经典蓝牙各种状态下的平均功耗如表5-6所示。

表 5-6: BLE、经典蓝牙各种状态下的平均功耗

模式	条件	电源电压 3.8V @TXpower=0dBm 典型值	电源电压 3.8V @TXpower=10dBm* 典型值	单位
ΔBT Sniff Mode	50ms (attempt=1)	146.4	178.6	uA
	100ms (attempt=1)	73.2	89.3	uA
	200ms (attempt=1)	36.6	44.7	uA
	500ms (attempt=1)	14.6	17.9	uA
	1s (attempt=1)	7.3	8.9	uA
ΔBLE ADV	50ms	166.9	251.8	uA
	100ms	83.4	125.9	uA
	200ms	41.7	63.0	uA
	500ms	16.7	25.2	uA
	1s	8.3	12.6	uA
ΔBLE Connection	50ms	128.8	148.4	uA
	100ms	64.4	74.2	uA
	200ms	32.2	37.1	uA
	500ms	12.9	14.8	uA
	1s	6.4	7.4	uA
$\Delta Scan$	Inquiry Scan or Page Scan	53.0		uA
$\Delta Both$ Scan	Inquiry Scan and Page Scan	106.1		uA
Standby		4.2		uA

* 1. Scan 每个周期 1.28s 接收 28.4ms, Both Scan 每个周期 1.28s, 接收 56.8ms。

3. 以上电源电压 3.8V 的功耗是依据 1.8V 及 3.3V 两路供电的测试数据按照效率计算的结果 (计算公式: $I_{3.8V} = I_{1.8V} \times 1.8/90\% / 3.8 + I_{3.3V}$)。

5.4.3 处理器功耗

处理器的功耗如表5-7所示

表 5-7: 处理器功耗

符号	条件	电源电压 1.8V 电流 (mA)	电源电压 1.8V 电流增量 (uA/MHz)	电源电压 3.8V 电流 (mA)	电源电压 3.8V 电流增量 (uA/MHz)
I _{CoreMark}	HPSYS	240MHz	19.652	59.479	10.34
		192MHz	16.797	8.84	31.305
	LPSYS	48MHz	1.695	27.583	0.89
		24MHz	1.033	0.54	14.518
I _{WhileLoop}	HPSYS	240MHz	15.168	40.375	7.98
		192MHz	13.23	6.96	21.250
	LPSYS	48MHz	1.265	18.708	0.67
		24MHz	0.816	0.43	9.846

* 1. 以上电源电压 3.8V 的功耗是依据 1.8V 及 3.3V 两路供电的测试数据按照效率计算的结果 (计算公式: $I_{3.8V} = I_{1.8V} \times 1.8/90\% / 3.8 + I_{3.3V}$)。

5.5 双模蓝牙射频

支持蓝牙协议 V5.3 并向下兼容协议 V4.2、V4.1、V4.0，包括低功耗蓝牙和经典蓝牙，蓝牙频率如表5-8所示。

表 5-8: 蓝牙频率

参数	最小值 (MHz)	典型值 (MHz)	最大值 (MHz)
工作信道 中心频率	2402	-	2480

5.5.1 低功耗蓝牙射频

低功耗蓝牙发射机性能如表5-9，5-10所示。

表 5-9: BLE 发射机性能—1Mbps 模式

Parameter	Condition	Min	Typ	Max	Unit
Maximum RF transmit power			19		dBm
RF power control range		-20		19	dBm
Adjacent channel transmit power (@+19dBm)	F = F ₀ +2MHz		-27	-20	dBm
	F = F ₀ -2MHz		-27	-20	dBm
	F = F ₀ +3MHz		-31	-30	dBm
	F = F ₀ -3MHz		-31	-30	dBm
	F = F ₀ +>3MHz		-38	-30	dBm
	F = F ₀ ->3MHz		-38	-30	dBm
Δf _{1avg} Maximum modulation		225	250	275	kHz
Δf _{2max} Minimum modulation		185	210		kHz
Δf _{2avg} /Δf _{1avg}		0.8	0.89		
ICFT		-150	±20	150	kHz
Drift rate		-20	±4	20	kHz/50us
Drift		-50	±4	50	kHz
Harmonic spur (@+19dBm transmit power)	Second harmonic		-50*		dBm
	Third harmonic		-40*		dBm

* With external π type matching network

表 5-10: BLE 发射机性能—2Mbps 模式

Parameter	Condition	Min	Typ	Max	Unit
Maximum RF transmit power			19		dBm
RF power control range		-20		19	dBm
Adjacent channel transmit power (@+19dBm)	F = F ₀ +4MHz		-37	-20	dBm
	F = F ₀ -4MHz		-37	-20	dBm
	F = F ₀ +5MHz		-38	-20	dBm
	F = F ₀ -5MHz		-38	-20	dBm
	F = F ₀ +>5MHz		-42	-30	dBm
	F = F ₀ ->5MHz		-42	-30	dBm
Δf_{1avg} Maximum modulation		450	500	550	kHz
Δf_{2max} Minimum modulation		370	420		kHz
$\Delta f_{2avg}/\Delta f_{1avg}$		0.8	0.89		
ICFT		-150	±20	150	kHz
Drift rate		-20	±4	20	kHz/50us
Drift		-50	±4	50	kHz
Harmonic Spur (@+19dBm transmit power)	Second harmonic		-50*		dBm
	Third harmonic		-40*		dBm

* With external π type matching network

低功耗蓝牙接收机性能如表5-11，5-12，5-13，5-14所示。

表 5-11: BLE 接收机性能—1Mbps 模式

Parameter	Condition	Min	Typ	Max	Unit
Sensitivity with dirty off@30.8% PER & 37bytes		/	-100	/	dBm
Sensitivity with dirty on@30.8% PER & 37bytes		/	-99.3	/	dBm
Maximum received signal@30.8% PER		/	0	/	dBm
C/I co-channel			7		dB
Adjacent channel selectivity C/I	F = F ₀ +1MHz		-10		dB
	F = F ₀ -1MHz		-7		dB
	F = F ₀ +2MHz		-43		dB
	F = F ₀ -2MHz		-40		dB
	F = F ₀ +3MHz		-50		dB
	F = F ₀ -3MHz		-40		dB
	F = F _{image} (F ₀ -4MHz)		-24		dB
Out of band blocking performance	30MHz~2000MHz		-11		dBm
	2000MHz~2400MHz		-25		dBm
	2500~3000MHz		-25		dBm
	3000MHz~12.5GHz		-10		dBm
Intermodulation			-24		dBm

表 5-12: BLE 接收机性能—2Mbps 模式

Parameter	Condition	Min	Typ	Max	Unit
Sensitivity with dirty off@30.8% PER & 37bytes		/	-97	/	dBm
Sensitivity with dirty on@30.8% PER & 37bytes		/	-96.5	/	dBm
Maximum received signal@30.8% PER		/	0	/	dBm
C/I co-channel			7		dB
Adjacent channel selectivity C/I	$F = F_0 + 2\text{MHz}$		-10		dB
	$F = F_0 - 2\text{MHz}$		-8		dB
	$F = F_0 + 4\text{MHz}$		-44		dB
	$F = F_0 - 4\text{MHz}$		-34		dB
	$F = F_0 + 6\text{MHz}$		-50		dB
	$F = F_0 - 6\text{MHz}$		-24		dB
	$F = F_{\text{image}}(F_0 - 6\text{MHz})$		-24		dB
Out of band blocking performance	30MHz 2000MHz		-11		dBm
	2000MHz-2400MHz		-25		dBm
	2500-3000MHz		-25		dBm
	3000MHz-12.5GHz		-10		dBm
Intermodulation			-25		dBm

表 5-13: BLE 接收机性能—S2 模式

Parameter	Condition	Min	Typ	Max	Unit
Sensitivity with dirty transmit off@30.8% PER & 37bytes		/	-104.5	/	dBm
Sensitivity with dirty transmit on@30.8% PER & 37bytes		/	-104	/	dBm
Maximum received signal@30.8% PER		/	0	/	dBm
C/I co-channel			2		dB
Adjacent channel selectivity C/I	$F = F_0 + 1\text{MHz}$		-12		dB
	$F = F_0 - 1\text{MHz}$		-9		dB
	$F = F_0 + 2\text{MHz}$		-48		dB
	$F = F_0 - 2\text{MHz}$		-43		dB
	$F = F_0 + 3\text{MHz}$		-58		dB
	$F = F_0 - 3\text{MHz}$		-43		dB
Adjacent channel selectivity C/I	$F = F_{\text{image}}(F_0 - 4\text{MHz})$		-31		dB

表 5-14: BLE 接收机性能—S8 模式

Parameter	Condition	Min	Typ	Max	Unit
Sensitivity with dirty transmit off@30.8% PER & 37bytes		/	-107.5	/	dBm
Sensitivity with dirty transmit on@30.8% PER & 37bytes		/	-107	/	dBm
Maximum received signal@30.8% PER		/	0	/	dBm
C/I co-channel			1		dB
Adjacent channel selectivity C/I	$F = F_0 + 1\text{MHz}$		-12		dB
	$F = F_0 - 1\text{MHz}$		-9		dB
	$F = F_0 + 2\text{MHz}$		-48		dB
	$F = F_0 - 2\text{MHz}$		-44		dB
	$F = F_0 + 3\text{MHz}$		-58		dB
	$F = F_0 - 3\text{MHz}$		-44		dB
Adjacent channel selectivity C/I	$F = F_{\text{image}}(F_0 - 4\text{MHz})$		-32		dB

5.5.2 经典蓝牙射频

经典蓝牙发射机性能如表5-15，5-16所示。

表 5-15: 发射机性能—Basic Data Rate

Parameter	Condition	Min	Typ	Max	Unit
Maximum RF transmit power			19		dBm
RF power control step		2	4	8	dB
Adjacent channel transmit power	$F = F_0 + 2\text{MHz}$		-37	-20	dBm
	$F = F_0 - 2\text{MHz}$		-37	-20	dBm
	$F = F_0 + 3\text{MHz}$		-41	-40	dBm
	$F = F_0 - 3\text{MHz}$		-41	-40	dBm
	$F = F_0 + >3\text{MHz}$		-44	-40	dBm
	$F = F_0 - >3\text{MHz}$		-44	-40	dBm
$\Delta f_{1\text{avg}}$ modulation		140	160	175	kHz
$\Delta f_{2\text{max}}$ modulation		120	150	175	kHz
$\Delta f_{2\text{avg}} / \Delta f_{1\text{avg}}$		0.8	0.9		
ICFT		-75	0	75	kHz
Drift (1 slot packet)		-25	0	25	kHz
Drift (5 slot packet)		-40	0	40	kHz
Harmonic spur	3G-20GHz		-35		dBm

表 5-16: 发射机性能—Enhanced Data Rate

Parameter	Condition	Min	Typ	Max	Unit
Maximum RF transmit power			13		dBm
DPSK Power - GFSK Power	2-DH5		0		dB
$\pi/4$ DQPSK max w_0		-10	0	10	kHz
$\pi/4$ DQPSK max w_i		-75	0	+75	kHz
$\pi/4$ DQPSK max $ w_i + w_0 $		-75	0	+75	kHz
8DPSK max w_0		-10	0	10	kHz
8DPSK max w_i		-75	0	+75	kHz
8DPSK max $ w_i + w_0 $		-75	0	+75	kHz
$\pi/4$ DQPSK modulation accuracy	RMS DEVM		6	20	%
	99% DEVM		11	30	%
	Peak DEVM		16	35	%
8DPSK modulation accuracy	RMS DEVM		6	13	%
	99% DEVM		11	20	%
	Peak DEVM		16	25	%
In-band spurious emissions	$F = F_0 + 1\text{MHz}$		-39	-26	dB
	$F = F_0 - 1\text{MHz}$		-41	-26	dB
	$F = F_0 + 2\text{MHz}$		-28	-20	dBm
	$F = F_0 - 2\text{MHz}$		-29	-20	dBm
	$F = F_0 + 3\text{MHz}$		-39*		dBm
	$F = F_0 - 3\text{MHz}$		-39*		dBm
	$F = F_0 + >3\text{MHz}$		-40	-40	dBm
	$F = F_0 - >3\text{MHz}$		-40	-40	dBm
EDR differential phase encoding			99	100	%

* Exceptions in up to 3 bands are allowed. For exceptions, PTX $\leq -20\text{dBm}$.

经典蓝牙接收机性能如表5-17，5-18，5-19所示。

表 5-17: 接收机性能—Basic Data Rate

Parameter	Condition	Min	Typ	Max	Unit
Sensitivity with dirty transmit off@0.1% BER		/	-96.3	/	dBm
Sensitivity with dirty transmit on@0.1% BER		/	-94	/	dBm
Maximum received signal@0.1% BER		0	/	/	dBm
C/I co-channel			10		dB
Adjacent channel selectivity C/I	F = F ₀ +1MHz		-13		dB
	F = F ₀ -1MHz		-10		dB
	F = F ₀ +2MHz		-42		dB
	F = F ₀ -2MHz		-43		dB
	F = F ₀ +3MHz		-48		dB
	F = F ₀ -3MHz		-45		dB
	F = F _{image} (F ₀ -5MHz)		-31		dB
Out of band blocking performance	30MHz~2000MHz	-10	-10		dBm
	2000MHz~2400MHz	-27	-10		dBm
	2500~3000MHz	-27	-10		dBm
	3000MHz~12.5GHz	-10	-10		dBm
Intermodulation			-22		dBm

表 5-18: 接收机性能—Enhanced Data Rate- $\pi/4$ DQPSK

Parameter	Condition	Min	Typ	Max	Unit
Sensitivity with dirty transmit off@0.01% BER		/	-95.5	/	dBm
Sensitivity with dirty transmit on@0.01% BER		/	-95	/	dBm
Maximum received signal@0.01% BER		/	0	/	dBm
C/I co-channel			11		dB
Adjacent channel selectivity C/I	F = F ₀ +1MHz		-13		dB
	F = F ₀ -1MHz		-9		dB
	F = F ₀ +2MHz		-35		dB
	F = F ₀ -2MHz		-31		dB
	F = F ₀ +3MHz		-41		dB
	F = F ₀ -3MHz		-41		dB
	F = F _{image} (F ₀ -5MHz)		-30		dB

表 5-19: 接收机性能—Enhanced Data Rate-8DPSK

Parameter	Condition	Min	Typ	Max	Unit
Sensitivity with dirty transmit off@0.01% BER		/	-88.5	/	dBm
Sensitivity with dirty transmit on@0.01% BER		/	-87	/	dBm
Maximum received signal@0.01% BER		/	0	/	dBm
C/I co-channel			17		dB
Adjacent channel selectivity C/I	F = F ₀ +1MHz		-4		dB
	F = F ₀ -1MHz		-5		dB
	F = F ₀ +2MHz		-29		dB
	F = F ₀ -2MHz		-29		dB
	F = F ₀ +3MHz		-39		dB
	F = F ₀ -3MHz		-39		dB
	F = F _{image} (F ₀ -5MHz)		-28		dB

6 模组原理图

模组内部元件的电路图。



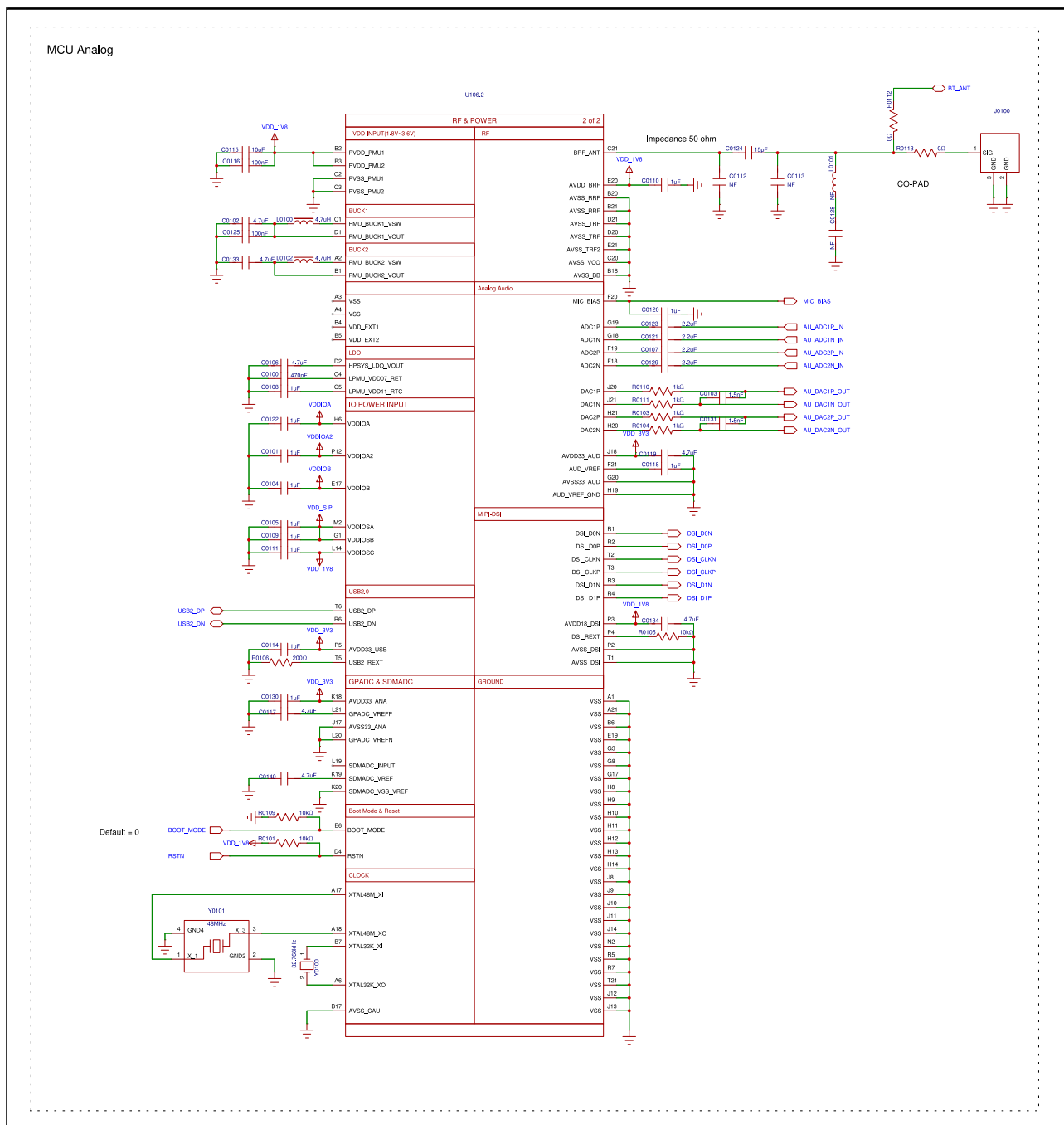
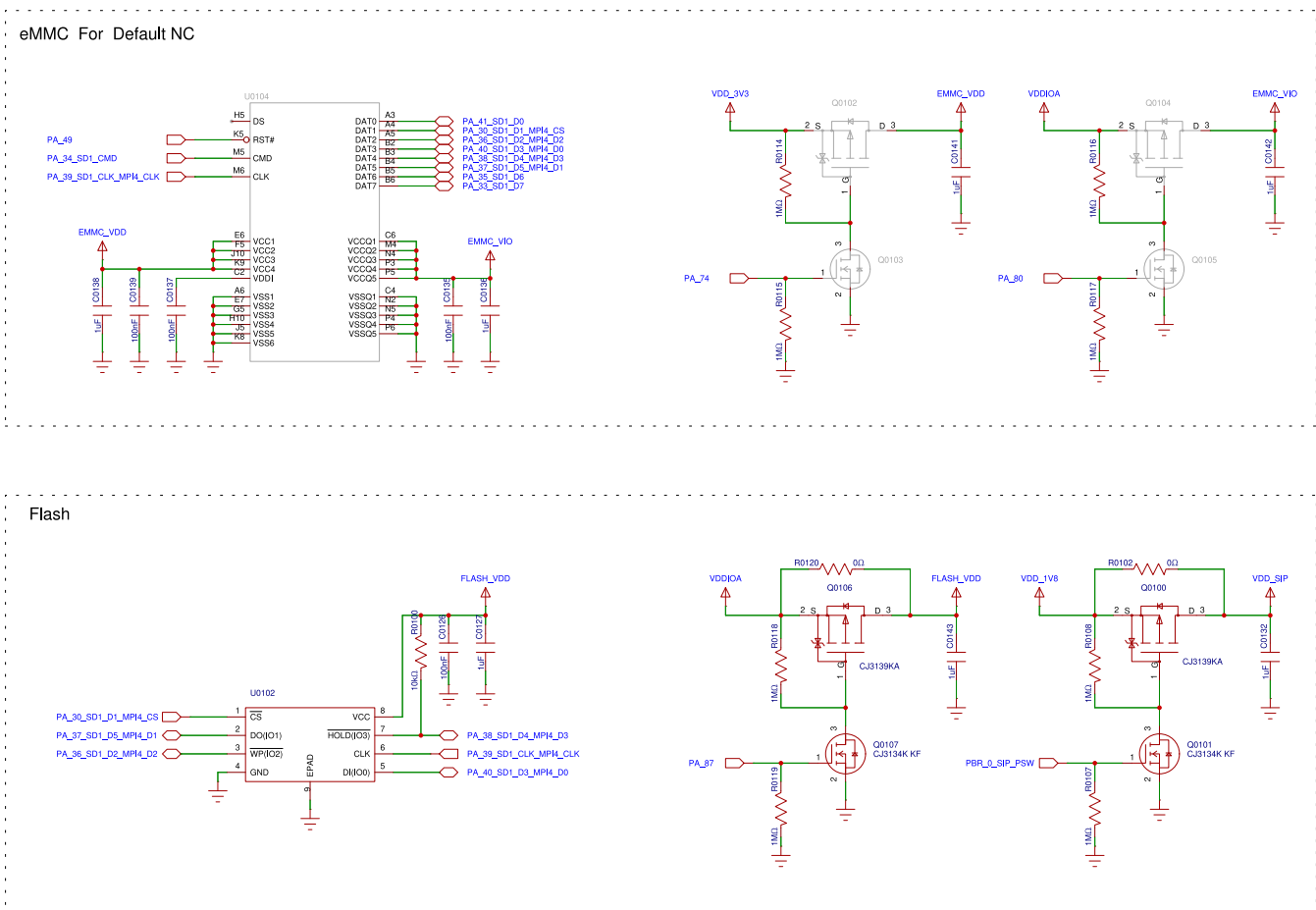


图 6-2: SF32LB58-MOD 原理图 (第二部分)





7 外围设计指南

7.1 模组供电

模组电源接口有五个，即 VDD_3V3、VDD_1V8、VDDIOA、VDDIOA2 和 VDDIOB。其中：

- VDD_3V3 给 MCU 芯片的 AVDD33_ANA、AVDD33_AUD、AVDD_USB 和模组内部 eMMC VDD 供电，推荐使用 LDO 供电。
- VDD_1V8 给 MCU 芯片的 PVDD1、PVDD2、AVDD_BRF、AVDD18_DSI 和合封存储器供电。
- VDDIOA 给 MCU 的 VDDIOA、模组内部 eMMC VIO 和外部 FLASH 供电。
- VDDIOA2 给 MCU 的 VDDIOA2 供电。
- VDDIOB 给 MCU 的 VDDIOB 供电。

供电示意图如图7-1所示。

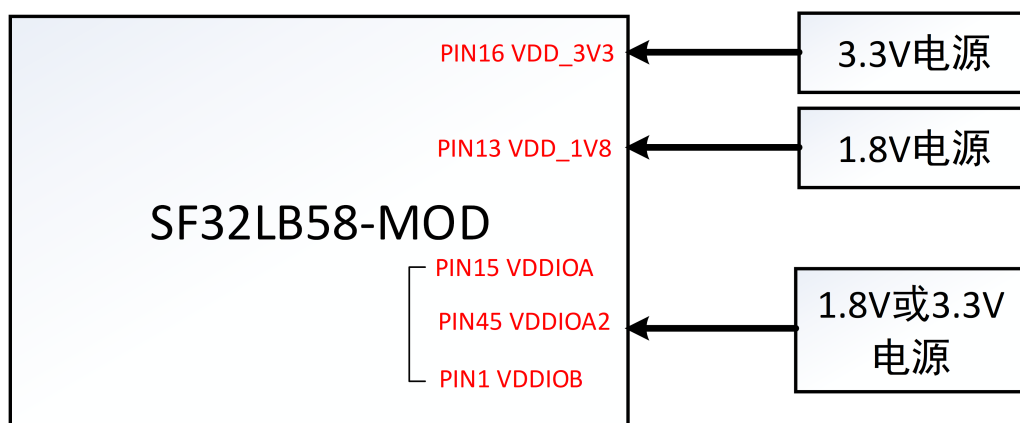


图 7-1: SF32LB58-MOD 模组供电示意图

7.2 模组对应的开发板参考原理图

模组与外围器件（如电源、天线、复位按钮、JTAG 接口、UART 接口、LCD 等）连接的应用电路图。

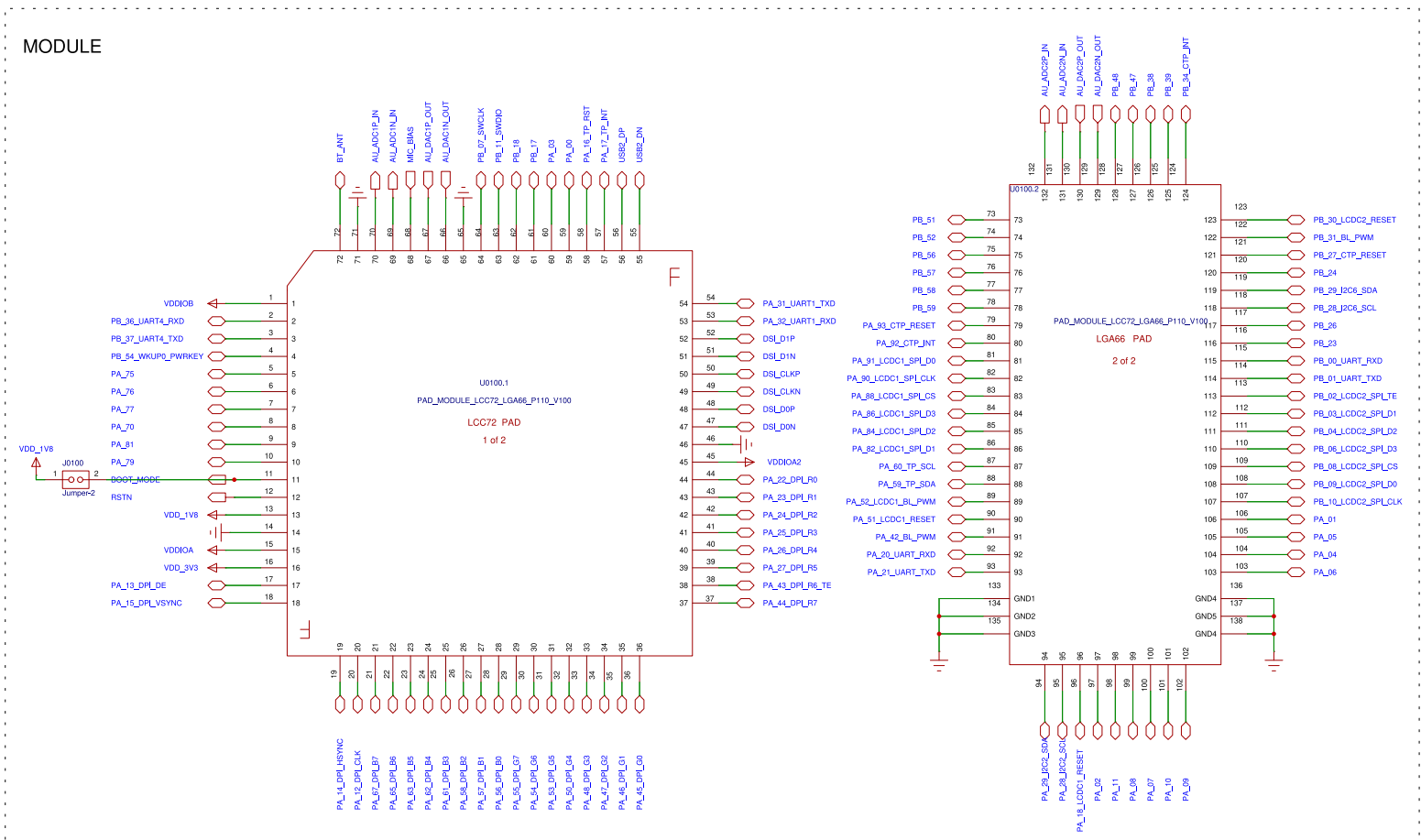


图 7-2: SF32LB58-MOD 开发板原理图（第一部分）

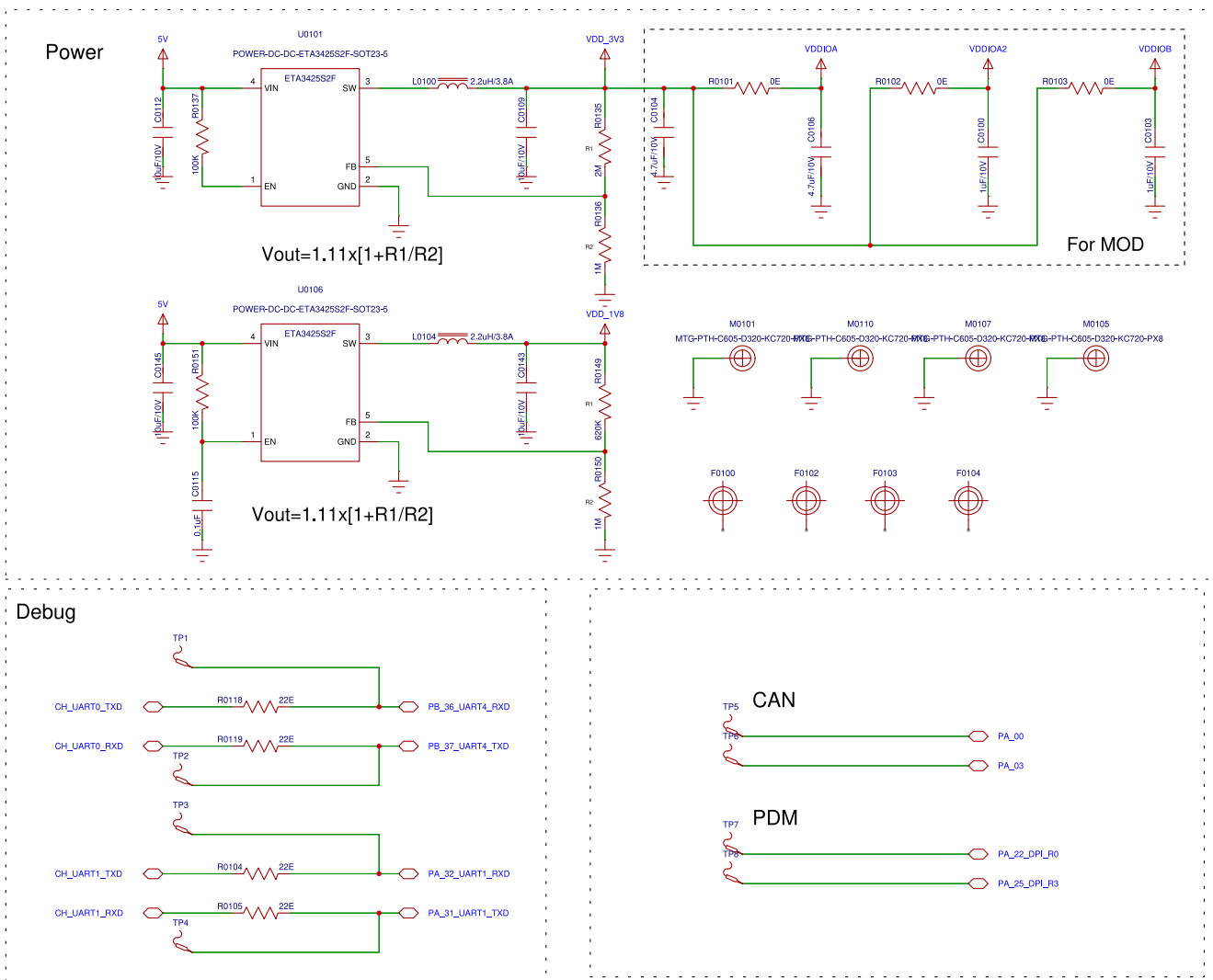


图 7-3: SF32LB58-MOD 开发板原理图（第二部分）

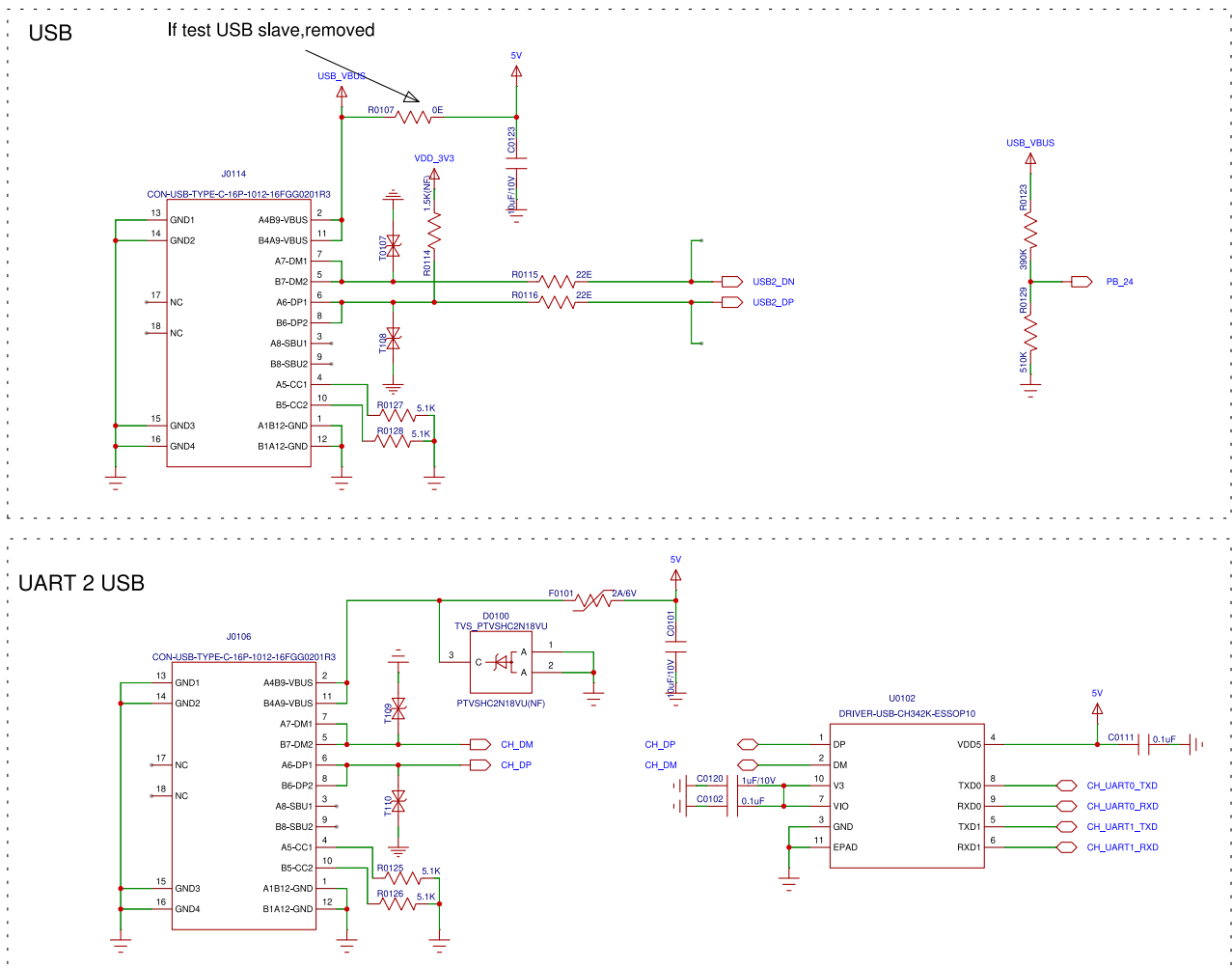


图 7-4: SF32LB58-MOD 开发板原理图 (第三部分)

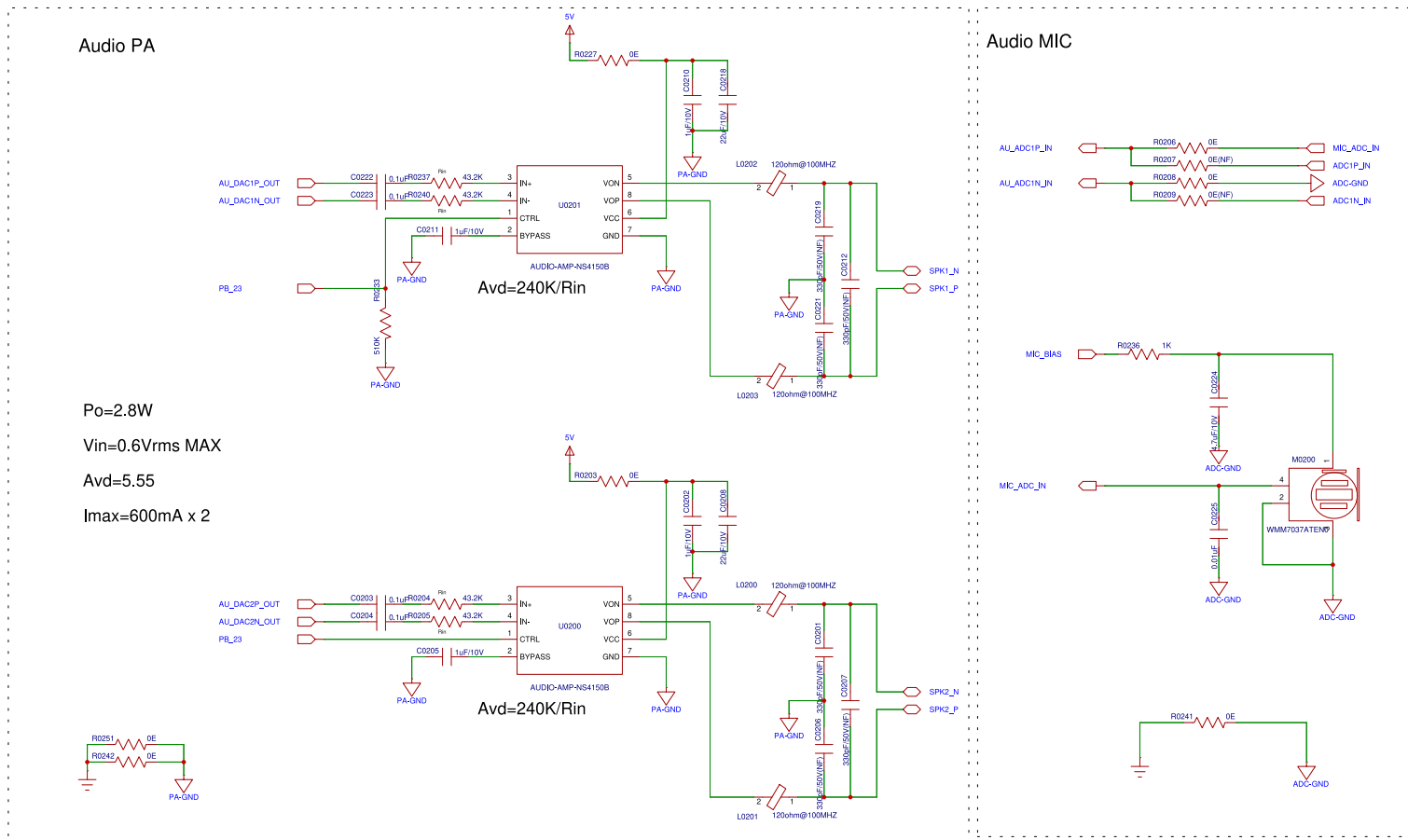


图 7-5: SF32LB58-MOD 开发板原理图（第四部分）

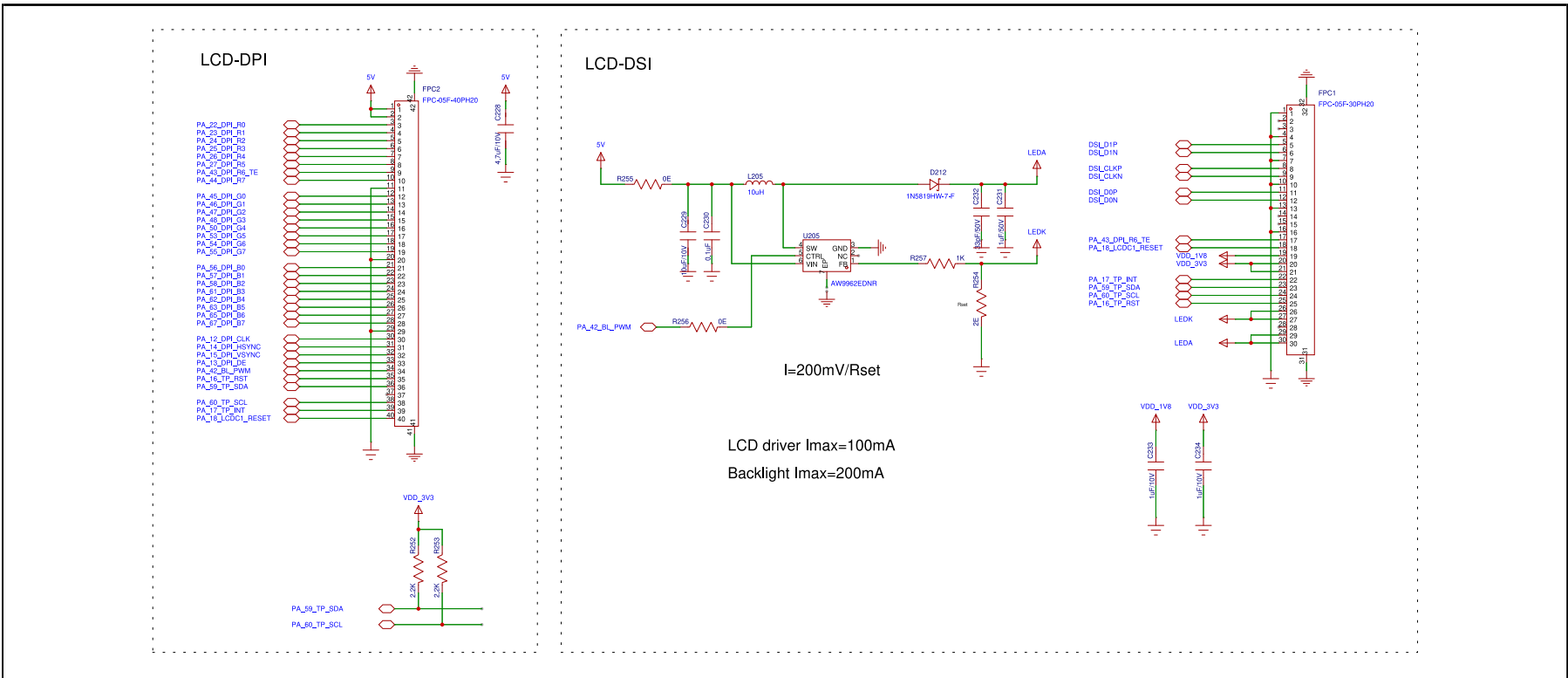


图 7-6: SF32LB58-MOD 开发板原理图（第五部分）

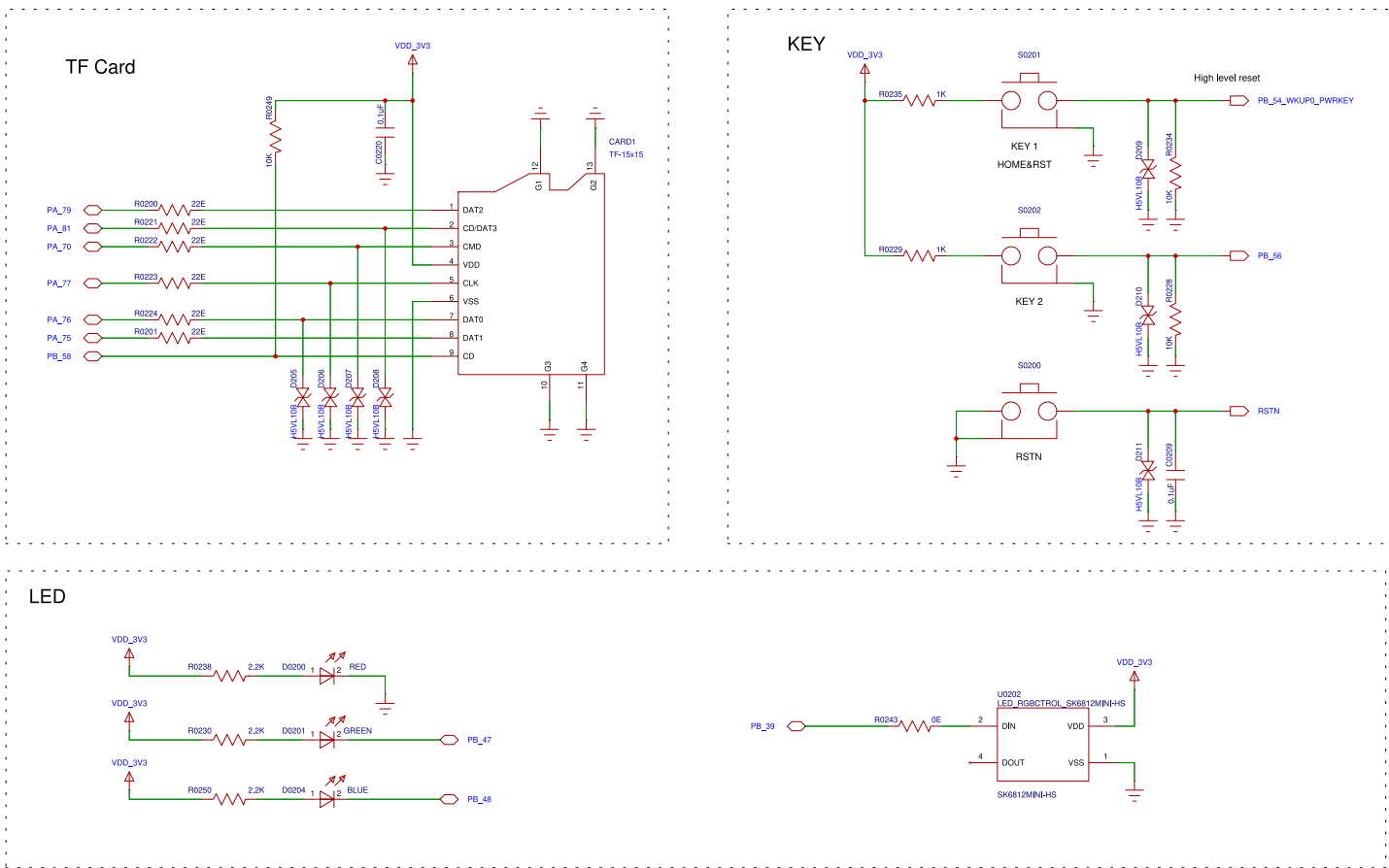


图 7-7: SF32LB58-MOD 开发板原理图 (第六部分)

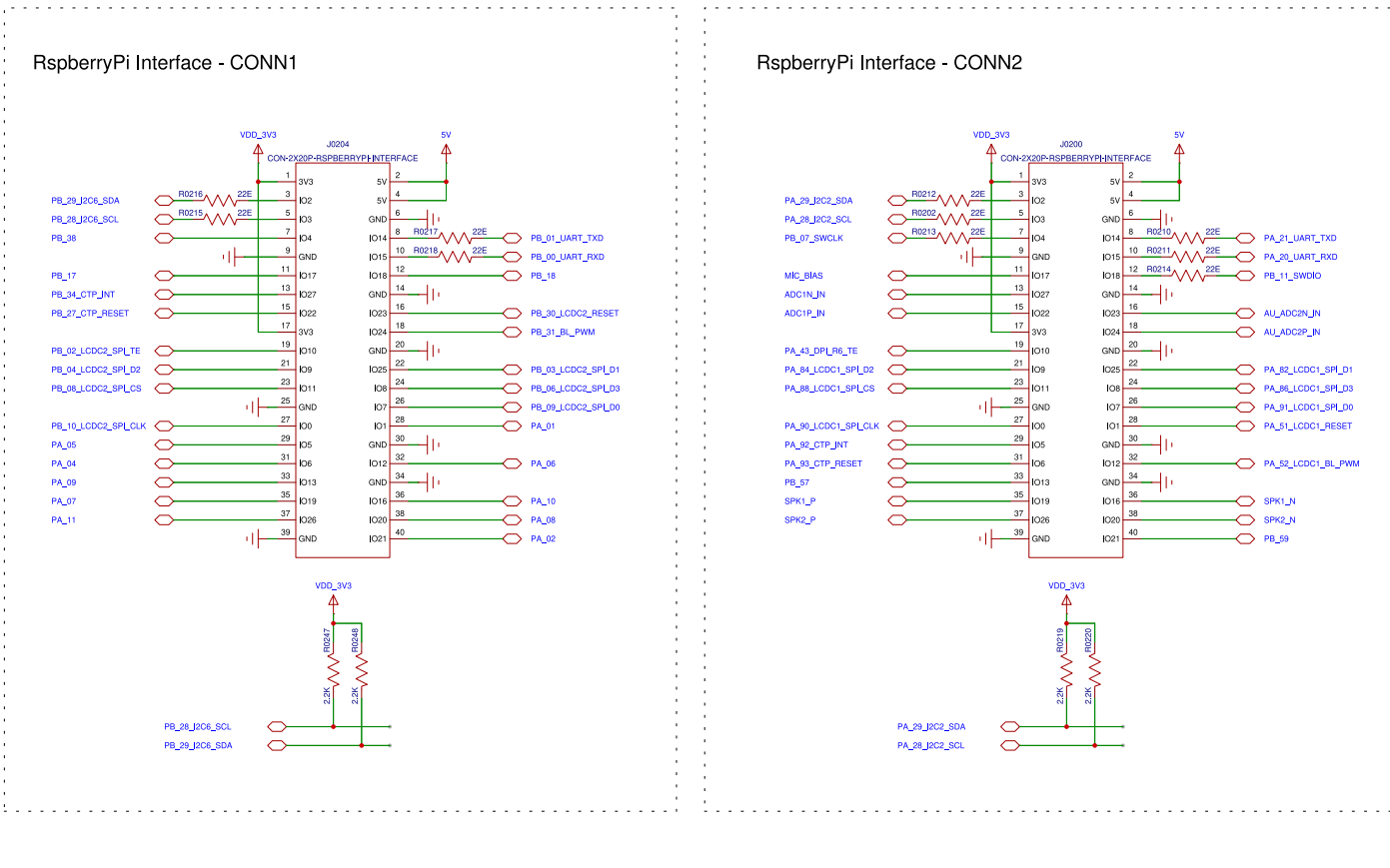


图 7-8: SF32LB58-MOD 开发板原理图 (第七部分)

MOD	LCD_DPI_24	LCD_DSI	LCD_QSPI	LCD_8080	RaspberryPi -1编号	RaspberryPi -2编号	Debug	MPI	SD	SPI	PDM	I2S	I2C	UART	GPTIM	KEY	GPADC	USB&CAN	WKUP
PA00									SD1_D7				I2C1_SCL	USART3_RXD				CAN1_TXD	
PA01					IO1			MPI4_DIO2	SD1_D2										
PA02					IO21				SD1_CLKIN					USART3_RXD				CAN2_RXD	
PA03									SD1_D5				I2C1_SDA	USART3_TXD				CAN1_RXD	
PA04					IO6			MPI4_DIO1	SD1_D1										
PA05					IO5			MPI4_DIO0	SD1_D0										
PA06					IO12			MPI4_DIO3	SD1_D3										
PA07					IO19				SD1_D4						USART2_TXD				
PA08					IO20				SD1_D6					USART2_RXD					
PA09					IO13			MPI4_CLK	SD1_CLK										
PA10					IO16			MPI4_CS	SD1_CMD										
PA11					IO26								I2C1_SDA	USART3_TXD				CAN2_TXD	
PA12	LCDC1_DPI_CLK														GPTIM1_CH1				
PA13	LCDC1_DPI_DE														GPTIM1_CH2				
PA14	LCDC1_DPI_HSYNC																		
PA15	LCDC1_DPI_VSYNC											I2S1_LRCK			GPTIM1_CH3				
PA16	DPI_CTP_RESET	DSI_CTP_RESET											I2C1_SDA	USART2_TXD					
PA17	DPI_CTP_INT	DSI_CTP_INT											I2C1_SCL	USART2_RXD					
PA18	DPI_LCDC1_RESET	DSI_LCDC1_RESET											I2C2_SCL	USART2_RTS					
PA20														USART3_RXD/USART2_C					
PA21														USART3_RXD/USART2_R					
PA22	LCDC1_DPI_R0																		
PA23	LCDC1_DPI_R1																		
PA24	LCDC1_DPI_R2			LCDC1_8080_RSTB										USART2_CTS					
PA25	LCDC1_DPI_R3																		
PA26	LCDC1_DPI_R4			LCDC1_8080_DIO2															
PA27	LCDC1_DPI_R5			LCDC1_8080_DIO3															
PA28																			
PA29					IO3					SPI1_CLK			I2C2_SCL	USART2_TXD					
PA31					IO2					SPI1_CS			I2C3_SCL	USART1_TXD					
PA32													I2C3_SDA	USART1_RXD					
PA42	DPI_LB_PWM	DSI_LB_PWM		LCDC1_8080_DIO4											GPTIM2_CH4				
PA43	LCDC1_DPI_R6	LCDC1_LCDC1_TE	LCDC1_SPI_TE	LCDC1_8080_TE		IO10													
PA44	LCDC1_DPI_R7		LCDC1_SPI_CS	LCDC1_8080_CS															
PA45	LCDC1_DPI_G0		LCDC1_SPI_DIO3	LCDC1_8080_DIO1				MPI3_CS											
PA46	LCDC1_DPI_G1		LCDC1_SPI_CLK	LCDC1_8080_WR				MPI3_DIO3											
PA47	LCDC1_DPI_G2		LCDC1_SPI_DIO2	LCDC1_8080_DIO0				MPI3_CLK											
PA48	LCDC1_DPI_G3		LCDC1_SPI_DIO1	LCDC1_8080_DC				MPI3_DIO2											
PA50	LCDC1_DPI_G4		LCDC1_SPI_DIO0	LCDC1_8080_RD				MPI3_DIO0											
PA51			LCDC1_QSPI_RST	LCDC1_8080_DIO5		IO1									GPTIM1_CH2				
PA52			LCDC1_QSPI_BL_PWM	LCDC1_8080_DIO6		IO12									GPTIM1_CH3				
PA53	LCDC1_DPI_G5																		
PA54	LCDC1_DPI_G6									SPI1_DO/SPI1_DI				USART2_RTS					
PA55	LCDC1_DPI_G7														GPTIM1_CH4				
PA56	LCDC1_DPI_B0									SPI1_CLK				USART2_CTS					
PA57	LCDC1_DPI_B1									SPI1_DI				USART2_RXD					
PA58	LCDC1_DPI_B2			LCDC1_8080_DIO7											GPTIM2_CH1				
PA59	CTP_I2C4_SDA	CTP_I2C4_SDA	CTP_I2C4_SDA										I2C4_SDA	USART1_TXD/USART3_R					
PA60	CTP_I2C4_SCL	CTP_I2C4_SCL	CTP_I2C4_SCL										I2C4_SCL	USART1_RXD/USART3_C					
PA61	LCDC1_DPI_B3									SPI1_CS				USART2_TXD					
PA62	LCDC1_DPI_B4												I2C2_SCL	USART1_RTS					
PA63	LCDC1_DPI_B5												I2C2_SDA	USART1_CTS					
PA65	LCDC1_DPI_B6														GPTIM2_CH2				#WKUP_PIN7
PA67	LCDC1_DPI_B7														GPTIM2_CH3				#WKUP_PIN9
PA70									SD2_CMD	SPI2_CS									
PA75									SD2_DIO1	SPI2_DI									
PA76									SD2_DIO0	SPI2_DO									
PA77									SD2_CLK	SPI2_CLK									
PA79									SD2_DIO2										
PA81									SD2_DIO3										
PA82			LCDC1_SPI_DIO1	LCDC1_8080_DC		IO25							I2S2_SDO		GPTIM1_CH1				
PA84			LCDC1_SPI_DIO2	LCDC1_8080_DIO0		IO9							I2S2_LRCK		GPTIM1_CH2				
PA86			LCDC1_SPI_DIO3	LCDC1_8080_DIO1		IO8							I2S2_SDI		GPTIM1_CH3				
PA88			LCDC1_SPI_CS	LCDC1_8080_CS		IO11													
PA90			LCDC1_SPI_CLK	LCDC1_8080_WR		IO7							I2S2_MCLK		GPTIM1_CH4				
PA91			LCDC1_SPI_DIO0	LCDC1_8080_RD		IO7							I2S2_BCK		GPTIM1_ETR				
PA92			LCDC1_QSPI_CTP_INT			IO5													
PA93			LCDC1_QSPI_CTP_RESET			IO6													
PB00																			
PB01					IO15														
PB02			LCDC2_SPI_TE		IO10														
PB03			LCDC2_SPI_DIO1		IO25														
PB04			LCDC2_SPI_DIO2		IO9														
PB06			LCDC2_SPI_DIO3		IO8														
PB07			LCDC2_SPI_RSTB			IO4	SWCLK												
PB08			LCDC2_SPI_CS		IO11														
PB09			LCDC2_SPI_DIO0		IO7														
PB10			LCDC2_SPI_CLK		IO0														
PB11																			
PB17					IO17					SPI3_CLK									
PB18					IO18					SPI3_DI									
PB23										SPI3_DO/SPI3_DI									
PB24												I2S3_SDO							
PB26										SPI3_CS									
PB27			LCDC2_CTP_RST		IO22					SPI4_CLK		I2S3_SDI							
PB28					IO3								I2C6_SCL	USART6_RXD					
PB29					IO2								I2C6_SDA	USART6_TXD					
PB30			LCDC2_REST		IO23														
PB31			LCDC2_BL_PWM		IO24					SPI4_DO/SPI4_DI		I2S3_BCK			GPTIM5_CH3				
PB34			LCDC2_CTP_INT		IO27					SPI4_DI		I2S3_LRCK			GPTIM5_CH4				
PB36										SPI4_CS		I2S3_MCLK							
PB37							UART4_RXD												
PB38					IO4		UART4_TXD												
PB39																			
PB47																			
PB48																			
PB51																			
PB52																			
PB54																			
PB56																			
PB57					IO13					SPI3_CLK									#WKUP_PIN0
PB58										SPI3_DO/SPI3_DI									#WKUP_PIN2
PB59					IO21					SPI3_DI									#WKUP_PIN4
										SPI3_CS									#WKUP_PIN5

图 7-9: 模组 SF32LB58-MOD 对应开发板的推荐管脚分配图

7.3 原理图设计 Checklist

原理图设计 Checklist 如表7-1所示，模组的设计需要根据 Checklist 进行检查。

表 7-1: 原理图设计 Checklist

序号	检查点
1	VDD_3V3 输入电压范围必须是 2.97V~3.6V，靠近模组 PIN 脚放置 4.7uF 电容。
2	VDD_1V8 输入电压范围必须是 1.7V~1.95V，靠近模组 PIN 脚放置 4.7uF 电容。
3	VDDIOA、VDDIOA2、VDDIOB 输入电压范围必须是 1.7V~3.6V，靠近模组 PIN 脚放置 4.7uF 电容。
4	模组的 IO 接口电平是 3.3V，所接外设的接口电平也必须是 3.3V。
5	MCU 睡眠时，可以接收中断的信号有 PA65,PA67,PB54,PB56,PB57,PB58,PB59。
6	PB54 支持长按 10s 复位，高有效，设计时需要增加 10K 下拉电阻。
7	图7-9中标注 GPADC_CHx 的 IO，支持模拟信号输入，模拟信号电压范围是 0~3.3V。
8	图7-9中标注 GPTIM 的 IO，支持 PWM 输出。
9	TP 接口等需要预留 ESD 器件。
10	LCD RGB 信号线需要串 33~100 欧姆电阻。
11	PB36，PB37 复用的 DBG_UART 是程序下载，调试接口，需要串 100 欧姆电阻，预留测试点。
12	PA31，PA32 用于大核的 Trace，需要预留测试点
13	BOOT_MODE 需要预留测试点。

8 模组尺寸和 PCB 封装图形

8.1 模组尺寸

SF32LB58-MOD 模組尺寸如图8-1所示。

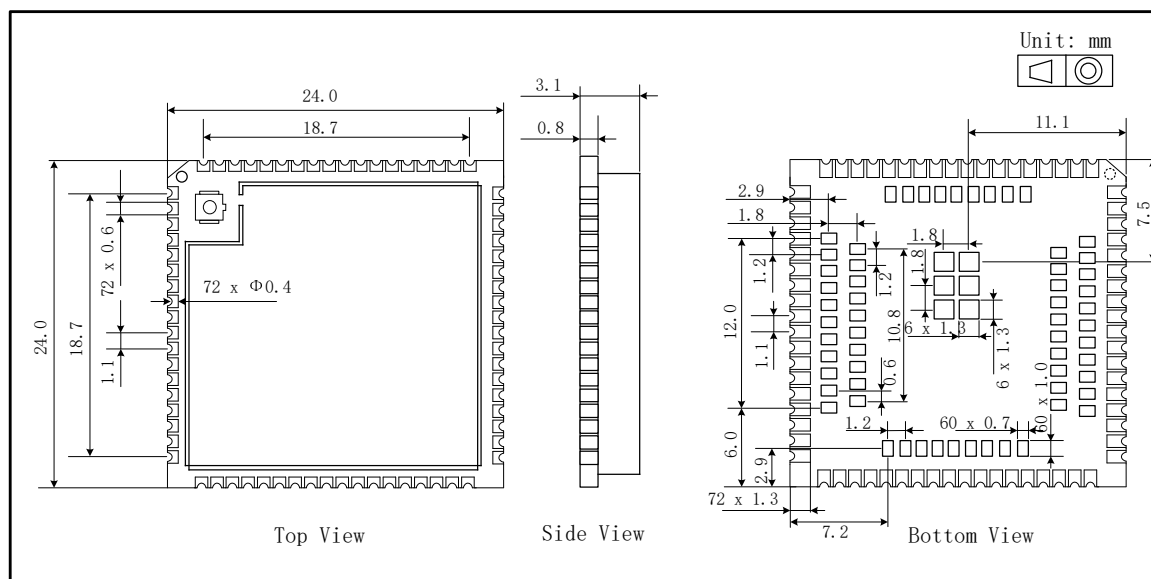


图 8-1: SF32LB58-MOD 模组尺寸图

如图8-2所示，为推荐的 PCB 封装图，单位：mm。

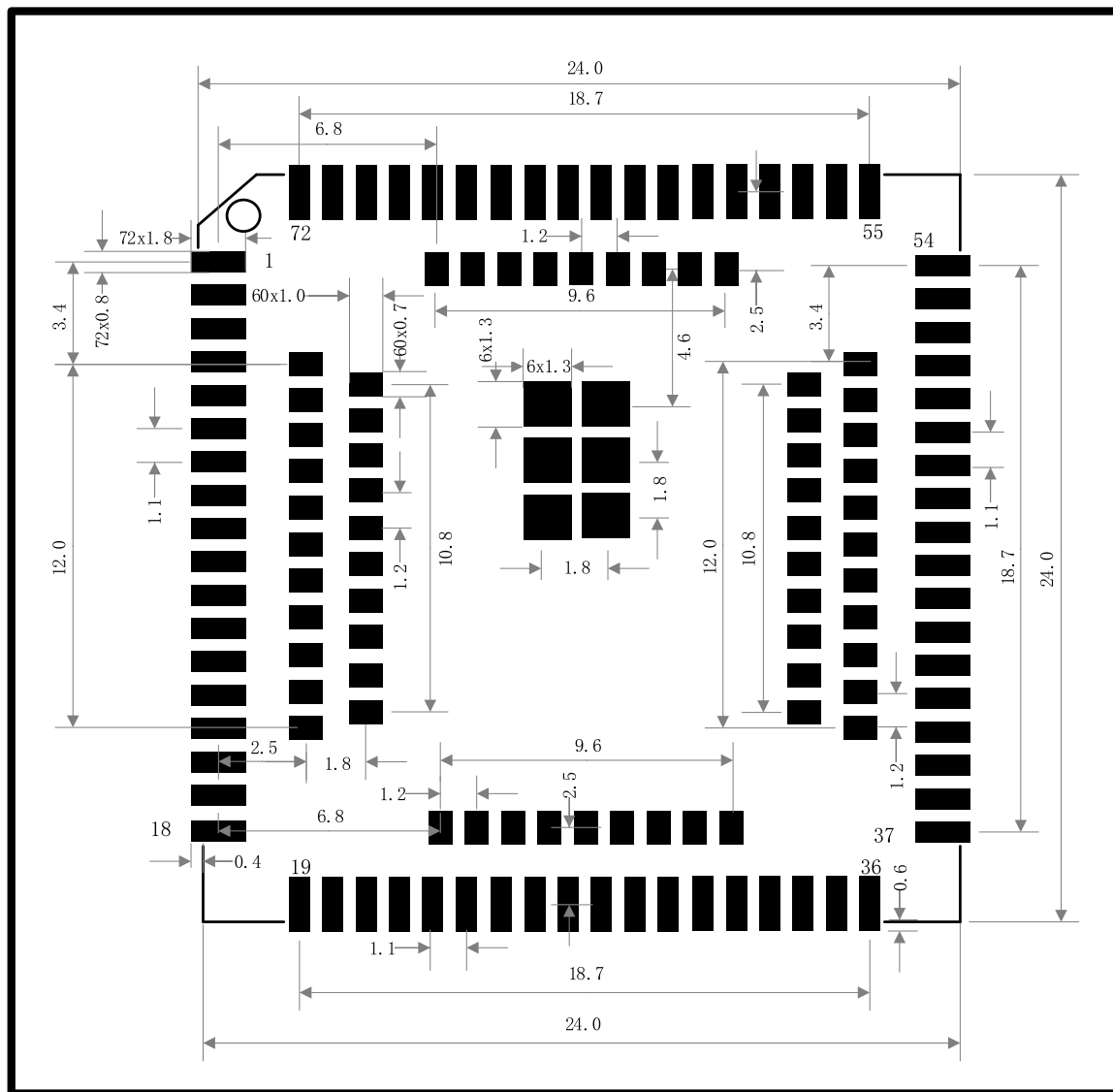


图 8-2: SF32LB58-MOD 推荐 PCB 封装图

8.3 外部天线连接器尺寸

SF32LB58-MOD 天线支持 PCB 板载天线，或采用如图8-3所示的第一代外部天线连接器，该连接器兼容：

- 广瀚（Hirose）的 U.FL 系列
- I-PEX 的 MHFI 连接器
- 安费诺（Amphenol）的 AMC 连接器

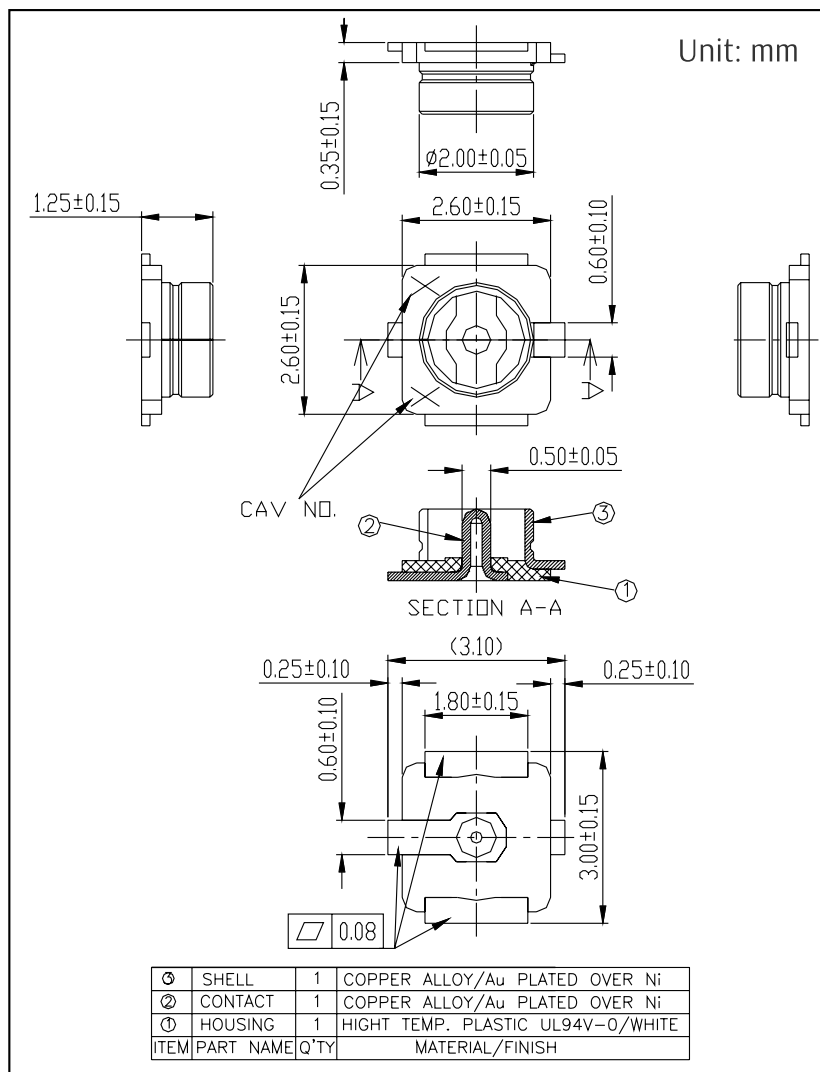


图 8-3: 外部天线连接器尺寸图

9 产品处理

9.1 储存条件

- 密封在防潮袋（MBB）中的产品应储存在 $<40^{\circ}\text{C}/90\%\text{RH}$ 的非冷凝大气环境中。
- 模组的潮湿敏感度等级 MSL 为 3 级。
- 真空袋拆封后，在 $25\pm 5^{\circ}\text{C}$ 、60%RH 下，必须在 168 小时内使用完毕，否则就需要烘烤后才能二次上线。

9.2 静电放电（ESD）

- 人体放电模式（HBM）： $\pm 2000\text{ V}$
- 充电器件模式（CDM）： $\pm 500\text{ V}$

9.3 炉温曲线

9.3.1 回流焊温度曲线

建议模组只过一次回流焊，炉温曲线如图9-1所示。

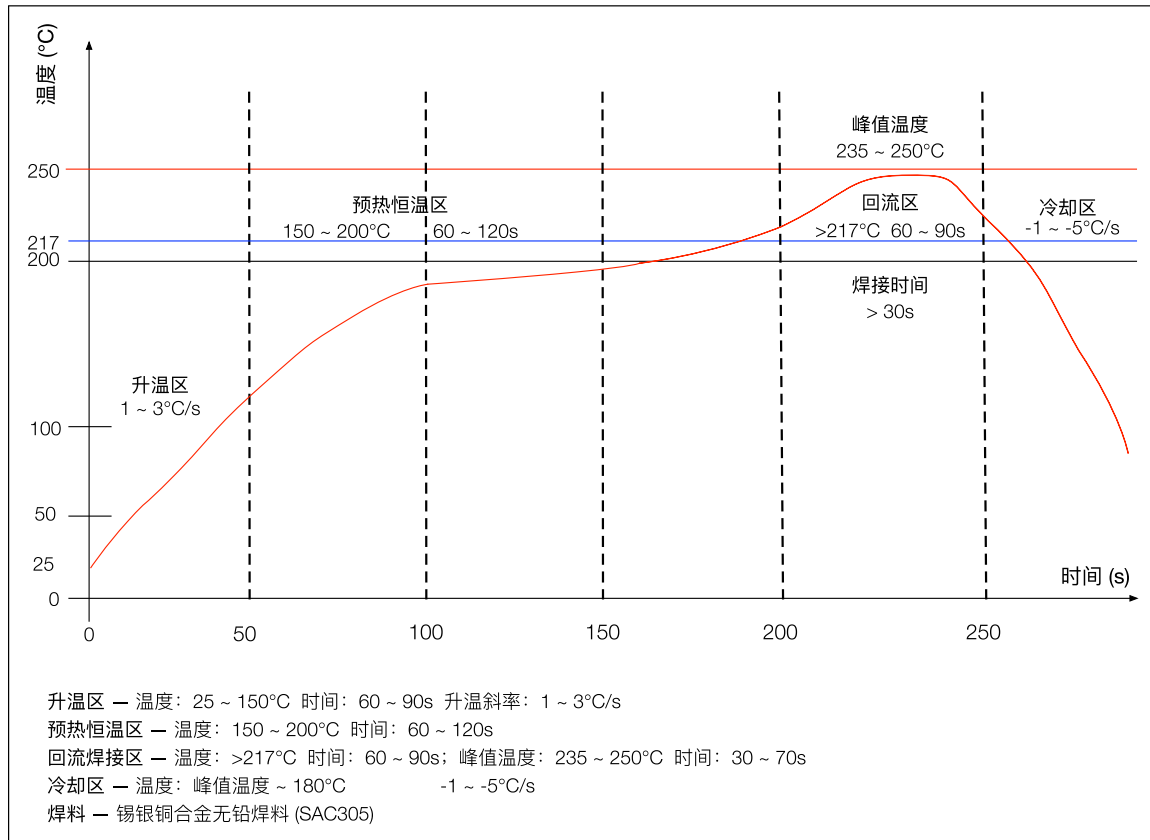


图 9-1: 回流焊温度曲线图

9.4 超声波振动

请避免将思澈科技模组暴露于超声波焊接机或超声波清洗机等超声波设备的振动中。超声波设备的振动可能与模组内部的晶振产生共振，导致晶振故障甚至失灵，进而致使模组无法工作或性能退化。

相关资源

相关文档

- DS5801-SF32LB58x-芯片技术规格书
- SF32LB58-DevKit-LCD 开发板使用指南

产品

- SF32LB58x 全系列芯片
- SF32LB58-MOD 模组
- SF32LB58-DevKit-LCD 开发板

联系我们

商务问题、技术支持、电路原理图 & PCB 设计审阅、购买样品、成为供应商、意见与建议等联系我司的销售，FAE 等相关同事。

修订历史

日期	版本	发布说明
2025-01	0.1	Draft 版本

免责声明和版权公告

思澈科技（南京）有限公司保留随时对产品和/或本文档进行更正、修改、改进和其他变更的权利，包括其中的信息、参数、链接、URL 地址等。如有变更，恕不另行通知。

思澈科技（南京）有限公司在此未授予任何知识产权的明示或暗示的许可。

SIFLI 和 SiFli 标识是思澈科技（南京）有限公司的商标。本文档中出现的所有其他商标、服务标记、商品名称、产品名称和标识均属其各自所有者的财产。

地址：江苏自贸区南京片区浦滨路 320 号科创总部大厦 B 座 419-13 200131 邮箱：sales@sifli.com

©2025 思澈科技（南京）有限公司。保留所有权利。