



SF30147

芯片技术规格书

V0.6

文档编号：DS0002-SF30147-CN

思澈科技（上海）有限公司

<http://www.sifli.com>

版权 ©2025

更新历史

文档状态说明

文档状态	版本范围	说明
草稿	0.0.0 ~0.9.9	初稿, 非正式发布, 信息为初步数据, 反映量产前产品的规格与性能, 不能保证准确性, 随时可能更改, 思澈科技将不会主动通知
发布版	1.0.0 ~1.9.9	正式发布, 信息有可能还会小范围修正, 以便更准确地反映量产产品的规格与性能; 如有更改, 思澈科技将不会主动通知

本文档更新历史

日期	版本	发布说明
2024-04-18	0.6	调整格式
2023-03-13	0.5	修改 WLCSP 封装尺寸图
2022-10-24	0.4	调整图片和表格格式
2022-04-21	0.3	更新推荐工作条件、电气特性表格, 更新典型数据图片, 新增驱动代码示例、手表应用方案、机械、封装和订购信息
2022-01-11	0.2	修改寄存器名称, 补测数据
2021-12-28	0.1	初稿

产品概述

SF30147 是一款针对超低功耗可穿戴产品和传感器中心应用的高集成度、超低静态电流、高效率、高性价比的电源管理芯片。

SF30147 集成了一个高转换效率（高至 95%）和超低静态工作电流（470nA），固定输出 1.8V 电压的 DCDC 降压转换器（Buck）。该降压转换器采用先进的设计架构，重载、轻载时都能够提供高转换效率，非常适用于小型锂电池供电方案，能够显著降低系统整体功耗，延长使用时间。

SF30147 集成了 4 个 LDO，每个 LDO 有较宽的输入和输出电压范围，最大可以提供 100mA 的负载电流，关断电流仅 10nA。

SF30147 采用 2 线串口（TWI）控制，针对不同的外设集成了 7 个低漏电、低导通电阻负载开关：2 个高压负载开关，最大负载 150mA，导通电阻 0.55Ω，适用于电池电压直接驱动的外设，如音频功放等；5 个低压开关，适用于 1.8V 供电的外设，其中 3 个最大负载 150mA，导通电阻 0.65Ω，另外 2 个最大负载 100mA，导通电阻 0.4Ω。负载开关同时具有超低漏电，每个负载开关关断状态的漏电电流仅为 12nA。

SF30147 的高性能和高集成度可以有效简化 PCB 设计，显著减少元器件数量和 PCB 面积，从而降低成本和功耗，延长电池使用时间。

功能框图

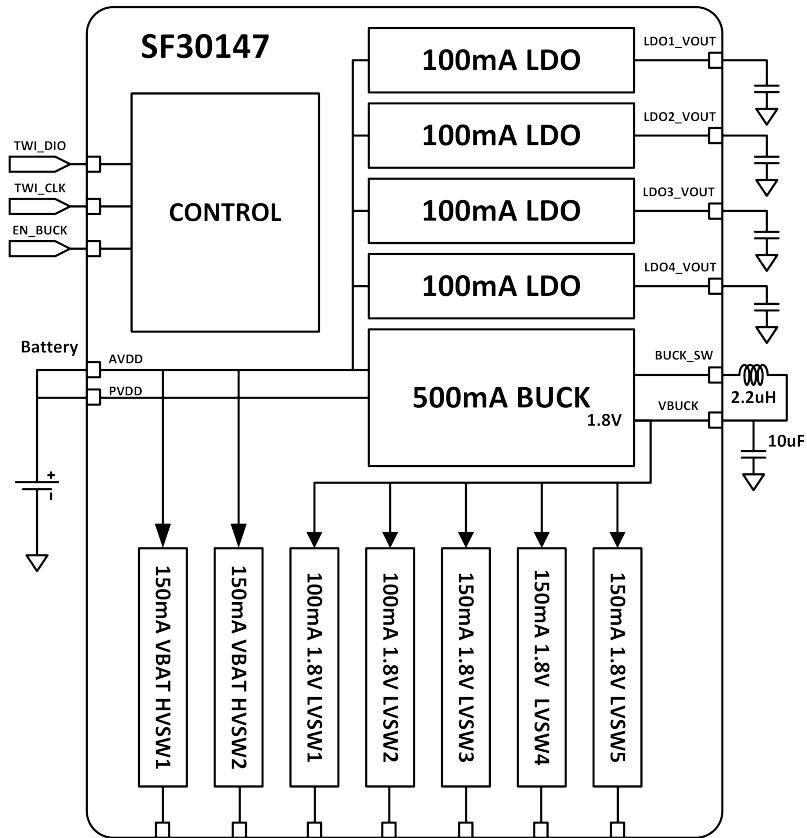


图 0-1: 功能框图

产品特性

- 1× 低静态电流 DCDC
 - 输入电压: 2.8V~5.5V
 - 输出电压: 1.8V
 - 最大负载电流: 500mA
 - 最高效率: 95%
 - 静态工作电流: 470nA
- 4×LDO
 - 输入电压: 2.8V~5.5V
 - 输出电压: 2.65V~3.4V
 - 最大负载电流: 100mA
 - 静态工作电流: 9.4uA
- 2× 高电压低漏电负载开关
- 5× 低电压低漏电负载开关
 - 输入电压: 1.8V
 - 最大负载电流: 2 路 100mA, 3 路 150mA
 - 静态工作电流: 12nA
 - 导通电阻: $0.65 \text{ (150mA) } / 0.4 \text{ (100mA) } \Omega$
- 超小尺寸
 - WLCSP25, 2.03mm×2.03mm×0.635mm
 - 球间距: 0.4mm

应用场景

- 智能手表
- 智能手环
- 低功耗传感器中心
- 小型物联网设备
- 可穿戴医疗器材
- 工业传感器控制中心
- 智能门锁
- 语音与手势遥控器

目录

更新历史	i
产品概述	ii
功能框图	ii
产品特性	iii
应用场景	iii
1 管脚信息	1
1.1 SF30147 WLCSP 封装管脚分布	1
1.2 管脚描述	1
2 技术指标	3
2.1 绝对最大额定值	3
2.2 静电和闩锁效应指标	3
2.3 推荐工作条件	4
2.4 电气特性	4
3 典型数据	7
3.1 降压开关转换器 (BUCK)	7
3.2 低压差稳压器 (LDO)	10
3.3 高压负载开关 (HVSW)	11
3.4 低压负载开关 (LVSW)	12
4 双线控制接口	13
4.1 TWI 接口时序	13
4.2 驱动代码示例	14
4.3 寄存器表	17
5 应用指南	20
5.1 典型应用电路	20
5.2 输入电容选择	21
5.3 输出电容选择	21
5.4 功率电感选择	21
5.5 推荐电感型号	21
5.6 PCB 布局	22
5.7 智能手表上的推荐应用方案	22
6 封装、机械和订购信息	24
6.1 封装尺寸	24
6.2 焊盘尺寸	26
6.3 料盘尺寸	26
6.4 卷带尺寸	27
6.5 分级回流焊	27
6.6 订购信息	28

插图

0-1 功能框图	ii
1-1 SF30147 WLCSP 封装 Top Mark 图	1
1-2 SF30147 WLCSP 封装管脚分布 Top View	1
3-1 芯片关断电流	7
3-2 BUCK 静态电流	7
3-3 BUCK 效率 vs 负载电流	7
3-4 BUCK 负载调节	7
3-5 BUCK 电源调节	7
3-6 BUCK 开关频率 vs 负载电流	8
3-7 BUCK 输出纹波 vs 负载电流	8
3-8 BUCK 电源响应, VIN: 3.8V 到 4.5V, 负载电阻 9Ω	8
3-9 BUCK 电源响应, VIN: 4.5V 到 3.8V, 负载电阻 9Ω	8
3-10 BUCK 负载响应, $I_{OUT, BUCK}$: 10uA 到 1mA	8
3-11 BUCK 负载响应, $I_{OUT, BUCK}$: 1mA 到 10uA	8
3-12 BUCK 负载响应, $I_{OUT, BUCK}$: 1mA 到 50mA	9
3-13 BUCK 负载响应, $I_{OUT, BUCK}$: 50mA 到 1mA	9
3-14 BUCK 负载响应, $I_{OUT, BUCK}$: 50mA 到 300mA	9
3-15 BUCK 负载响应, $I_{OUT, BUCK}$: 300mA 到 50mA	9
3-16 BUCK 启动时间, BUCK 空载	9
3-17 BUCK 关断时间, BUCK 空载	9
3-18 LDO 负载调节	10
3-19 LDO 电源调节	10
3-20 LDO 电源响应, VIN: 3.8V 到 4.5V, LDO 负载电阻 300Ω	10
3-21 LDO 电源响应, VIN: 4.5V 到 3.8V, LDO 负载电阻 300Ω	10
3-22 LDO 负载响应, $I_{OUT, LDO}$: 10uA-1mA	10
3-23 LDO 负载响应, $I_{OUT, LDO}$: 1mA-100mA	10
3-24 LDO 启动时间, LDO 空载	11
3-25 LDO 启动时间, LDO 负载电阻 33Ω	11
3-26 LDO 关断时间, LDO 负载电阻 33Ω	11
3-27 HVSW 上电时间, HVSW 空载	11
3-28 HVSW 关断时间, HVSW 空载	11
3-29 LVSW 上电时间, LVSW 负载电阻 36Ω	12
3-30 LVSW 关断时间, LVSW 负载电阻 36Ω	12
3-31 LVSW 上电时间, LVSW 空载	12
3-32 LVSW 关断时间, LVSW 空载	12
4-1 TWI 写时序图	13
4-2 TWI 读时序图	13
5-1 SF30147 WLCSP 封装应用电路图	20
5-2 PCB 布线图 Top Side	22
5-3 智能手表应用方案 1	23
5-4 智能手表应用方案 2	23

6-1 SF30147 WLCSP 封装尺寸图	24
6-2 SF30147 QFN 封装尺寸图	25
6-3 焊盘尺寸	26
6-4 料盘尺寸	26
6-5 卷带尺寸	27
6-6 分级回流焊	27

表格

1-1 管脚类型	1
1-2 SF30147 管脚功能描述	2
2-1 绝对最大额定值	3
2-2 静电和闩锁效应指标	3
2-3 推荐工作条件	4
2-4 降压开关电源转换器电气特性	4
2-5 低线性压差稳压器电气特性	5
2-6 高压负载开关电气特性	5
2-7 低压负载开关 (LVSW1-2) 电气特性	6
2-8 低压负载开关 (LVSW3-5) 电气特性	6
4-1 SF30147 寄存器说明	17
5-1 输入电容值及耐压值参照表	21
5-2 输出电容值及耐压值参照表	21
5-3 推荐电感型号和厂商	21
6-1 分级回流焊对照表	28
6-2 无铅工艺峰值回流温度对照表	28
6-3 无铅工艺分级回流温度对照表	28
6-4 订购信息	28

1 管脚信息

1.1 SF30147 WLCSP 封装管脚分布



图 1-1: SF30147 WLCSP 封装 Top Mark 图

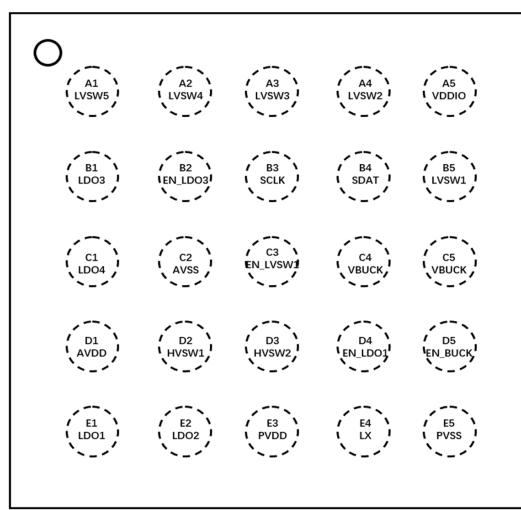


图 1-2: SF30147 WLCSP 封装管脚分布 Top View

1.2 管脚描述

SF30147 芯片管脚类型如表1-1所示。

表 1-1: 管脚类型

管脚类型	定义
I/O	输入/输出
I	输入
O	输出
PWR	电源
GND	地

SF30147 芯片管脚功能描述如表 1-2 所示。

表 1-2: SF30147 管脚功能描述

管脚号	名称	类型	描述
E3	PVDD	PWR	Buck 电源, PCB 上和 AVDD 连接
E5	PVSS	GND	地
D1	AVDD	PWR	LDO 和高压负载开关电源, PCB 上和 PVDD 连接
C2	AVSS	GND	地
A5	VDDIO	PWR	IO 电源
E4	LX	O	Buck 电感接口
C4, C5	VBUCK	O	Buck 输出和低压负载开关输入
B5	LVSW1	O	低压负载开关 1 输出
A4	LVSW2	O	低压负载开关 2 输出
A3	LVSW3	O	低压负载开关 3 输出
A2	LVSW4	O	低压负载开关 4 输出
A1	LVSW5	O	低压负载开关 5 输出
D2	HVSW1	O	高压负载开关 1 输出
D3	HVSW2	O	高压负载开关 2 输出
E1	LDO1	O	LDO1 输出, 默认值 3.3V
E2	LDO2	O	LDO2 输出, 默认值 3.3V
B1	LDO3	O	LDO3 输出, 默认值 3.0V
C1	LDO4	O	LDO4 输出, 默认值 2.8V
D5	EN_BUCK	I	Buck 使能
C3	EN_LVSW1	I	低压负载开关 1 使能
B2	EN_LDO3	I	LDO3 使能
D4	EN_LDO1	I	LDO1 使能
B3	SCLK	I	TWI 时钟接口
B4	SDAT	I/O	TWI 数据接口

2 技术指标

2.1 绝对最大额定值

表 2-1: 绝对最大额定值

项目	最小值	最大值	单位
PVDD, AVDD, VDDIO	-0.3	5.5	V
EN_BUCK, EN_LDO1, EN_LDO3, EN_LVSW1	-0.3	5.5	V
LX	-0.3	5.5	V
VBUCK	-0.3	5.5	V
LDO1-4, HVSW1-2	-0.3	5.5	V
LVSW1-5, SCLK, SDAT	-0.3	3.6	V
工作环境温度	-40	85	°C
保存温度	-40	125	°C

2.2 静电和闩锁效应指标

表 2-2: 静电和闩锁效应指标

项目	最小值	最大值	单位
ESD HBM		2000	V
ESD CDM		1000	V
ESD MM			V
闩锁		200	mA

2.3 推荐工作条件

表 2-3: 推荐工作条件

项目	最小值	典型值	最大值	单位
VIN 输入电压 (PVDD, AVDD)	2.8	3.6	5.5	V
VDDIO 电压		1.8/3.3		V
EN_BUCK, EN_LDO1, EN_LDO3, EN_LVSW1 电压		VIN		V
VBUCK 电压		1.8		V
VBUCK 负载电流			500	mA
LX 电感		2.2		uH
VBUCK 电容		10		uF
LDO1 输出电压	2.65	3.3	3.4	V
LDO2 输出电压	2.65	3.3	3.4	V
LDO3 输出电压	2.65	3	3.4	V
LDO4 输出电压	2.65	2.8	3.4	V
LDO1-4 输出电流			100	mA
HVSW1-2 输入电压		VIN		V
HVSW1-2 负载电流			150	mA
LVSW1-5 输入电压		VBUCK		V
LVSW1-2 负载电流			100	mA
LVSW3-5 负载电流			150	mA
SCLK, SDAT 逻辑电压		VDDIO		V
LDO1-4 电容		4.7		uF
HVSW1-2 电容		2.2		uF
LVSW1-5 电容		2.2		uF

2.4 电气特性

表 2-4: 降压开关电源转换器电气特性

除特殊注明以外: $V_{IN}=3.6V$, $V_{OUT}=1.8V$, $T=25^{\circ}C$

参数	符号	条件	最小值	典型值	最大值	单位
输入电压范围	V_{IN}		2.8		5.5	V
输出电流					500	mA
欠压锁定电压	V_{TH_UVLO+}	V_{IN} 上升		2.7		V
	V_{TH_UVLO-}	V_{IN} 下降		2.6		V
关断状态电流	$I_{OFF,buck}$	$EN_BUCK=0$		20		nA
静态工作电流	$I_{Q,buck}$			470		nA
高侧端功率 MOS 管导通电阻				0.18		Ω
低侧端功率 MOS 管导通电阻				0.12		Ω
电源调节		$2.8V$ to $5.5V$, $I_{out}=10mA$		0.04		%/V
负载调节		$I_{out}=0$ to $500mA$		0.002		%/mA

续表下页...

表 2-4: 降压开关电源转换器电气特性 (续)

参数	符号	条件	最小值	典型值	最大值	单位
输出电压纹波		$I_{out}=300mA$		10		mV
软启动时间				1.1		ms
启动时间		从 BUCK_EN 从低变高到 BUCK 完成上电的延迟时间		2.9		ms
输出电压精度	VBUCK	$T=25^{\circ}C, I_{out}=10mA$	-2	0	2	%
开关频率	$f_{sw, buck}$			1.8M		Hz
过流保护	$I_{OCP, buck}$			800		mA

表 2-5: 低线性压差稳压器电气特性

除特殊注明以外: $V_{IN}=3.6V$, $V_{OUT}=3.3V$, $T=25^{\circ}C$

参数	符号	条件	最小值	典型值	最大值	单位
输入电压范围	V_{IN}		2.9		5.5	V
最大负载电流	I_{LDO}			100		mA
静态工作电流	$I_{Q,LDO}$			12		uA
线性压差				100		mV
电源调节		$V_{IN}=V_{out, LDO}+0.2V$ to $5.5V$, $I_{out}=100mA$		0.076		%/V
负载调节		$I_{out}=0$ to $100mA$		0.002		%/mA
软启动时间				1		ms
启动时间		从使能至 LDO 完成上电的延迟时间		3		ms
输出电压精度		$T=25^{\circ}C, I_{out}=100mA$	-2	0	2	%
电源抑制比	PSRR, LDO			40		dB

表 2-6: 高压负载开关电气特性

除特殊注明以外: $V_{IN}=3.6V$, $T=25^{\circ}C$

参数	符号	条件	最小值	典型值	最大值	单位
输入电压范围	V_{IN}		2.8		5.5	V
最大负载电流	I_{HVSW}			150		mA
静态工作电流		$I_{out}=0, EN=1$		10		nA
关断状态电流		$EN=0, V_{out}=$ 开路		10		nA
关断状态电流		$EN=0, V_{out}=0V$		12		nA
导通电阻	$R_{ON, HVSW}$	$I_{out}=150mA$	$V_{in}=5V$			Ω
			$V_{in}=4.2V$	0.55		Ω
			$V_{in}=3.6V$			Ω
			$V_{in}=2.8V$			Ω
输出下拉电阻	R_{PD}	$EN=0, I_{out}=-10mA$		30		Ω
开关导通时间	$T_{ON, HVSW}$	$C_L=2.2\mu F$, 空载		100		us
开关关断时间	$T_{OFF, HVSW}$	$C_L=2.2\mu F$, 空载		350		us

表 2-7: 低压负载开关 (LVSW1-2) 电气特性

除特殊注明以外: $V_{IN}=1.8$, $T=25^\circ C$

参数	符号	条件	最小值	典型值	最大值	单位
输入电压范围	V_{IN}			1.8		V
最大负载电流	I_{LVSW}			100		mA
静态工作电流		$I_{out}=0, EN=1$		10		nA
关断状态电流		$EN=0, V_{out}=$ 开路		10		nA
关断状态电流		$EN=0, V_{out}=0V$		11		nA
导通电阻	$R_{ON, LVSW100}$	$I_{out}=100mA$		0.65		Ω
输出下拉电阻	$R_{PD, LVSW100}$	$EN=0, I_{out} = -10mA$		30		Ω
开关导通时间	$T_{ON, LVSW100}$	$R_L=36 \Omega, C_L=2.2\mu F$		100		us
开关关断时间	$T_{OFF, LVSW100}$			250		us

表 2-8: 低压负载开关 (LVSW3-5) 电气特性

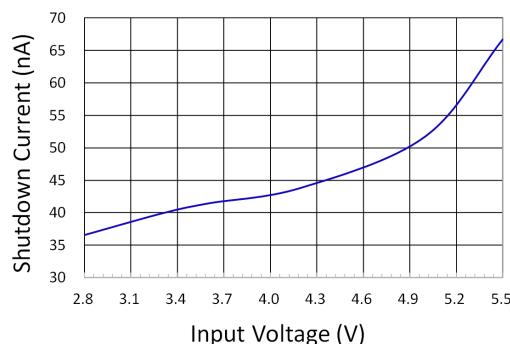
除特殊注明以外: $V_{IN}=1.8$, $T=25^\circ C$

参数	符号	条件	最小值	典型值	最大值	单位
输入电压范围	V_{IN}			1.8		V
最大负载电流	$I_{LVSW150}$			150		mA
静态工作电流		$I_{out}=0, EN=1$		12		nA
关断状态电流		$EN=0, V_{out}=$ 开路		12		nA
关断状态电流		$EN=0, V_{out}=0V$		16.5		nA
导通电阻	$R_{ON, LVSW150}$	$I_{out}=150mA$		0.4		Ω
输出下拉电阻	$R_{PD, LVSW150}$	$EN=0, I_{out} = -10mA$		30		Ω
开关导通时间	$T_{ON, LVSW150}$	$R_L=36 \Omega, C_L=2.2\mu F$		100		us
开关关断时间	$T_{OFF, LVSW150}$			250		us

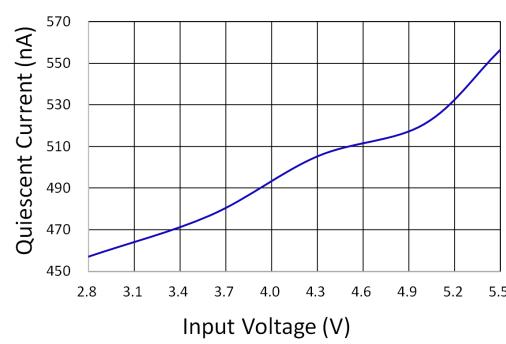
3 典型数据

3.1 降压开关转换器 (BUCK)

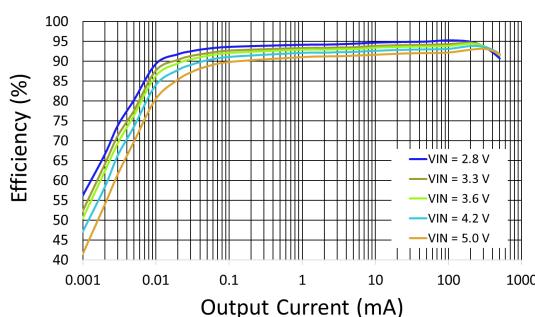
除特殊注明以外: $T=25^\circ\text{C}$



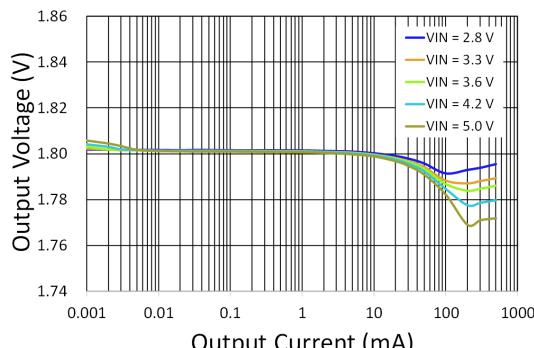
EN_BUCK = EN_LDO1 = GND
图 3-1: 芯片关断电流



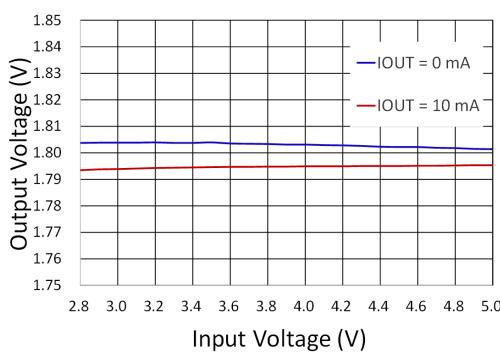
VBUCK = 1.8V, BUCK Not Switching
图 3-2: BUCK 静态电流



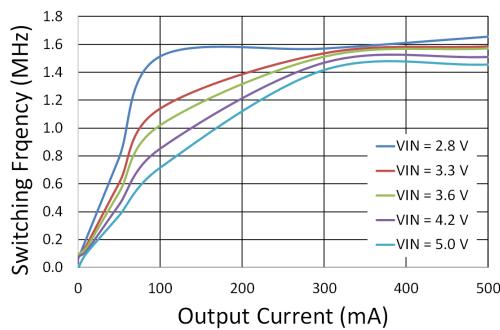
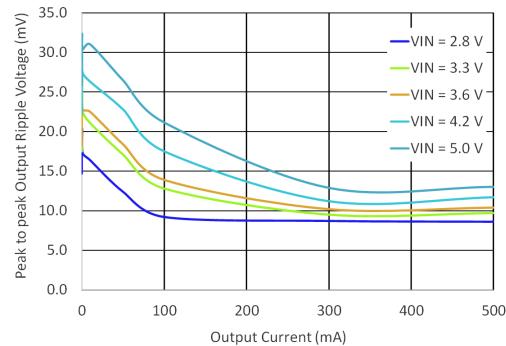
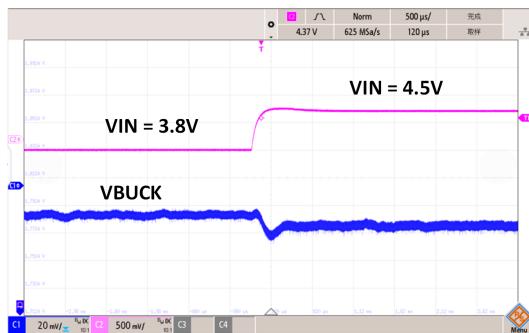
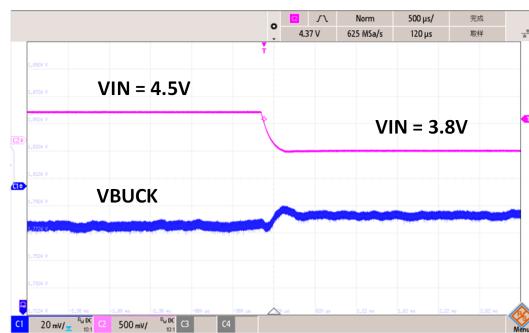
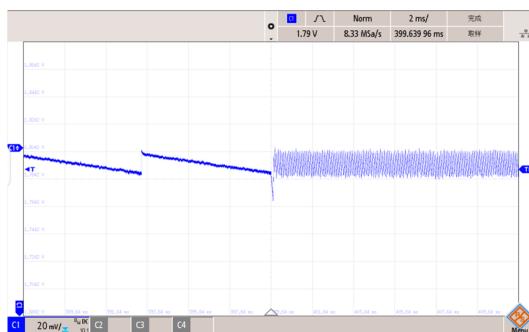
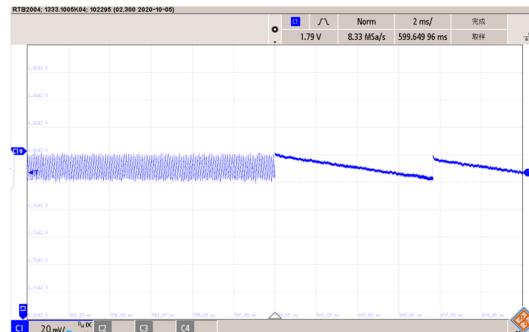
$C_{\text{OUT, BUCK}} = 10\mu\text{F}$, $L = 2.2\mu\text{H}$, $VBUCK = 1.8\text{V}$
图 3-3: BUCK 效率 vs. 负载电流

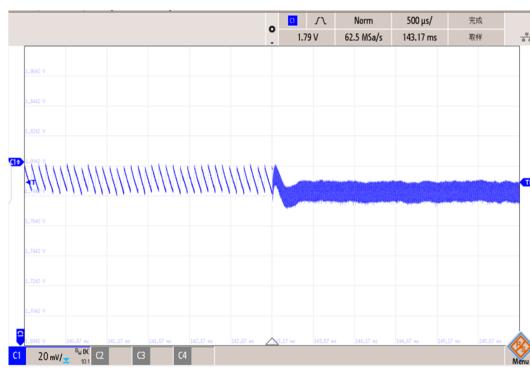


$C_{\text{OUT, BUCK}} = 10\mu\text{F}$, $L = 2.2\mu\text{H}$, $VBUCK = 1.8\text{V}$
图 3-4: BUCK 负载调节



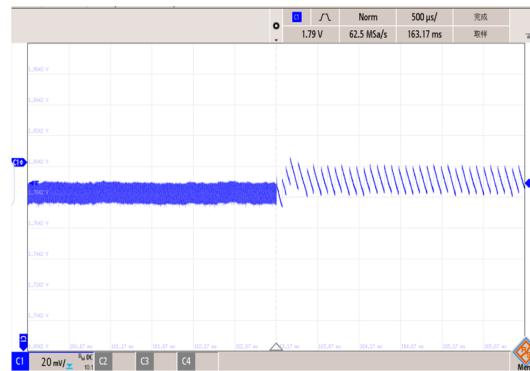
$C_{\text{OUT, BUCK}} = 10\mu\text{F}$, $L = 2.2\mu\text{H}$, $VBUCK = 1.8\text{V}$
图 3-5: BUCK 电源调节


 $C_{OUT, BUCK} = 10\mu F, L = 2.2\mu H, VBUCK = 1.8V$
图 3-6: BUCK 开关频率 vs 负载电流

 $C_{OUT, BUCK} = 10\mu F, L = 2.2\mu H, VBUCK = 1.8V$
图 3-7: BUCK 输出纹波 vs 负载电流

 $C_{OUT, BUCK} = 10\mu F, L = 2.2\mu H, VBUCK = 1.8V$
图 3-8: BUCK 电源响应, VIN: 3.8V 到 4.5V, 负载电 阻 9Ω

 $C_{OUT, BUCK} = 10\mu F, L = 2.2\mu H, VBUCK = 1.8V$
图 3-9: BUCK 电源响应, VIN: 4.5V 到 3.8V, 负载电 阻 9Ω

 $VIN = 3.6V, C_{OUT, BUCK} = 10\mu F, L = 2.2\mu H, VBUCK = 1.8V$
图 3-10: BUCK 负载响应, IOUT, BUCK: 10uA 到 1mA

 $VIN = 3.6V, C_{OUT, BUCK} = 10\mu F, L = 2.2\mu H, VBUCK = 1.8V$
图 3-11: BUCK 负载响应, IOUT, BUCK: 1mA 到 10uA



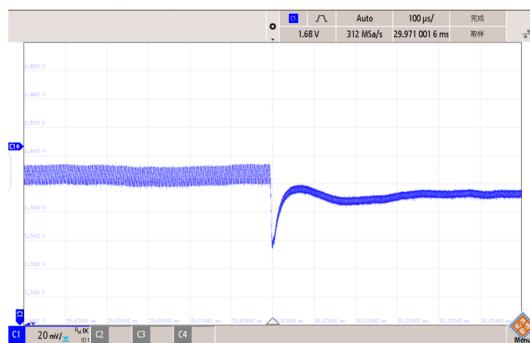
VIN = 3.6V, $C_{OUT, BUCK} = 10\mu F$, $L = 2.2\mu H$, VBUCK = 1.8V

图 3-12: BUCK 负载响应, $I_{OUT, BUCK}$: 1mA 到 50mA



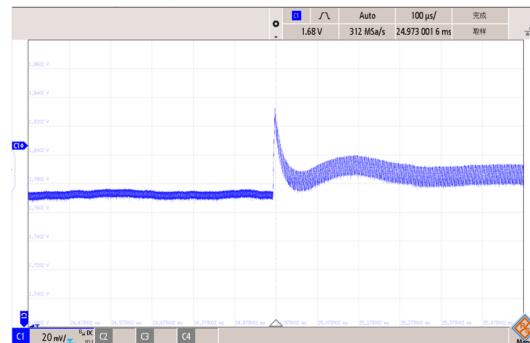
VIN = 3.6V, $C_{OUT, BUCK} = 10\mu F$, $L = 2.2\mu H$, VBUCK = 1.8V

图 3-13: BUCK 负载响应, $I_{OUT, BUCK}$: 50mA 到 1mA



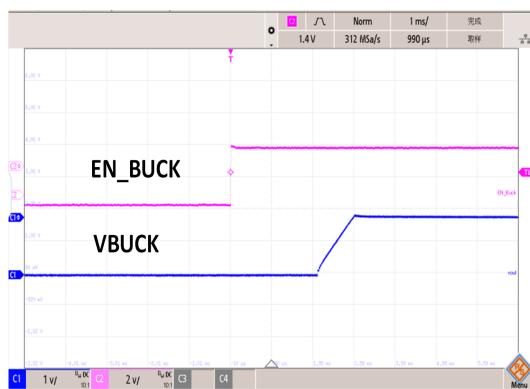
VIN = 3.6V, $C_{OUT, BUCK} = 10\mu F$, $L = 2.2\mu H$, VBUCK = 1.8V

图 3-14: BUCK 负载响应, $I_{OUT, BUCK}$: 50mA 到 300mA



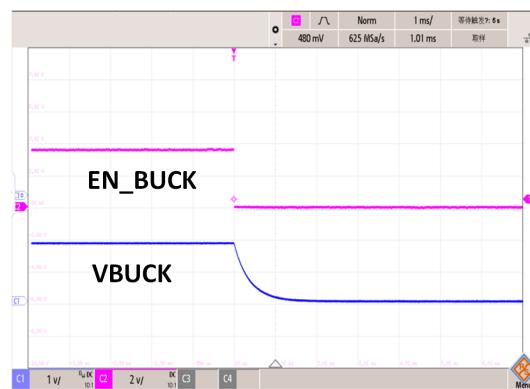
VIN = 3.6V, $C_{OUT, BUCK} = 10\mu F$, $L = 2.2\mu H$, VBUCK = 1.8V

图 3-15: BUCK 负载响应, $I_{OUT, BUCK}$: 300mA 到 50mA



VIN = 3.6V, $C_{OUT, BUCK} = 10\mu F$, $L = 2.2\mu H$, VBUCK = 1.8V

图 3-16: BUCK 启动时间, BUCK 空载

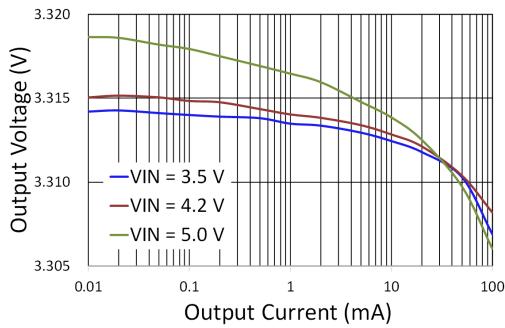


VIN = 3.6V, $C_{OUT, BUCK} = 10\mu F$, $L = 2.2\mu H$, VBUCK = 1.8V

图 3-17: BUCK 关断时间, BUCK 空载

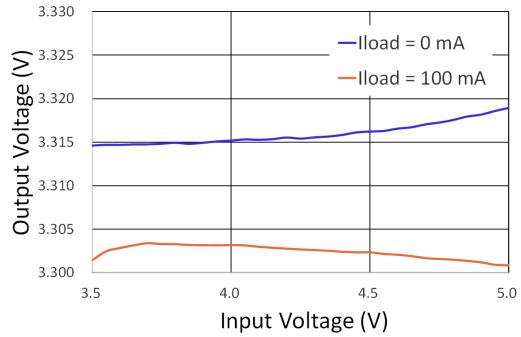
3.2 低压差稳压器 (LDO)

除特殊注明以外: $T=25^{\circ}\text{C}$



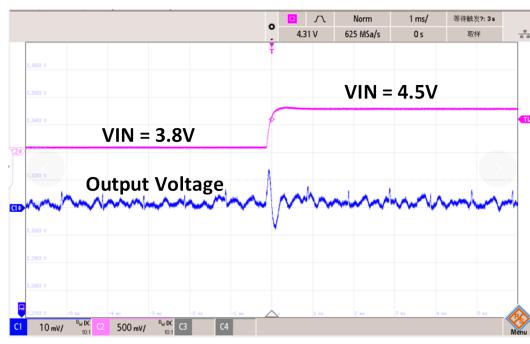
$C_{\text{OUT, LDO}} = 4.7\mu\text{F}$, $V_{\text{OUT, LDO}} = 3.3\text{V}$

图 3-18: LDO 负载调节



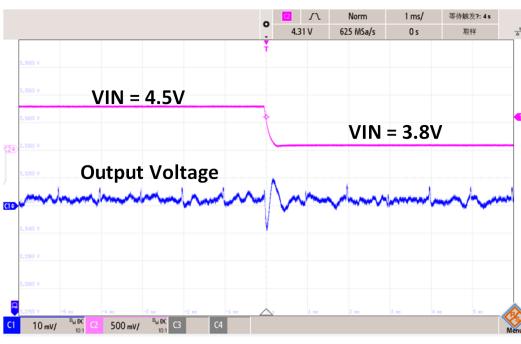
$C_{\text{OUT, LDO}} = 4.7\mu\text{F}$, $V_{\text{OUT, LDO}} = 3.3\text{V}$

图 3-19: LDO 电源调节



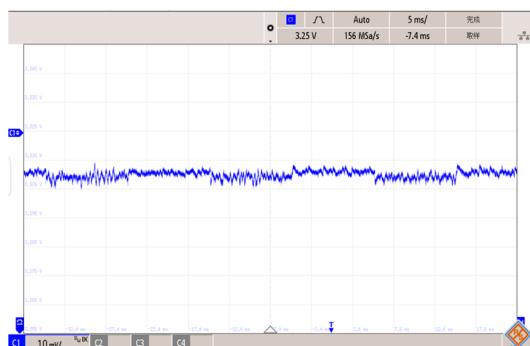
$C_{\text{OUT, LDO}} = 4.7\mu\text{F}$, $V_{\text{OUT, LDO}} = 3.3\text{V}$

图 3-20: LDO 电源响应, $VIN: 3.8\text{V}$ 到 4.5V , LDO 负载电阻 300Ω



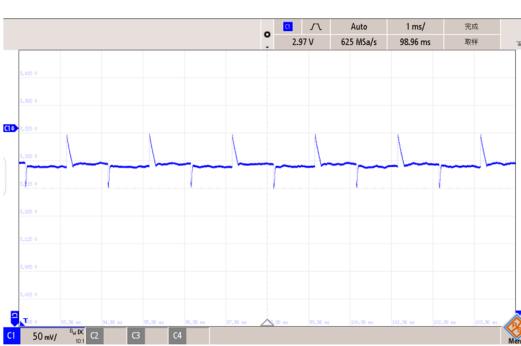
$C_{\text{OUT, LDO}} = 4.7\mu\text{F}$, $V_{\text{OUT, LDO}} = 3.3\text{V}$

图 3-21: LDO 电源响应, $VIN: 4.5\text{V}$ 到 3.8V , LDO 负载电阻 300Ω



$VIN = 3.5\text{V}$, $C_{\text{OUT, LDO}} = 4.7\mu\text{F}$, $V_{\text{OUT, LDO}} = 3.3\text{V}$

图 3-22: LDO 负载响应, $I_{\text{OUT, LDO}}: 10\mu\text{A}-1\text{mA}$



$VIN = 3.5\text{V}$, $C_{\text{OUT, LDO}} = 4.7\mu\text{F}$, $V_{\text{OUT, LDO}} = 3.3\text{V}$

图 3-23: LDO 负载响应, $I_{\text{OUT, LDO}}: 1\text{mA}-100\text{mA}$



VIN = 3.5V, $C_{OUT, LDO} = 4.7\mu F$, $V_{OUT, LDO} = 3.3V$

图 3-24: LDO 启动时间, LDO 空载



VIN = 3.5V, $C_{OUT, LDO} = 4.7\mu F$, $V_{OUT, LDO} = 3.3V$

图 3-25: LDO 启动时间, LDO 负载电阻 33Ω

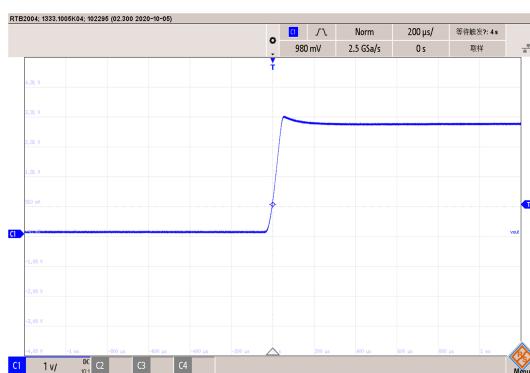


VIN = 3.5V, $C_{OUT, LDO} = 4.7\mu F$, $V_{OUT, LDO} = 3.3V$

图 3-26: LDO 关断时间, LDO 负载电阻 33Ω

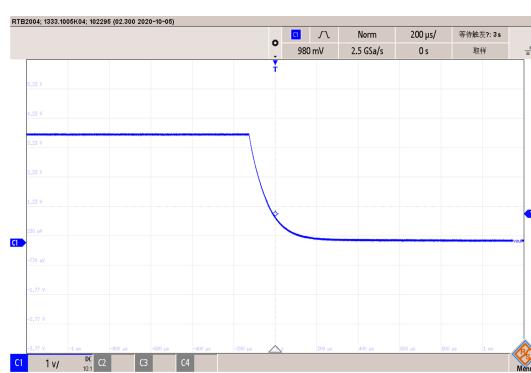
3.3 高压负载开关 (HVSW)

除特殊注明以外: $T=25^\circ C$



VIN = 3.6V, $C_{OUT, HVSW} = 2.2\mu F$

图 3-27: HVSW 上电时间, HVSW 空载

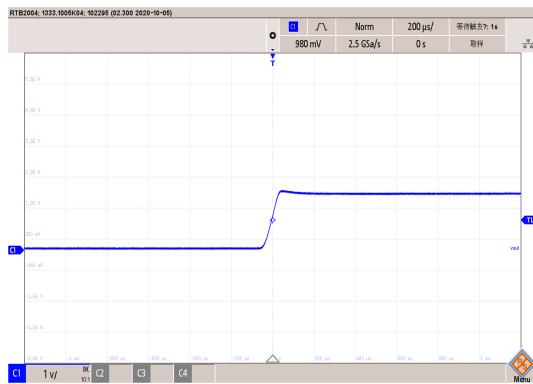


VIN = 3.6V, $C_{OUT, HVSW} = 2.2\mu F$

图 3-28: HVSW 关断时间, HVSW 空载

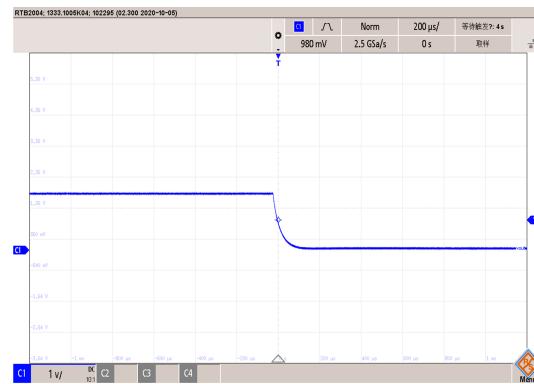
3.4 低压负载开关 (LVSW)

除特殊注明以外: $T=25^\circ\text{C}$



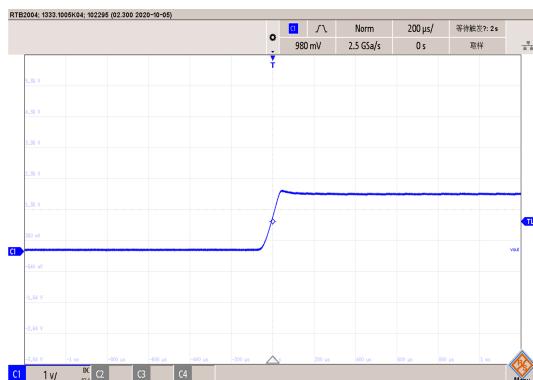
Input Voltage = VBUCK = 1.8V, $I_{\text{OUT, BUCK}} = 1\text{mA}$, $C_{\text{OUT, LVSW}} = 2.2\mu\text{F}$

图 3-29: LVSW 上电时间, LVSW 负载电阻 36Ω



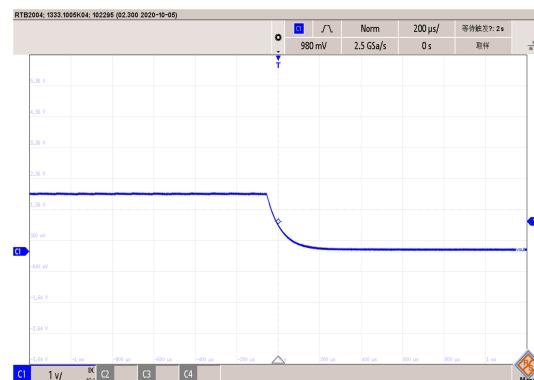
Input Voltage = VBUCK = 1.8V, $I_{\text{OUT, BUCK}} = 1\text{mA}$, $C_{\text{OUT, LVSW}} = 2.2\mu\text{F}$

图 3-30: LVSW 关断时间, LVSW 负载电阻 36Ω



Input Voltage = VBUCK = 1.8V, $I_{\text{OUT, BUCK}} = 1\text{mA}$, $C_{\text{OUT, LVSW}} = 2.2\mu\text{F}$

图 3-31: LVSW 上电时间, LVSW 空载



Input Voltage = VBUCK = 1.8V, $I_{\text{OUT, BUCK}} = 1\text{mA}$, $C_{\text{OUT, LVSW}} = 2.2\mu\text{F}$

图 3-32: LVSW 关断时间, LVSW 空载

4 双线控制接口

SF30147 芯片支持双线接口 (TWI) 来控制芯片, 芯片读写时序如图4-1和4-2所示。SF30147 寄存器说明见表4-1。

4.1 TWI 接口时序

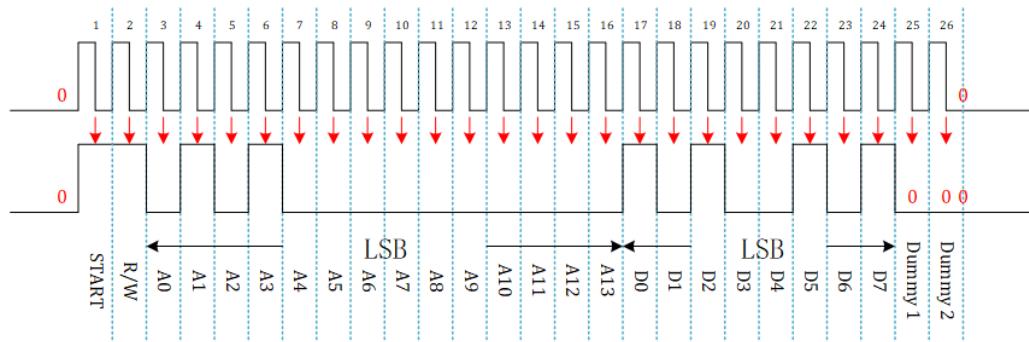


图 4-1: TWI 写时序图

写操作 (0x000A 地址写 0xA5 数据): (START) + (R/W=1) + (Addr=0x000A) + (Data=0xA5) + (2 Dummy)

注: Dummy 信号数据为 0。

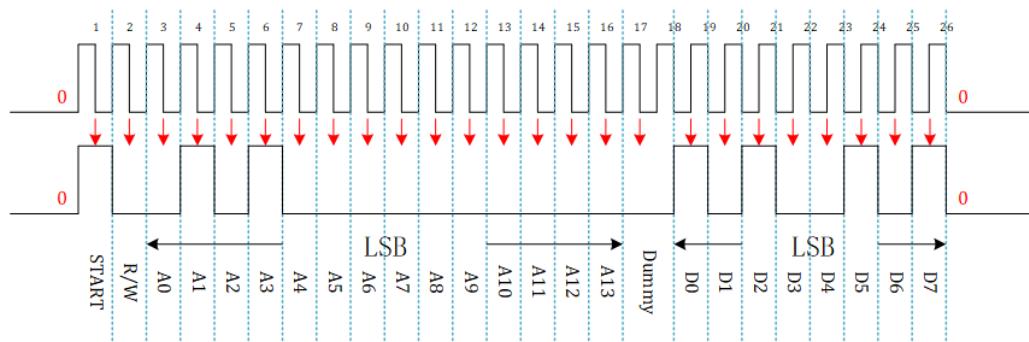


图 4-2: TWI 读时序图

读操作 (0x000A 地址读出数据 0xA5): (START) + (R/W=0) + (Addr=0x000A) + (1.5 Dummy) + (Data=0xA5)

注: 从 Dummy 开始, Master 端 SDAT 切换为输入状态; 1.5 个时钟周期的 Dummy 信号 SDAT 要保持为 0, 数据变为 Master 的 SCLK 时钟上升沿采样。

特别注意: MCU 端选择 TWI 控制的 GPIO 时, 要求是默认低电平输出, 在初始化中避免 GPIO 的变化导致触发 START 错误命令, 否则至少需要 26 个时钟的 Dummy 才能使 SF30147 退出错误命令处理并再次进入接受命令状态。

4.2 驱动代码示例

```

1: /**
2: */
3: * @file pmic_controller.c
4:
5: * @author Sifli software development team
6:
7: * @brief This file includes sample driver code for PMIC controller.
8: */
9: */
10:
11: #include "board.h"
12:
13: #define PMC_LSB (1)
14:
15: /* Clock line setting level, user should realize it on own platform */
16: #define SCL(a)
17: /* Data line setting level, user should realize it on own platform */
18: #define SDA(a)
19: /* Get data line level, for read data, user should realize it on own platform */
20: #define SDO()
21: /* Data line set to input mode, user should realize it on own platform */
22: #define CFG_SDA_INPUT_MODE()
23: /* Data line set to output mode(default), user should realize it on own platform */
24: #define CFG_SDA_OUTPUT_MODE()
25:
26: /* Half cycle duration, user should realize it on own platform */
27: #define PMIC_WAIT_HALF()
28:
29:
30:
31: /** @brief PMIC clock data line process with 1 cycle.
32:  * @param data_level data remain status in this cycle.
33: */
34: void PMIC_Cycle(int data_level)
35: {
36:     SCL(1);
37:     SDA(data_level); /* Before scl down to make sure falling edge data stable */
38:     PMIC_WAIT_HALF();
39:     SCL(0);
40:     PMIC_WAIT_HALF();
41: }
42:
43: /** @brief PMIC set address/data.
44:  * @param len bits counter of data.
45:  * @param data value need set to data line.
46: */
47: void PMIC_set_bits(uint8_t len, uint16_t data)
48: {
49:     int i, bit;
50:
51:     //SDA(1);
52: #if PMC_LSB
53:     for (i = 0; i < len; i++)
54: #else
55:     // highest bit first
56:     for (i = len - 1; i >= 0; i--)
57: #endif
58:     {
59:         bit = (data >> i) & 1;
60:         PMIC_Cycle(bit);
61:     }
62: }

```

```

63:
64: /** @brief PMIC get data from data line, rising edge valid.
65:  * @param len bits counter of data.
66:  * @retval data value get from data line.
67: */
68: uint32_t PMIC_get_bits(uint8_t len)
69: {
70:     int i;
71:     uint32_t data = 0;
72:
73:     for (i = 0; i < len; i++)
74:     {
75:         SCL(0);
76:         PMIC_WAIT_HALF();
77:         data <= 1;
78:         data |= SDO() & 1; // for master use rising to get data
79:         SCL(1);
80:         PMIC_WAIT_HALF();
81:     }
82:
83: #if PMC_LSB
84:     uint32_t res = 0;
85:
86:     for (i = 0; i < len; i++)
87: // switch big/little endian
88:     {
89:         res |= ((data >> i) & 0x1) << (len - i - 1);
90:     }
91:     data = res;
92: #endif
93:     return data;
94: } « end PMIC_get_bits »
95:
96:
97: /**
98: * Read PMIC register, slave addr 14 bits, reg addr 8 bits
99: * Timing: 1 cyc start H + 1 cyc cmd L(read) + 14 cyc addr + 1 cyc dummy + 0.5cyc() + 8 cyc rdata
100: * 0.5cyc between dummy and rdata : slave send at failing, master read at rising to make sure get data
101: */
102: uint8_t PMIC_ReadReg(uint16_t RegAddr)
103: {
104:     uint8_t res;
105:     // 1cyc start H
106:     PMIC_Cycle(1);
107:
108:     // 1 cyc cmd L for read
109:     PMIC_Cycle(0);
110:
111:     // 14 cycle addr
112:     PMIC_set_bits(14, RegAddr);
113:
114:     // 1 dummy cyc
115:     PMIC_Cycle(0); // default to low when dummy
116:
117:     // switch sda to input
118:     CFG_SDA_INPUT_MODE();
119:
120:     // 0.5 cycle switch, data from falling to rising
121:     SCL(1);
122:     PMIC_WAIT_HALF();
123:
124:     res = (uint8_t)PMIC_get_bits(8);
125:
126:     // set default output
127:     CFG_SDA_OUTPUT_MODE();
128:
129:     // set idle, default SDA/SCL to low
130:     SCL(0);
131:     SDA(0);
132:
133:     return res;
134: } « end PMIC_ReadReg »

```

```
135:  
136: /**/  
137: * Write PMIC register, slave addr 14 bits, reg addr 8 bits  
138: * Timing: 1 cyc start H + 1 cyc cmd H(write) + 14 cyc addr + 8 cyc wdata + 1 cycle dummy  
139: ***/  
140: void PMIC_WriteReg(uint16_t RegAddr, uint8_t Val)  
141: {  
142:     // 1cyc start H  
143:     PMIC_Cycle(1);  
144:     // 1 cyc cmd H for write  
145:     PMIC_Cycle(1);  
146:     // 14 cycle addr  
147:     PMIC_set_bits(14, RegAddr);  
148:     // 8 cycle data  
149:     PMIC_set_bits(8, Val);  
150:     // 1 dummy cyc, set data to 0  
151:     PMIC_Cycle(0);  
152:     // set idle, default SDA/SCL to low  
153:     PMIC_Cycle(0);  
154:     // return;  
155: } « end PMIC_WriteReg »
```

4.3 寄存器表

表 4-1: SF30147 寄存器说明

地址	读/写	缺省值	名称	描述
0x0000		0x5C	BUCK_SR	BUCK 控制寄存器
[5:2]	rw	4'h7	VBUCK_TRIM	微调 BUCK 输出电压, 调整范围: 1.761V~1.847V; 步长约为 6.0mV。
0x0005		0x00	BUCK_SR	BUCK 状态寄存器
[2]	r	1'h0	BUCK_PG_OUT	BUCK 上电完成指示信号, BUCK_PG_OUT=1'h0: BUCK 上电尚未完成; BUCK_PG_OUT=1'h1: BUCK 上电完成。
[1]	r	1'h0	BUCK_UVLO_OUT	BUCK 欠压锁定指示信号, BUCK_UVLO_OUT=1'h0: BUCK 处于正常工作状态; BUCK_UVLO_OUT=1'h1: BUCK 处于欠压锁定状态。
0x0006		0x1E	LDO4_CR	LDO4 控制寄存器
[6:3]	rw	4'h3	LDO4_SET_VOUT	设置 LDO4 输出电压, 步长 50mV。 LDO4_SET_VOUT=4'h0: LDO4 输出电压 = 2.65V; LDO4_SET_VOUT=4'hf: LDO4 输出电压 = 3.4V; LDO4_SET_VOUT=4'h3: LDO4 输出电压 = 2.8V (默认值)。
[0]	rw	1'h0	LDO4_EN	LDO4 使能信号, LDO4_EN=1'h0: 关断 LDO4; LDO4_EN=1'h1: 使能 LDO4。
0x0007		0xBE	LDO3_CR	LDO3 控制寄存器
[7]	rw	1'h1	LDO3_SEL_PAD_EN	LDO3 使能控制信号, LDO3_SEL_PAD_EN=1'h0: LDO3 使能由 TWI 接口控制; LDO3_SEL_PAD_EN=1'h1: LDO3 使能由引脚 EN_LDO3 的电平控制。
[6:3]	rw	4'h7	LDO3_SET_VOUT	设置 LDO3 输出电压, 步长 50mV。 LDO3_SET_VOUT=4'h0: LDO3 输出电压 = 2.65V; LDO3_SET_VOUT=4'hf: LDO3 输出电压 = 3.4V; LDO3_SET_VOUT=4'h7: LDO3 输出电压 = 3.0V (默认值)。
[0]	rw	1'h0	LDO3_EN	LDO3 使能信号, LDO3_EN=1'h0: 关断 LDO3; LDO3_EN=1'h1: 使能 LDO3。

续表下页...

表 4-1: SF30147 寄存器说明 (续)

地址	读/写	缺省值	名称	描述
0x0008		0x00	LDO2_CR	LDO2 控制寄存器
[6:3]	rw	4'hd	LDO2_SET_VOUT	设置 LDO2 输出电压, 步长 50mV。 LDO2_SET_VOUT=4'h0: LDO2 输出电压 = 2.65V; LDO2_SET_VOUT=4'hf: LDO2 输出电压 = 3.4V; LDO2_SET_VOUT=4'hd: LDO2 输出电压 = 3.3V (默认值)。
[0]	rw	1'h0	LDO2_EN	LDO2 使能信号, LDO2_EN=1'h0: 关断 LDO2; LDO2_EN=1'h1: 使能 LDO2。
0x0009		0x00	LDO1_CR	LDO1 控制寄存器
[6:3]	rw	4'hd	LDO1_SET_VOUT	设置 LDO1 输出电压, 步长 50mV。 LDO1_SET_VOUT=4'h0: LDO1 输出电压 = 2.65V; LDO1_SET_VOUT=4'hf: LDO1 输出电压 = 3.4V; LDO1_SET_VOUT=4'hd: LDO1 输出电压 = 3.3V (默认值)。
0x000A		0x00	LDO_SR	LDO 状态寄存器
[3]	r	1'h0	LDO1_PG_OUT	LDO1 上电完成指示信号, LDO1_PG_OUT=1'h0: LDO1 上电尚未完成; LDO1_PG_OUT =1'h1: LDO1 上电完成。
[2]	r	1'h0	LDO4_PG_OUT	LDO4 上电完成指示信号, LDO4_PG_OUT=1'h0: LDO4 上电尚未完成; LDO4_PG_OUT =1'h1: LDO4 上电完成。
[1]	r	1'h0	LDO3_PG_OUT	LDO3 上电完成指示信号, LDO3_PG_OUT=1'h0: LDO3 上电尚未完成; LDO3_PG_OUT =1'h1: LDO3 上电完成。
[0]	r	1'h0	LDO2_PG_OUT	LDO2 上电完成指示信号, LDO2_PG_OUT=1'h0: LDO2 上电尚未完成; LDO2_PG_OUT =1'h1: LDO2 上电完成。
0x000C		0x00	LOADSW_CR	负载开关控制寄存器
[7]	rw	1'h0	HVSW2_EN	HVSW2 使能信号, HVSW2_EN=1'h0: 关断 HVSW2; HVSW2_EN =1'h1: 使能 HVSW2。
[6]	rw	1'h0	HVSW1_EN	HVSW1 使能信号, HVSW1_EN=1'h0: 关断 HVSW1; HVSW1_EN =1'h1: 使能 HVSW1。
[5]	rw	1'h0	LVSW5_EN	LVSW5 使能信号, LVSW5_EN=1'h0: 关断 LVSW5; LVSW5_EN =1'h1: 使能 LVSW5。
[4]	rw	1'h0	LVSW4_EN	LVSW4 使能信号, LVSW4_EN=1'h0: 关断 LVSW4; LVSW4_EN =1'h1: 使能 LVSW4。

续表下页...

表 4-1: SF30147 寄存器说明 (续)

地址	读/写	缺省值	名称	描述
[3]	rw	1'h0	LVSW3_EN	LVSW3 使能信号, LVSW3_EN=1'h0: 关断 LVSW3; LVSW3_EN =1'h1: 使能 LVSW3。
[2]	rw	1'h0	LVSW2_EN	LVSW2 使能信号, LVSW2_EN=1'h0: 关断 LVSW2; LVSW2_EN =1'h1: 使能 LVSW2。
[1]	rw	1'h0	LVSW1_EN	LVSW1 使能信号, LVSW1_EN=1'h0: 关断 LVSW1; LVSW1_EN =1'h1: 使能 LVSW1。
[0]	rw	1'h1	LVSW1_SEL_PAD_EN	LVSW1 使能控制信号, LVSW1_SEL_PAD_EN=1'h0: LVSW1 使能由 TWI 接口控制; LVSW1_SEL_PAD_EN=1'h1: LVSW1 使能由引脚 EN_LVSW1 的电平控制。
0x000D		0x00	PAD_CR	引脚控制寄存器
[5]	rw	1'h0	SCLK_DS	SCLK 引脚的驱动强度控制, SCLK_DS=1'h0: 引脚最大驱动电流 4mA; SCLK_DS=1'h1: 引脚最大驱动电流 12mA。
[3]	rw	1'h1	SCLK_PE	SCLK 引脚的下拉控制, SCLK_PE=1'h0: 断开片上下拉电阻; SCLK_PE=1'h1: 使能片上下拉电阻。
[2]	rw	1'h0	SDAT_DS	SDAT 引脚的驱动强度控制, SDAT_DS=1'h0: 引脚最大驱动电流 4mA; SDAT_DS=1'h1: 引脚最大驱动电流 12mA。
[0]	rw	1'h1	SDAT_PE	SDAT 引脚的下拉控制, SDAT_PE=1'h0: 断开片上下拉电阻; SDAT_PE=1'h1: 使能片上下拉电阻。

5 应用指南

5.1 典型应用电路

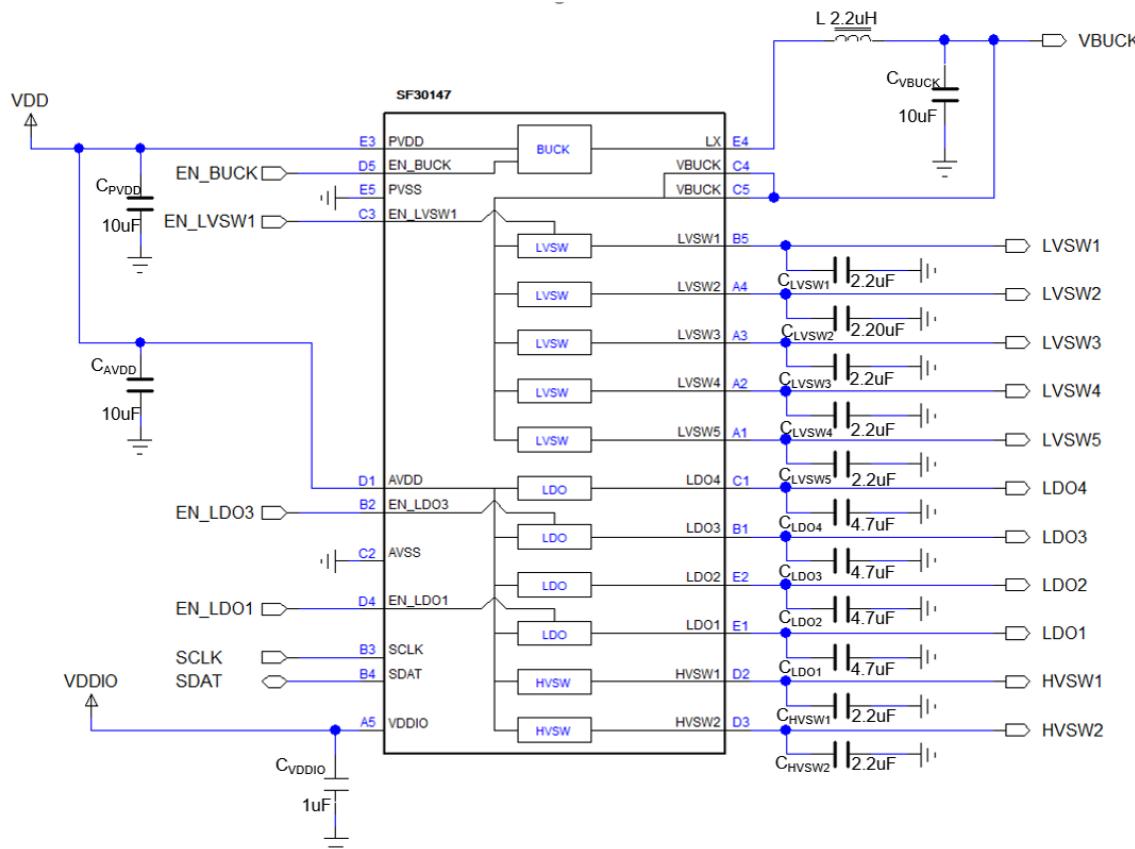


图 5-1: SF30147 WLCSP 封装应用电路图

如图5-1所示, SF30147 芯片内集成了 1 个 DCDC 降压转换器 (BUCK), 5 个低压负载开关 (LVSW1~LVSW5), 4 个 LDO (LDO1~LDO4), 2 个高压负载开关 (HVSW1~HVSW2)。芯片支持 TWI 接口来控制内部电源模块 (除去 BUCK、LDO1) 的开关。

BUCK、LDO1 分别由使能信号 EN_BUCK、EN_LDO1 控制, 不提供内部寄存器控制方式。

LVSW1、LDO3 默认状态下通过外部 EN 控制, 也可以通过设置控制字 LVSW1_SEL_PAD_EN 和 LDO3_SEL_PAD_EN 改为 TWI 接口控制 (见表4-1)。

EN_BUCK 和 EN_LVSW1 的有效电压域为 PVDD, EN_LDO1 和 EN_LDO3 的有效电压域为 AVDD。默认 EN 有效时可以通过电阻上拉到对应的电压域上, 默认 EN 无效时可以将 EN 直接接到 GND 上。

TWI 只有 PVDD/AVDD 和 VDDIO 正常供电后才可以通讯, 在 1.8V 的逻辑接口电平时, BUCK 的使能默认打开, 并将输出接到 VDDIO 上, 提供 IO 电源, 在 3.3V 的逻辑接口电平时, LDO1 的使能默认打开, 并将输出接到 VDDIOI 上, 提供 IO 电源。

5.2 输入电容选择

输入电容可以抑制开关电源导致的输入电压波动和噪声，推荐采用陶瓷电容，电容值及耐压值参照表5-1。

表 5-1: 输入电容值及耐压值参照表

输入电容	电容值 (uF)	≥ 耐压值 (V)
C_{PVDD}	10	10
C_{AVDD}	10	10
C_{VDDIO}	1	10

5.3 输出电容选择

输出电容可以输出电压抑制纹波和负载电流变化引起的输出电压波动，推荐采用陶瓷电容，电容值及耐压值参照表5-2。

表 5-2: 输出电容值及耐压值参照表

输出电容	电容值 (uF)	≥ 耐压值 (V)
C_{VBUCK}	10	10
C_{LVSW1}	2.2	6.3
C_{LVSW2}	2.2	6.3
C_{LVSW3}	2.2	6.3
C_{LVSW4}	2.2	6.3
C_{LVSW5}	2.2	6.3
C_{HVSW1}	2.2	6.3
C_{HVSW2}	2.2	6.3
C_{LDO1}	4.7	6.3
C_{LDO2}	4.7	6.3
C_{LDO3}	4.7	6.3
C_{LDO4}	4.7	6.3

5.4 功率电感选择

功率电感是影响性能和功能的关键器件。SF30147 支持 2.2uH 电感。建议采用低直流阻抗 (DCR)，高饱和电流 (I_{sat}) 的电感。较大直流阻抗的电感会降低功率转换效率。过低饱和电流会造成电感内磁场强度饱和，导致电感值急剧下降，从而导致过流，效率急剧降低，噪声恶化，甚至器件损坏。推荐 DCR (直流阻抗) $\leq 0.2\Omega$, I_{sat} (饱和电流) $\geq 1.5A$ 。

5.5 推荐电感型号

表 5-3: 推荐电感型号和厂商

型号	厂家	参数
DFE201612E-2R2M#	muRata	电感 = 2.2uH; DCR=0.116Ω; 饱和电流 $I_{sat}=2.4A$; 额定电流 = 1.8A

5.6 PCB 布局

PCB 设计应遵循以下几点原则：

1. BUCK 输入电容尽量靠近电源 (PVDD) 和地 (PVSS) 管脚；
2. LDO 输入电容尽量靠近电源 (AVDD) 管脚；
3. 电感应该尽量靠近 LX 和 VBUCK 管脚；
4. BUCK 输出电容尽量靠近 VBUCK 和地 (PVSS) 管脚；
5. LDO 输出电容尽量靠近相应的输出管脚；
6. HVSW 输出电容尽量靠近相应的输出管脚；
7. LVSW 输出电容尽量靠近相应的输出管脚；
8. BUCK 应该尽量远离敏感信号和电路，例如射频电路、音频电路、晶振电路以及传感器和信号采集电路；
9. 根据电流和面积，尽量用宽且短的走线。

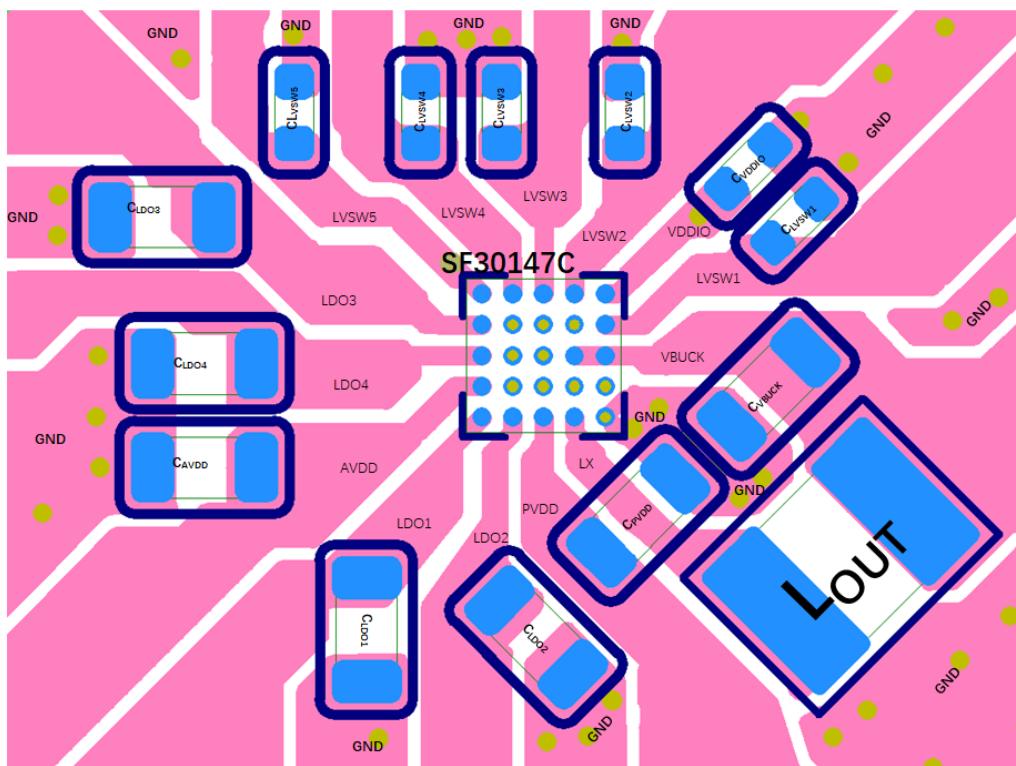


图 5-2: PCB 布线图 Top Side

5.7 智能手表上的推荐应用方案

在基于思澈科技的 SF32LB55x 系列芯片的智能手表方案上，SF30147 一颗电源芯片基本解决整板供电需求。如图 5-3 和图 5-4 所示，SF32LB55x 的 PVDD_PMU、AVDD_BRF、AVDD_DSI 和 VDDIO 由 SF30147 的 BUCK 输出常供 1.8V 电压，VDD_SIP 由 BUCK 经过一个外置的负载开关供 1.8V 电压，AVDD33 由 SF30147 的 LDO1 或外置 LDO 芯片常供 3.3V 电压。方案 1 和方案 2 的区别在于 SF30147 的 LDO1 有 9.4uA 的静态电流，外置 LDO 的静态电流可以选 1uA 左右的，这样待机功耗会降低一部分。

方案 1 中，BUCK 和 LDO1 上电默认开启，会一直有电压输出；LDO3 和 LVSW1 上电默认关闭，需要通过 TWI

来设置寄存器打开输出。方案 2 中，只有 BUCK 上电默认开启，会一直有电压输出；LDO1、LDO3 和 LVSW1 上电默认关闭，LDO1 的输出不做使用，LDO3 和 LVSW1 需要通过 TWI 来设置寄存器打开输出。

除了 BUCK 和 LDO1 以外，其他 LDO、HVSW 和 LVSW 对所接外设没有特别要求，请根据需要的电流驱动能力来选择具体用哪个电源模块。

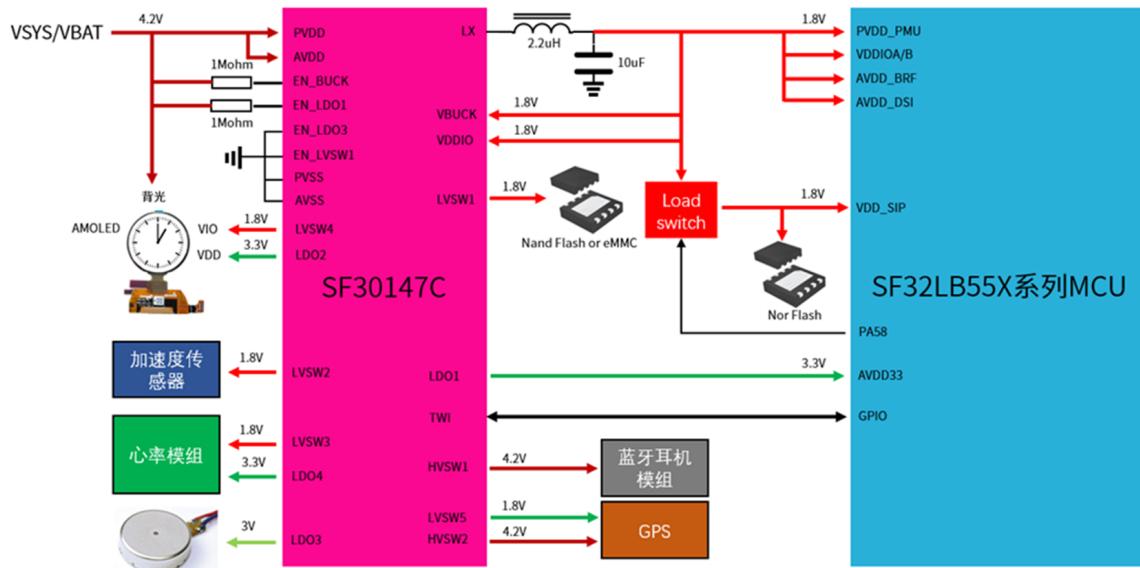


图 5-3: 智能手表应用方案 1

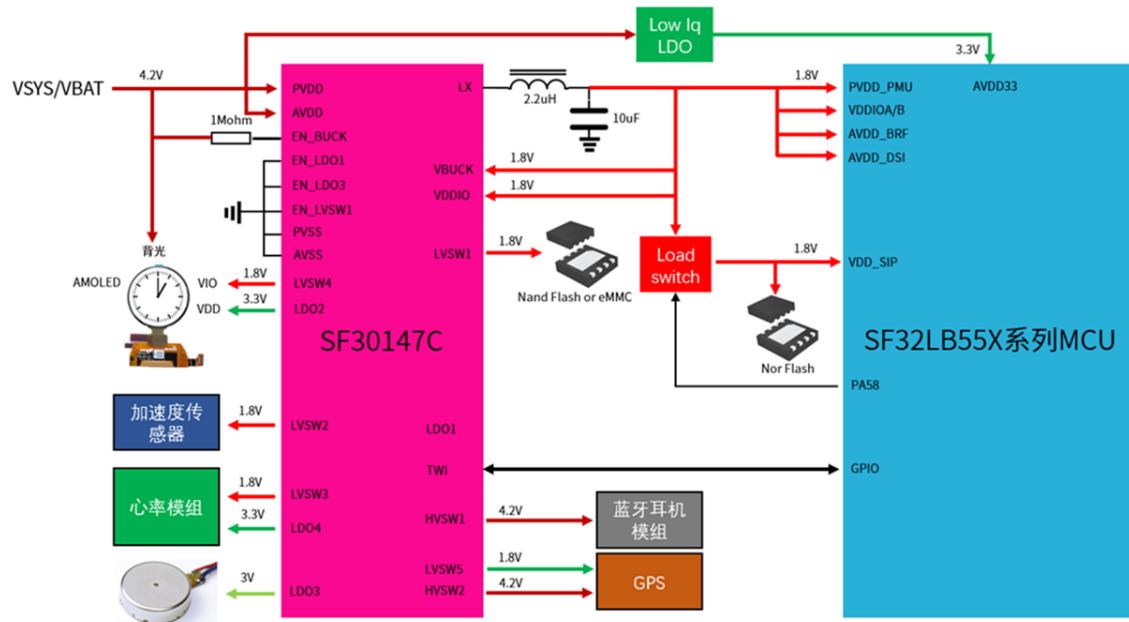


图 5-4: 智能手表应用方案 2

6 封装、机械和订购信息

6.1 封装尺寸

SF30147 WLCSP 封装, $2.03\text{mm} \times 2.03\text{mm} \times 0.635\text{mm}$, 0.4mm 间距, 详细尺寸如图6-1所示:

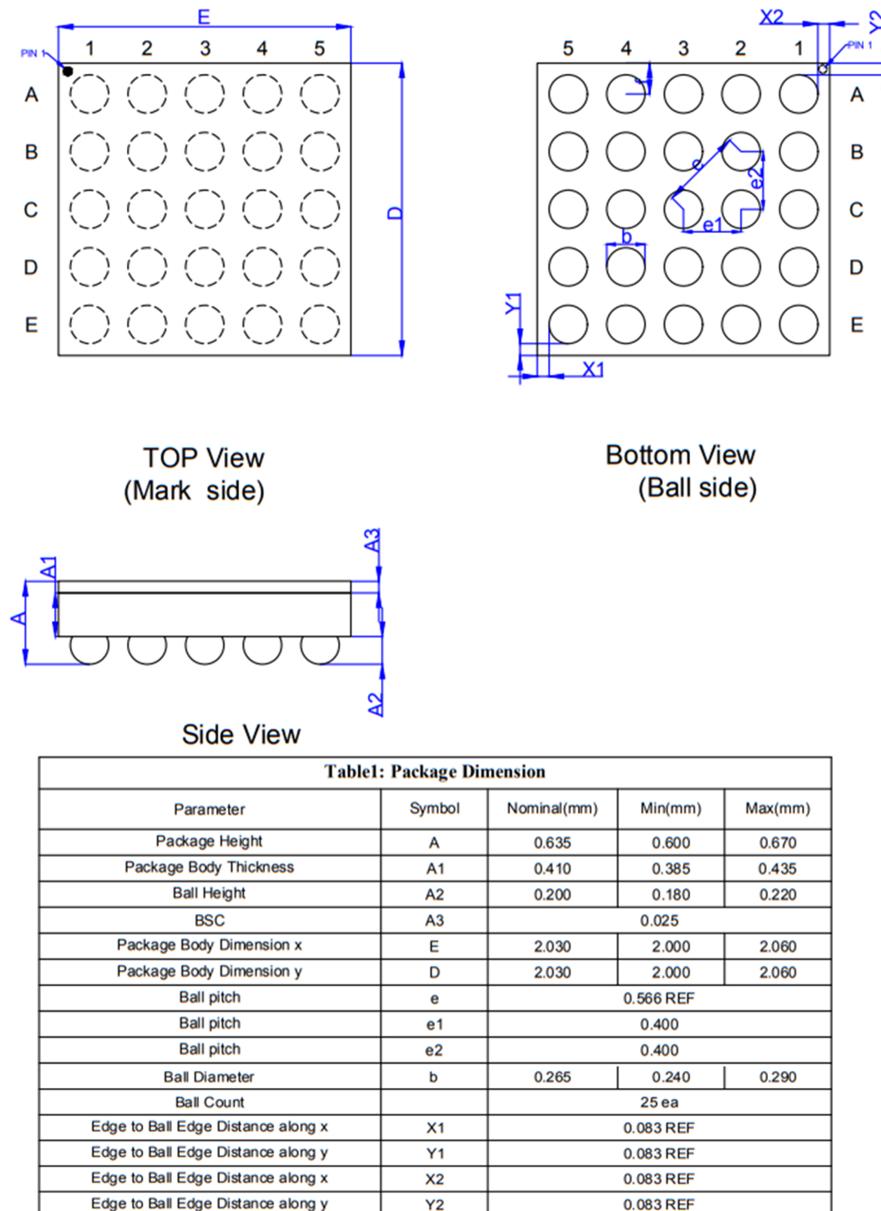


图 6-1: SF30147 WLCSP 封装尺寸图

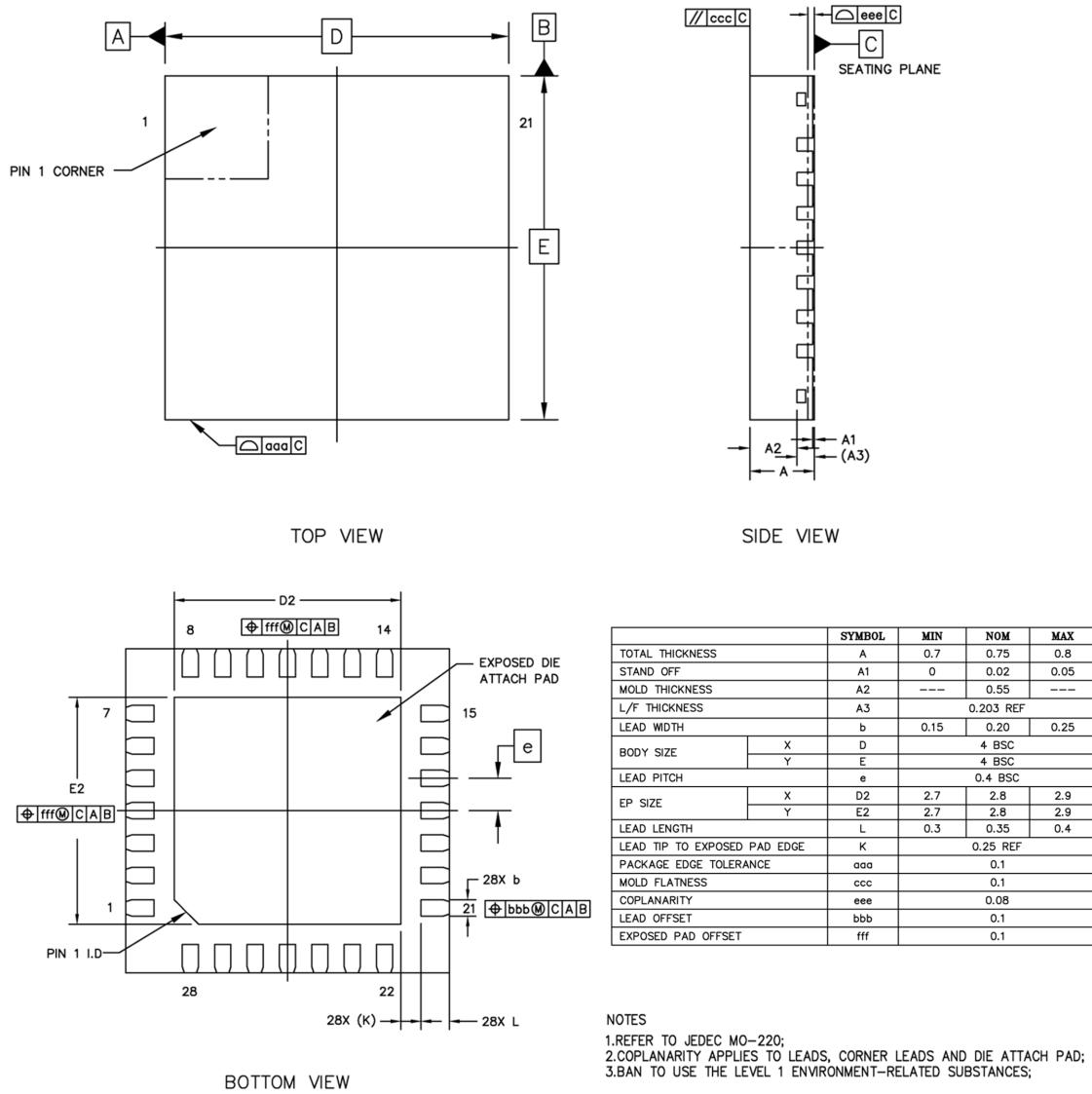


图 6-2: SF30147 QFN 封装尺寸图

6.2 焊盘尺寸

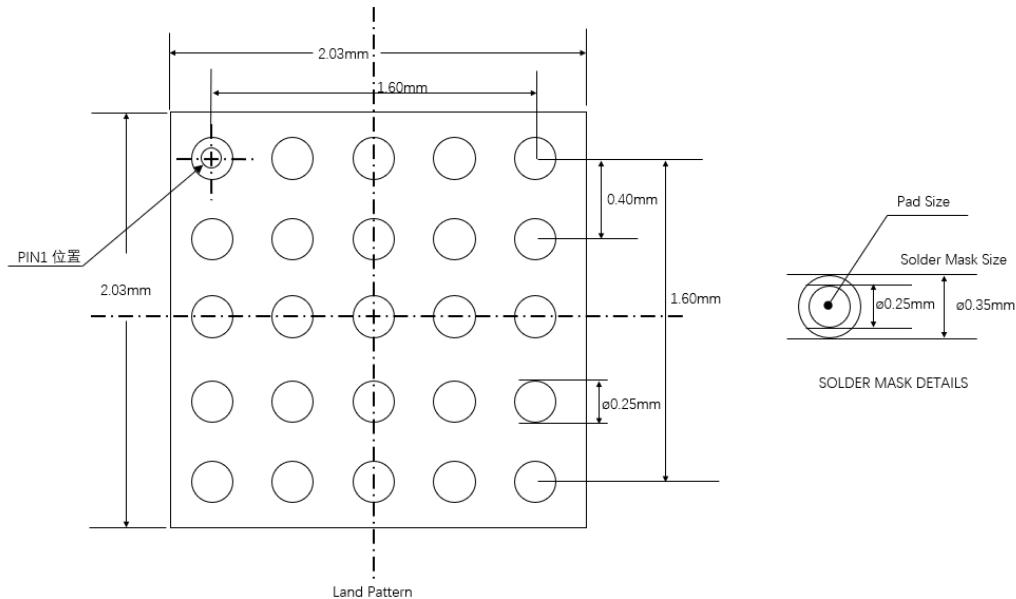


图 6-3: 焊盘尺寸

6.3 料盘尺寸

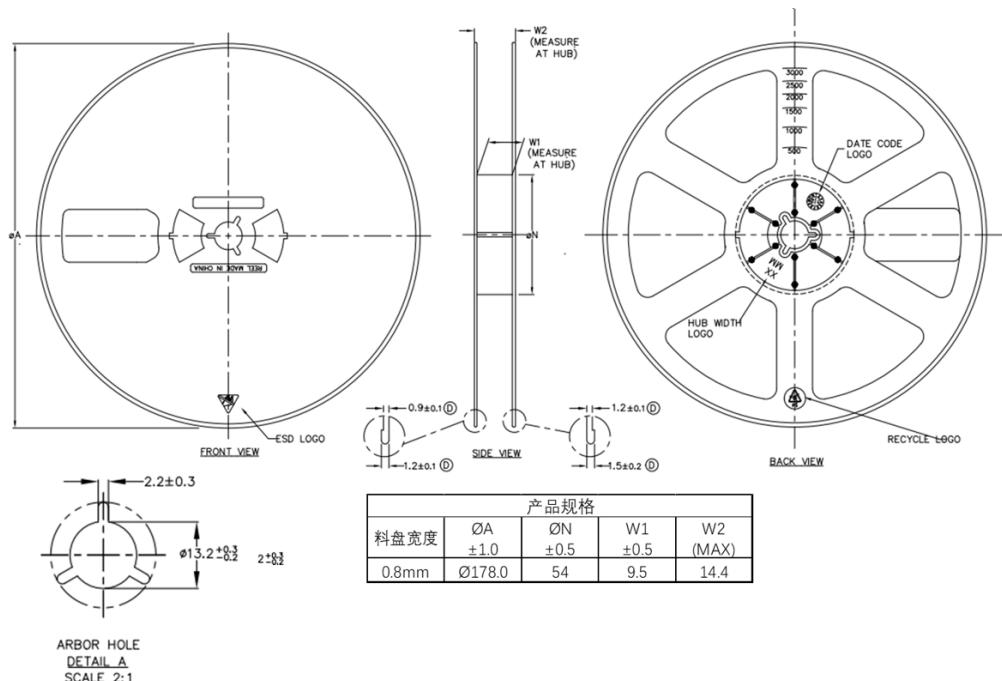


图 6-4: 料盘尺寸

6.4 卷带尺寸

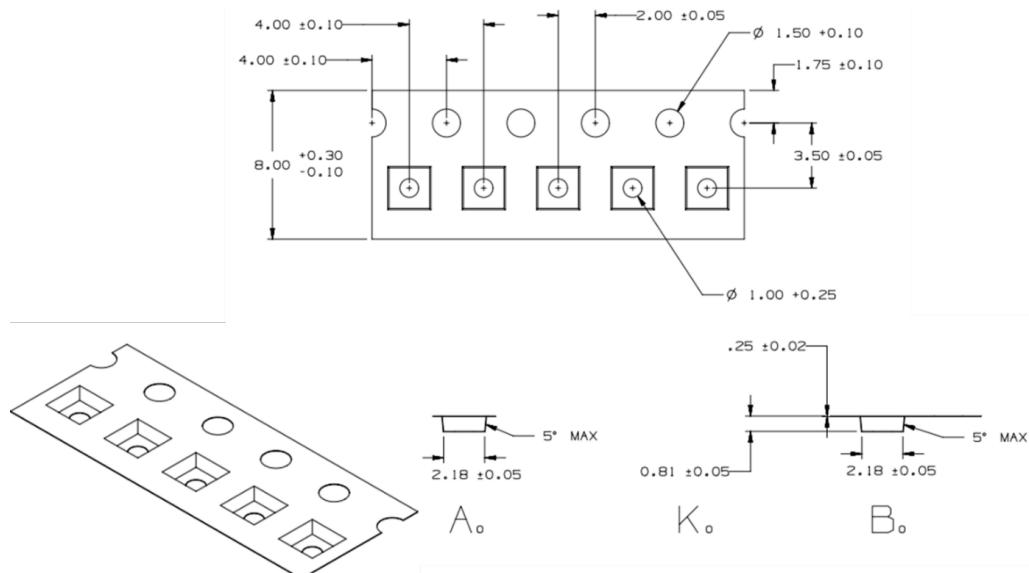


图 6-5: 卷带尺寸

6.5 分级回流焊

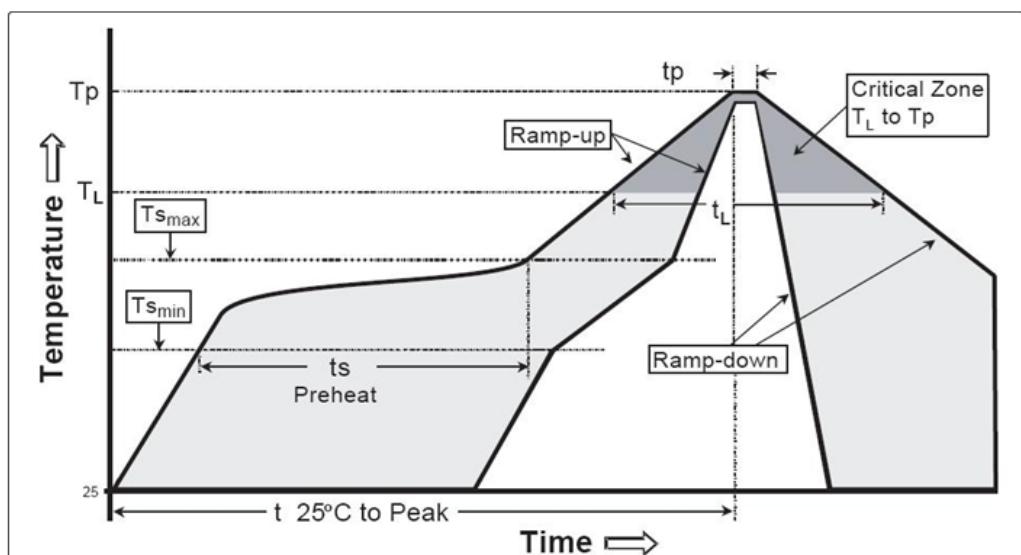


图 6-6: 分级回流焊

表 6-1: 分级回流焊对照表

项目	锡-铅工艺	无铅工艺
平均升温速率 ($T_{s_{\max}}$ to T_p)	最大 3°C/秒	最大 3°C/秒
预热初温 ($T_{s_{\min}}$)	100°C	150°C
预热目标温度 ($T_{s_{\max}}$)	100°C	200°C
预热时长 ($T_{s_{\min}}$ to $T_{s_{\max}}$)	60-120 秒	60-180 秒
恒温温度 (T_L)	183°C	217°C
恒温时长 (t_L)	60-150 秒	60-150 秒
尖峰温度 (T_p)	225+0/-5°C	240+0/-5°C
尖峰温度时长 (t_p)	10-30 秒	20-40 秒
降温速率	最大 6°C/秒	最大 6°C/秒
25°C 到尖峰温度时长 (t)	最多 6 分钟	最多 8 分钟

表 6-2: 无铅工艺峰值回流温度对照表

封装厚度	体积 (mm^3) <350	体积 (mm^3) ≥ 350
<2.5mm	240 + 0/-5°C	225 + 0/-5°C
$\geq 2.5\text{mm}$	225 + 0/-5°C	225 + 0/-5°C

表 6-3: 无铅工艺分级回流温度对照表

封装厚度	体积 (mm^3) <350	体积 (mm^3) $350-2000$	体积 (mm^3) >2000
<1.6mm	260 + 0 °C	260 + 0 °C	260 + 0 °C
1.6mm - 2.5mm	260 + 0 °C	250 + 0 °C	245 + 0 °C
$\geq 2.5\text{mm}$	250 + 0 °C	245 + 0 °C	245 + 0 °C

6.6 订购信息

表 6-4: 订购信息

料号	封装	顶层标记	每盘数量 (PCS)
SF30147	WLCSP: 2.03mm×2.03mm×0.635mm; - 25B	TSAx YWW	3000

免责声明和版权公告

思澈科技（上海）有限公司保留随时对产品和/或本文档进行更正、修改、改进和其他变更的权利，包括其中的信息、参数、链接、URL 地址等。如有变更，恕不另行通知。

思澈科技（上海）有限公司在此未授予任何知识产权的明示或暗示的许可。

Sifli 和 SiFli 标识是思澈科技（上海）有限公司的商标。本文档中出现的所有其他商标、服务标记、商品名称、产品名称和标识均属其各自所有者的财产。

地址：上海市浦东新区达尔文路 88 号半岛科技园 12 栋 5 楼 201203 邮箱：sales@sifli.com

©2025 思澈科技（上海）有限公司。保留所有权利。